

Пристрій стиску телевізійного сигналу, що містить три регістри, на перший вхід першого регістра надходить код поточного кадру цифрового кольорового телевізійного сигналу (ЦКТС), перші виходи першого регістра підключені до перших входів першого блока порівняння і перших входів першого блока пам'яті, другий вихід першого регістра підключений до першого входу другого регістра, виходи другого регістра підключені до других входів першого блока порівняння, на перший вхід третього регістра надходить код рядку елементів поточного кадру ЦКТС, перші виходи третього регістра підключені до перших входів другого блока порівняння і других входів другого блока пам'яті, два блоки порівняння, вихід першого блока порівняння підключений до другого входу першого блока пам'яті та першого входу другого тригера, вихід другого блока порівняння підключений до першого входу першого тригера, два блоки пам'яті, виходи першого блока пам'яті підключені до перших входів перетворювача коду, виходи другого блока пам'яті підключені до четвертих входів перетворювача коду, два блоки затримки, вихід першого блока затримки підключений до третього входу першого тригера, вихід другого блока затримки підключений до входу другого очікуючого мултивібратора, перший елемент І, вихід якого підключений до входу третього блока затримки, перший елемент АБО, вихід якого підключений до першого входу другого лічильника, три лічильники, вихід першого лічильника підключений до третіх входів обох блоків порівняння, других входів обох тригерів, входу другого блока затримки, других входів другого та третього елементів І, вихід другого лічильника підключений до першого входу компаратора, вихід третього лічильника підключений до другого входу компаратора, блок елементів АБО, вихід якого підключений до четвертого входу другого блока пам'яті та другого входу першого елемента І, перетворювач коду, виходом якого є вихід пристрою, який **відрізняється** тим, що додатково введені блок визначення синхросигналів, на вхід якого надходить вхідний ЦКТС, перший вихід блока визначення синхросигналів підключений до других входів другого і третього лічильників та четвертого входу компаратора, другий вихід підключений до третього входу компаратора, третій вихід підключений до третіх входів другого, третього та четвертого регістрів, другого входу першого лічильника, другого входу третього елемента АБО, четвертий вихід підключений до третього входу першого блока пам'яті та п'ятого входу другого блока пам'яті, генератор тактових імпульсів, вихід якого підключений до других входів чотирьох регістрів, першого входу першого лічильника, четвертого входу першого блока пам'яті, першого входу першого ключового елемента, другого входу другого

ключового елемента, другого входу першого блока затримки та п'ятого входу перетворювача коду, четвертий регістр, до першого входу якого підключений другий вихід третього регістра, виходи четвертого регістра підключені до других входів другого блока порівняння, два тригери, вихід першого тригера підключений до входу першого очікуючого мультівібратора, другого входу першого ключового елемента та першого входу другого елемента І, вихід другого тригера підключений до першого входу другого ключового елемента, два ключових елементи, вихід першого ключового елемента підключений до першого входу другого елемента АБО, вихід другого ключового елемента підключений до першого входу першого елемента АБО, два очікуючі мультівібратори, вихід першого очікуючого мультівібратора підключений до першого входу першого блока затримки, перших входів першого та третього елементів І, входу четвертого блока затримки та входу другого генератора пачки імпульсів, вихід другого очікуючого мультівібратора підключений до другого входу першого елемента АБО, другий та третій елементи І, вихід другого елемента І підключений до першого входу четвертого лічильника, вихід третього елемента І підключений до першого входу другого блока пам'яті, третій та четвертий блоки затримки, вихід третього блока затримки підключений до входу першого генератора пачки імпульсів, вихід четвертого блока затримки підключений до першого входу третього елемента АБО, перший та другий генератори пачки імпульсів, вихід першого генератора пачки імпульсів підключений до другого входу другого елемента АБО, вихід другого генератора пачки імпульсів підключений до третього входу другого елемента АБО, другий та третій елементи АБО, вихід другого елемента АБО підключений до першого входу третього лічильника, вихід третього елемента АБО підключений до другого входу четвертого лічильника, четвертий лічильник, виходи якого підключені до третіх входів другого блока пам'яті і до входів блока елементів АБО, компаратор, перший вихід якого підключений до другого входу перетворювача коду, а другий вихід підключений до третього входу перетворювача коду.