

Винахід відноситься до імпульсної техніки і може бути використаний для комутації сигналів у цифро-аналогових і аналого-цифрових пристроях обчислювальної техніки і телеметрії.

Відомий аналоговий ключ з керуванням, що містить два ключових транзистори з індукованими каналами протилежних типів провідності, витоки яких підключені до вхідної шини а стоки - до вихідної, та блок керування, що формує протифазні керуючі сигнали [1]. Недоліком цього ключа є те, що при комутації різнополярних напруг на блок керування необхідно подавати позитивну та негативну напруги живлення для формування протифазних керуючих сигналів, які прикладаються до затворів п- і р- канальних ключових МДН-транзисторів. Іншим недоліком цього ключа є те, що при напругах живлення близьких до нуля, напруга на затворах ключових транзисторів близька до нуля, і у цьому випадку аналоговий сигнал, що перевищує порогову напругу, відповідно р-канального або п-канального ключових транзисторів, проходить на вихід.

Найбільш близьким рішенням за своєю технічною суттю до запропонованого винаходу є аналоговий ключ, який містить два ключових МДН-транзистора з індукованими каналами протилежних типів провідності, блок керування і два додаткових МДН-транзистора з індукованими каналами протилежних типів провідності, у яких затвори з'єднані із шинами негативної та позитивної напруг живлення відповідно, а джерела і стоки підключені відповідно до витоків і затворів ключових МДН-транзисторів, причому затвори ключових МДН-транзисторів з'єднані з відповідними виходами блока керування через резистори [2].

Недоліком цього ключа також є те, що при комутації різнополярних напруг на блок керування необхідно подавати позитивну і негативну напруги живлення для формування протифазних керуючих сигналів. Причому позитивна напруга живлення повинна бути завжди більше позитивної напруги, що комутується, а негативна напруга живлення повинна бути завжди більше негативної напруги, що комутується.

Задача, що покладена в основу винаходу є комутація різнополярних при одному джерелі позитивної напруги живлення.

Поставлена задача досягається тим, що у аналоговому ключі з керуванням, що містить ключовий МДН-транзистор з індукованим каналом п-типу провідності, стік якого підключений до вхідної шини, а також блок керування, відповідно до винаходу, послідовно з ключовим п-канальним транзистором включений другий ключовий п-канальний транзистор, стік якого підключений до вихідної шини аналогового ключа, підкладки двох ключових п-канальних транзисторів підключені до загальної точки з'єднання їхніх витоків, блок керування виконаний у вигляді двох каскадів, що містять по два паралельно з'єднаних ланцюжка, кожний з яких складається із двох послідовно з'єднаних стоками р- і п-канальних транзисторів, витоки і підкладки п-канальних транзисторів обох каскадів підключені до загальної точки з'єднання витоків ключових п-канальних транзисторів, витоки і підкладки р-канальних транзисторів обох каскадів підключені до шини джерела позитивної напруги живлення, затвори р-канальних транзисторів у перших ланцюжках першого і другого каскадів підключені до шини керуючого сигналу, а затвори р-канальних транзисторів у других ланцюжках каскадів підключені до шини інверсного керуючого сигналу, у першому каскаді затвор п-канального транзистора першого ланцюжка підключений до точки з'єднання стоків п- і р-канальних транзисторів другого ланцюжка, а затвор п-канального транзистора другого ланцюжка підключений до точки з'єднання стоків п- і р-канальних транзисторів першого ланцюжка, у другому каскаді затвор п-канального транзистора першого ланцюжка підключений до точки з'єднання стоків п- і р-канальних транзисторів другого ланцюжка першого каскаду, а затвор п-канального транзистора другого ланцюжка підключений до точки з'єднання стоків п- і р-канальних транзисторів першого ланцюжка другого каскаду, затвори ключових п-канальних транзисторів підключені до точки з'єднання стоків п- і р-канальних транзисторів другого ланцюжка другого каскаду.

Саме таке поєднання відомих та невідомих суттєвих ознак загального обсягу патентних домагань дозволяє одержати бажаний технічний результат.

На фігурі представлена принципова електрична схема аналогового ключа з керуванням.

Аналоговий ключ з керуванням містить ключові МДН-транзистори 1 і 2, підкладки яких підключені до загальної точки з'єднання їх витоків. Стік ключового МДН-транзистора 1 підключений до вхідної шини 3, а стік ключового МДН-транзистора 2 підключений до вихідної шини 4. Блок керування містить перший каскад 5 і другий каскад 6, кожний із яких складається з двох паралельно включених ланцюжків послідовно з'єднаних р- і п-канальних транзисторів. Витоки і підкладки п-канальних транзисторів 7 і 8 першого каскаду, а також 9 і 10 другого каскаду підключені до загальної точки з'єднання витоків ключових п- канальних транзисторів 1 і 2, витоки і підкладки р-канальних транзисторів 11 і 12 першого каскаду, а також 13 і 14 другого каскаду підключені до шини джерела позитивної напруги живлення 15. Затвори р-канальних транзисторів 11 і 13 підключені до шини керуючого сигналу 16, а затвори п-канальних транзисторів 12 і 14 підключені до шини інверсного керуючого сигналу 17.

Затвори п-канальних транзисторів 7 і 9 підключені до точки з'єднання транзисторів 8 і 12, а затвор п-канального транзистора 8 підключений до точки з'єднання транзисторів 7 і 11. Затвор п-канального транзистора 10 підключений до точки з'єднання транзисторів 9 і 13. Затвори ключових транзисторів 1 і 2 підключені до точки з'єднання транзисторів 10 і 14.

Аналоговий ключ працює в такий спосіб. При наявності позитивної напруги живлення на шині 15, високий і низький рівні керуючих сигналів, що надходять \* відповідно на шини 16 і 17, призводять до запирання р - канальних транзисторів 11 і 13 і відкриття р-канальних транзисторів 12 і 14. У точці з'єднання транзисторів 8, 12 формується напруга, яка близька по величині до напруги живлення, тому що  $\beta_8 \ll \beta_{12}$ , де  $\beta_8$  і  $\beta_{12}$  - крутості відповідно транзисторів 8 і 12. Транзистори 7 і 9 відкриваються, запираючи тим самим транзистори 8 і 10. У точці з'єднання транзисторів 10, 14 формується позитивна напруга, яка прикладається до затворів ключових п-канальних транзисторів 1 і 2, переводячи їх у стан «відкрито».

При зміні керуючих напруг на шинах 16 і 17, тобто на шину 16 надходить низький, а на шину 17 високий

рівні керуючих напруг, транзистори 11 і 13 відкриваються, а транзистори 12 і 14 закриваються. У точках з'єднання транзисторів 7, 11 і 9, 13 формуються напруги, що близькі по величині до напруги живлення, тому що  $\beta_7 \ll \beta_{11}$ , де  $\beta_7, \beta_{11}$ , - відповідно крутості транзисторів 7 та 11. Транзистори 8 і 10 відкриваються, а транзистори 7 та 9 закриваються. Напруга затвор-витік ключових транзисторів 1 та 2, що близьке до нуля, забезпечує переведення їх у стан «закрито».

Величина максимального позитивної напруги, що комутується,  $U_{к.макс.}^{(+)}$  визначається величиною позитивної напруги живлення  $U_{сс}$ , і величиною порогової напруги  $U_{оп}$  ключових транзисторів 1 та 2, тобто  $U_{к.макс.}^{(+)} \leq U_{сс} - U_{оп}$ , а максимальна величина напруги живлення  $U_{сс}$  обмежується величинами пробивних напруг р-п-переходів і напруг змикання областей стоків і витоків у п- і р-канальних МОН-транзисторах блока керування й аналогового ключа, які визначаються конструкцією і технологією їх виготовлення.

Величина мінімальної по модулю негативної напруги, що комутується,  $U_{к.мін.}^{(-)}$  визначається мінімальною величиною позитивної напруги живлення  $U_{сс}$  мін блока керування й величиною порогової напруги.  $U_{оп}$  ключових транзисторів 1 і 2, тобто  $U_{к.мін.}^{(-)} \geq U_{ссмін.} + U_{оп}$ , а величина максимальної по модулю негативної напруги, яка комутується, залежить також від величини пробивних напруг п- і р-канальних транзисторів, як блока керування, так і ключових транзисторів.

Таким чином, запропонований аналоговий ключ з керуванням забезпечує комутацію аналогових сигналів як позитивної, так і негативної полярності при одній позитивній напрузі живлення. При зменшенні напруги живлення  $U_{сс}$  до значення, близького до нуля, ключові транзистори 1 і 2 знаходяться в закритому стані, незалежно від величини і полярності сигналу, який комутується, що запобігає проникненню сигналу із входу на вихід.

Пропонований аналоговий ключ із керуванням може бути виконаний у вигляді інтегральної напівпровідникової схеми на основі доповнюючих транзисторів за технологією кремнієвих структур з діелектричною ізоляцією.

Джерела інформації

1. Заявка Японії №47-14925, кл. 98/5/911, опубл. 1977р.
2. Авторське свідоцтво СРСР №928645, МПК H03K17/56, 1982р. (прототип)

