

Мікропроцесорна схема для носія даних і спосіб організації доступу до записаних в запам'ятовувачі даних застосовують у чіп-картках, модулях платіжного обороту та персоналізованих кінцевих пристроях. Схема містить щонайменше один мікропроцесор, запам'ятовувач для операційної системи і щонайменше один запам'ятовувач для вільного програмування з індивідуальними зовнішніми програмами, причому в запам'ятовувачі для вільного програмування передбачено кілька областей пам'яті з відповідними адресними просторами, причому кожному адресному простору присвоєний кваліфікатор. Крім того, мікропроцесорна схема містить засоби, виконані з можливістю завантажування присвоєного області пам'яті кваліфікатора до першого допоміжного регістра кожного разу при звертанні до відповідної області пам'яті перед адресацією області пам'яті, завантажування кваліфікатора адресованої області пам'яті до другого допоміжного регістра і порівняння вмістів першого і другого допоміжних регістрів. Технічним результатом є підвищення рівня захисту кодових команд і чутливих даних від звертань з метою запису від інших зовнішніх програм.