



УКРАЇНА

(19) UA (11) 27257 (13) C2

(51) G H03M7/00, H04L25/49,
G11B5/09, 20/14МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС

ДО ПАТЕНТУ НА ВИНАХІД

(54) СПОСІБ КОДУВАННЯ ПОСЛІДОВНОСТІ БІТІВ ДАНИХ В ПОСЛІДОВНІСТЬ КАНАЛЬНИХ БІТІВ ТА
НОСІЙ ЗАПИСУ ДЛЯ КОДОВАНОЇ ПОСЛІДОВНОСТІ БІТІВ ДАНИХ

(20) 93004056, 17.09.1993

(21) 3308432, SU

(22) 11.07.1981

(24) 15.09.2000

(31) 8004028

(32) 14.07.1980

(33) NL

(46) 15.09.2000, Бюл. № 4, 2000 р.

(72) Іммінк Корнеліс Антоні, NL, Огава Хіроші, JP,

Нійбоер Якоб Герріт, NL, Одака Кентаро, JP

(73) КОНІНКЛІЙКЕ ФІЛІПС ЕЛЕКТРОНІКС, NL

(56) Tang D.T., Ball Z.R., "Block codes for a class of
constrained noiseless channels" "Information and
Control", vol.17, no. 5, Dec. 1970, pp. 436-461.

(57) 1. Способ кодирования последовательности битов данных в последовательность канальных битов, состоящий в том, что последовательность битов данных разделяют на непосредственно следующие друг за другом блоки битов данных, каждый имеющий m битов, эти блоки кодируют в последовательные блоки из (n_1+n_2) канальных битов, причем $(n_1 + n_2) > m$, каждый из этих блоков канальных битов включает блок из n_1 информационных битов и блок из n_2 разделительных битов, так что последовательные блоки информационных битов разделяют каждый раз одним блоком разделительных битов, при этом соблюдают условие (d, k) , при котором два последовательных канальных бита первого типа, типа "1", разделяются непосредственно следующими друг за другом битами второго типа, типа "0", в количестве не менее d и не более k , отличающийся тем, что способ включает следующие этапы:

-1- преобразование блоков битов данных размером по m бит в блоки информационных битов размером по n_1 бит таким образом, чтобы выполнялось условие (d, k) ;

-2- генерирование набора возможных блоков канальных битов размером по (n_1+n_2) бит путем дополнения каждого блока информационных битов размером по n_1 бит одним блоком из числа возможных блоков разделительных битов объемом по n_2 бит;

-3- распознавание тех блоков канальных битов из числа возможных блоков канальных битов, которые в отношении предыдущего и последующего блоков канальных битов удовлетворяют условию (d, k) ;

-4- определение дисбаланса по постоянному току каждого блока канальных битов, распознанного в ходе выполнения предыдущего этапа,

-5- выборку блоков канальных битов с минимальным дисбалансом по постоянному току из числа блоков, определенных на этапе 4.

2. Способ по п. 1, отличающийся тем, что этап 3 дополняют следующей операцией:

-За- подавление тех блоков канальных битов, в которых определенное на этапе 3 число непосредственно следующих друг за другом канальных битов типа "0", непосредственно предшествующих биту типа "1" блока разделительных битов, равно также определенному на этапе 3 числу непосредственно следующих друг за другом канальных битов типа "0", которые непосредственно следуют за битом типа "1" блока разделительных битов, и равно заданному значению S , а также тем, что этот способ далее включает следующие этапы.

-6- разделение последовательности блоков канальных битов размером по (n_1+n_2) бит на непосредственно следующие друг за другом группы по r блоков в каждой;

-7- введение между каждыми двумя последовательными группами блоков по одному блоку синхронизирующих канальных битов, состоящему из определенного блока синхронизирующих информационных битов размером по n_3 бит, по крайней мере двух групп непосредственно следующих друг за другом битов типа "0" размером по S бит каждая, расположенных между двумя последовательными битами типа "1", и одного блока синхронизирующих разделительных битов размером по n_4 бит, который в отношении блока синхронизирующих канальных битов определяется посредством выполнения этапов 2-5 включительно

3. Способ по п. 2, отличающийся тем, что $S=k$.

4. Способ по любому из предыдущих пунктов, отличающийся тем, что пятый этап дополняют следующими операциями:

- определение записанного в памяти дисбаланса по постоянному току предшествующих блоков канальных битов;

- определение абсолютного значения суммы дисбаланса по постоянному току, записанной в памяти, и дисбаланса по постоянному току каждого из определенных на этапе 3 блоков канальных битов.

(19) UA (11) 27257 (13) C2

- 5 Способ по любому из предыдущих пунктов, отличающийся тем, что группы из четырех блоков информационных битов размером по n_1 бит чередуются с группами из четырех блоков разделительных битов, из которых три блока имеют размер n_2 бит и один блок - n_2 бит при $n_2 > n_1$.
6. Способ по п. 5, отличающийся тем, что $n_1=14$, $n_2=2$, $n_2=6$ и $m=8$.
7. Способ по любому из пунктов 1-4, отличающийся тем, что один блок информационных битов размером n_1 бит и один блок разделительных битов размером n_2 бит следуют поочередно друг за другом.
8. Способ по п. 7, отличающийся тем, что $n_1=14$, $n_2=3$ и $m=8$.
9. Способ по любому из пунктов 1-4, отличающийся тем, что последовательность канальных битов образована по меньшей мере двумя блоками канальных битов.
10. Носитель записи для кодированной последовательности битов данных, имеющий информа-

ционную структуру с рядами ячеек канальных битов, каждая из которых содержит по одному биту, значение которого определяется наличием или отсутствием перехода уровня в начале ячейки, отличающийся тем, что расстояние между двумя последовательными переходами уровня составляет не более $(k+1)$ ячеек и не менее $(d+1)$ ячеек, а также тем, что рядом в одной последовательности расположено не более двух рядов ячеек, длина каждого из которых составляет максимальное расстояние из $(k+1)$ ячеек между переходами уровня, которые образуют синхронизирующую структуру.

11. Носитель записи по п. 10, отличающийся тем, что $k=10$, $d=2$, а между двумя последовательными блоками синхронизирующей информации расположены группы по 561 ячейке канальных битов, содержащие по 33 блока из 17 ячеек канальных битов в каждом, а также тем, что блок синхронизирующей информации занимает 17 ячеек канальных битов.

Изобретение относится к системам накопления и передачи информации, в частности, к цифровым, и может быть использовано в вычислительной технике, аудио-видео записывающей и воспроизводящей аппаратуре и т. д.

Известны цифровые системы передачи информации, или магнитные или оптические записывающие-воспроизводящие системы, в которых информация, подлежащая передаче или записи, имеется обычно в виде последовательности символов. Эти символы вместе образуют (часто двоичный) алфавит. В данном случае имеем дело с двоичным алфавитом (в дальнейшем описании этот алфавит представлен символами "1" и "0"), один символ, например "1", может быть записан соответственно коду NRZ-mark (NRZ - non-return-to-zero - запись, где параметр имеет положительное и отрицательное значение, но не имеет нулевого), как перепад между двумя состояниями намагниченности или фокуса на магнитном диске, ленте или на оптическом диске. Другой символ, "0", записывается отсутствием такого перепада.

В результате некоторых системных требований на практике накладываются определенные ограничения на последовательности символов, которые могут иметь место. Некоторые системы должны быть самосинхронизирующимися. Это подразумевает, что последовательность символов, подлежащая передаче или записи, должна иметь достаточное количество перепадов, чтобы можно было из последовательности выделить сигнал, который нужен для детектирования и синхронизации. Еще одним требованием может быть такое, чтобы определенные последовательности символов не встречались в передаваемой информации, так как они используются для специальных целей, например, в качестве последовательности синхронизации. Имитация последовательности синхронизации информационным сигналом сводит на нет однозначность последовательности синхрониза-

ции и следовательно пригодность для этой цели. Далее может требоваться, чтобы перепады не шли бы слишком часто друг за другом, чтобы ограничить взаимные помехи между символами.

В случае магнитной или оптической записи это требование может быть связано с плотностью информации на носителе записи, так как когда при заданном минимальном расстоянии между двумя соседними переходами на носителе записи можно увеличить минимальный интервал времени (T_{\min}) в сигнале, подлежащем записи, плотности информации увеличивается в той же степени. Также требуемая минимальная полоса частот (B_{\min}) связана с минимальным расстоянием между переходами T_{\min} :

$$B_{\min} = \frac{1}{2T_{\min}}$$

Если используются каналы передачи информации, не проводящие постоянного тока, что обычно имеет место с магнитными каналами записи, то появляется требование, чтобы последовательности символов информации имели бы минимальный (а желательно никакого) уровень постоянного тока.

Способ описанного в первом параграфе рода раскрыт в литературе D(l) - Tang, D.T., Bahl, L.R., "Block codes for a class of constrained noiseless channels", Information and Control, Vol. 17, no 5, Dec. 1970, pp. 436-461.

Статья относится к кодам блоков, основанным на ограниченных по d , k или (d, k) q -разрядным блокам символов, каковые блоки удовлетворяют следующим требованиям.

а) ограничение по d , два символа типа "1" разделены цепочкой из по меньшей мере d последовательных символов типа "0".

б) ограничение по k , максимальная длина цепочки из символов типа "0" равна k .

Последовательность, например, двоичных битов данных разделяется в последовательные примыкающие блоки, каждый из которых имеет m битов данных. Эти блоки из m битов данных кодируются в блоки из p битов информации ($p > m$). Так как $p > m$, количество комбинаций с p информационными битами превосходит количество возможных блоков битов данных (2^m). Если, например, на блоки информационных битов накладывается требование ограничения по d перед передачей или записью, расположение 2^m блоков битов данных в такое же количество 2^m блоков информационных битов (из возможного количества 2^p блоков) производится так, что используются для расположения только те блоки информационных битов, которые удовлетворяют требованию, которое накладывает ограничение.

Таблица 1 на стр. 439 литературы D(1) показывает, сколько различных блоков информационных битов можно иметь в зависимости от длины блока (p) и требования ограничения по d . Так, имеются 8 блоков информационных битов, имеющих длину $p=4$ при условии, что минимальное расстояние $d=1$. Следовательно, блоки битов данных, имеющие длину $m=3$ ($2^3=8$ слов данных), могли бы быть представлены блоками информационных битов, имеющими длину $p=4$, причем два соседних символа типа "1" в блоках информационных битов будут разделены по меньшей мере одним символом типа "0". Для этого примера кодирование будет таким (двухсторонняя стрелка обозначает переход одного блока в другой и обратно):

000 ↔ 0000
001 ↔ 0001
010 ↔ 0010
011 ↔ 0100
100 ↔ 0101
101 ↔ 1000
110 ↔ 1001
111 ↔ 1010

При соединении блоков информационных битов в некоторых случаях однако невозможно удовлетворить условию (в примере, ограничению по d) без принятия дополнительных мер. В указанной статье предложено между блоками информационных битов включить разделительные биты. Для случая кодирования для ограничения по d достаточно одного блока разделительных битов, включающего d битов типа "0". В вышеупомянутом примере, где $d=1$, таким образом достаточно будет одного разделительного бита (один ноль). Каждый блок из 8 битов данных таким образом кодируется пятью ($4+1$) канальными битами.

Этот способ кодирования имеет недостаток, что в частотном спектре последовательности канальных битов весьма велика составляющая низких частот (включая постоянный ток). Добавочным недостатком является то, что кодирующие преобразователи (устройства для кодирования и декодирования) - и особенно устройство для декодирования - сложны.

Что касается первого недостатка, следует отметить, что литература D(2) Patel, A. M., "Charge-constrained byte-oriented (0,3) code", IBM Technical Disclosure Bulletin, Vol 19, No. 7, Dec 1976, pp.

2715-2717 указывает, что небаланс по постоянному току кодов с ограничением по (d, k) , может быть ограничен пересоединением блоков канальных битов с помощью так называемого инвертирующего и неинвертирующего звена. Поступая таким образом, знак участия мгновенного блока канальных битов в величине постоянного тока выбирается так, что небаланс по постоянному току от предыдущих блоков канальных битов уменьшается. Однако здесь применяют код с ограничением по (d, k) , чьи блоки битов информации могут соединяться без нарушения ограничения по (d, k) , так что добавление разделительных битов для удовлетворения ограничению по (d, k) здесь не требуется.

В основу изобретения поставлена задача создать способ кодирования последовательности битов данных в последовательность канальных битов, который позволит улучшить свойства низкочастотной части спектра сигнала путем уменьшения составляющей низких частот, а также обеспечить самосинхронизацию системы и использовать разделительные биты для ограничения разбаланса по постоянному току.

Способ кодирования последовательности битов данных в последовательность канальных битов состоит в том, что последовательность битов данных разделяют на непосредственно следующие друг за другом блоки битов данных, каждый имеющий m битов, эти блоки кодируют в последовательные блоки из (n_1+n_2) канальных битов, причем $(n_1+n_2) > m$, каждый из этих блоков канальных битов включает блок из n_1 информационных битов и блок из n_2 разделительных битов, так что последовательные блоки информационных битов разделяют каждый раз одним блоком разделительных битов, при этом соблюдают условия (d, k) , при котором два последовательных канальных бита первого типа, типа "1", разделяются непосредственно следующими друг за другом битами второго типа, типа "0", в количестве не менее d и не более k .

Способ по изобретению отличается тем, что он включает следующие этапы:

-1- преобразование блоков битов данных размером по m бит в блоки информационных битов размером по n_1 бит таким образом, чтобы выполнялось условие (d, k) ;

-2- генерирование набора возможных блоков канальных битов размером по (n_1+n_2) бит путем дополнения каждого блока информационных битов размером по n_1 бит одним блоком из числа возможных блоков разделительных битов объемом по n_2 бит;

-3- распознавание тех блоков канальных битов из числа возможных блоков канальных битов, которые в отношении предыдущего и последующего блоков канальных битов удовлетворяют условию (d, k) ;

-4- определение дисбаланса по постоянному току каждого блока канальных битов, распознанного в ходе выполнения предыдущего этапа;

-5- выборку блоков канальных битов с минимальным дисбалансом по постоянному току из числа блоков, определенных на этапе 4. При этом этап 3 дополняют следующей операцией.

-За- подавление тех блоков канальных битов, в которых определенное на этапе 3 число не-

посредственно следующих друг за другом канальных битов типа "О", непосредственно предшествующих биту типа "1" блока разделительных битов, равно также определенному на этапе 3 числу непосредственно следующих друг за другом канальных битов типа "О", которые непосредственно следуют за битом типа "1" блока разделительных битов, и равно заданному значению S ;

а также тем, что этот способ далее включает следующие этапы:

-6- разделение последовательности блоков канальных битов размером по (n_1+n_2) бит на непосредственно следующие друг за другом группы по p блоков в каждой;

-7- введение между каждыми двумя последовательными группами блоков по одному блоку синхронизирующих канальных битов, состоящему из определенного блока синхронизирующих информационных битов размером по n_3 бит, по крайней мере двух групп непосредственно следующих друг за другом битов типа "О" размером по S бит каждая, расположенных между двумя последовательными битами типа "1", и одного блока синхронизирующих разделительных битов размером по n_4 бит, который в отношении блока синхронизирующих канальных битов определяется посредством выполнения этапов 2-5 включительно. При этом $S=k$. Способ включает также определение записанного в памяти дисбаланса по постоянному току предшествующих блоков канальных битов; определение абсолютного значения суммы дисбаланса по постоянному току, записанной в памяти, и дисбаланса по постоянному току каждого из определенных в этапе 3 блоков канальных битов. Группы из четырех блоков информационных битов размером по n_1 бит чередуют с группами из четырех блоков разделительных битов, из которых три блока имеют размер n_2 бит и один блок - n_2 бит при $n_2 > n_2$. При этом $n_1=14$, $n_2=2$, $n_2=8$ и $m=8$.

Один блок информационных битов размером n_1 бит и один блок разделительных битов размером n_2 бит следуют поочередно друг за другом. При этом $n_1=14$, $n_2=3$ и $m=8$.

В способе по настоящему изобретению последовательность канальных битов образована по меньшей мере двумя блоками канальных битов.

Носитель записи для кодированной последовательности битов данных, имеет информационную структуру с рядами ячеек канальных битов, каждая из которых содержит по одному биту, значение которого определяется наличием или отсутствием перехода уровня в начале ячейки, отличающийся тем, что расстояние между двумя последовательными переходами уровня составляет не более $(k+1)$ ячеек и не менее $(d+1)$ ячеек, а также тем, что рядом в одной последовательности расположено не более двух рядов ячеек, длина каждого из которых составляет максимальное расстояние из $(k+1)$ ячеек между переходами уровня, которые образуют синхронизирующую структуру. При этом $k=10$, $d=2$.

Изобретение поясняется с помощью чертежей, на которых изображено:

Фиг. 1 показывает некоторые последовательности битов для иллюстрации воплощения формата кодирования в соответствии с изобретением.

Фиг. 2 показывает дальнейшие воплощения формата канального кодирования, который дол-

жен применяться для уменьшения разбаланса по постоянному току по изобретению.

Фиг. 3 является диаграммой операций воплощения способа по изобретению.

Фиг. 4 иллюстрирует блок битов синхронизации для использования в способе по изобретению.

Фиг. 5 показывает воплощение устройства для декодирования по изобретению для кодирования битов данных, которые были закодированы по способу изобретения.

Фиг. 6 показывает воплощение средства для выделения последовательности битов синхронизации по изобретению.

Фиг. 7 показывает воплощение кадрового формата для использования в способе по изобретению.

Соответствующие элементы на рисунках имеют те же самые позиционные символы.

Фиг. 1 показывает некоторые последовательности битов для иллюстрации способа кодирования набора битов двоичных данных (Фиг. 1a) в набор двоичных канальных битов (Фиг. 1b). Набор битов данных разделен на последовательные соседние блоки BD. Каждый блок данных включает m битов данных. Для примера, далее будет выбрано $m=8$ в описании и на чертежах. То же самое относится и к любому другому значению m . Блок из m битов данных BD, в общем случае включает одну из 2^m возможных последовательностей битов.

Такие последовательности битов не очень подходят для прямой оптической или магнитной записи по нескольким причинам. А именно, когда два символа типа "1" следуют сразу друг за другом, и записываются, например, на носителе записи в виде переходов от одного направления намагничивания к другому, или как переход к ямке, то эти переходы не должны быть слишком близкими друг к другу вследствие их взаимного влияния. Это ограничивает плотность информации. В то же время минимальная полоса частот B_{\min} , которая требуется, чтобы передать или записать поток битов, увеличивается, если минимальное расстояние T_{\min} между последовательными переходами мало ($B_{\min}=1/(2T_{\min})$). Другое требование, которое часто накладывается на передачу данных и оптические или магнитные системы записи, заключается в том, что последовательности битов должны иметь достаточное количество переходов для выделения из переданного сигнала синхронизации, с помощью которого можно произвести синхронизацию.

Блок, в котором m нулей, перед которым в худшем случае прошел блок, заканчивавшийся многими нулями, а после которого идет блок с многими нулями в начале, затруднил бы выделение импульсов синхронизации.

Информационные каналы, которые не пропускают постоянный ток, такие, как каналы магнитной записи, должны далее удовлетворять требованию, чтобы поток данных, подлежащих записи, имел составляющую постоянного тока как можно меньшей величины. При оптической записи желательно, чтобы низкочастотная часть спектра данных была бы максимально подавлена, для работы сервоуправления. В дополнение, демодуляция упрощается, когда составляющая постоянного тока сравнительно мала.

По вышеуказанным и другим соображениям производится так называемое канальное кодирование битов данных, прежде чем их передавать через канал, или прежде чем их записывать. В случае блочного кодирования (литература D(1)), блоки битов данных, каждый из которых содержит m битов, кодируются как блоки информационных битов, каждый из которых содержит n_1 информационных битов. Фиг. 1 показывает, как блок битов данных BD_i преобразуется в блок информационных битов BI_i . Для примера, n_1 выбрана равной 14, что и используется в дальнейшем описании и чертежах. Так как n_1 больше m , не все комбинации, которые могут быть образованы из n_1 битов используются: те комбинации, которые не согласуются хорошо с используемым каналом, отбрасываются. Так, в данном примере нужно выбрать лишь 256 слов из возможного количества более 16000 канальных слов для требуемого перевода один к одному слов данных в канальные слова. Следовательно, на канальные слова можно наложить дополнительные требования. Одно такое требование заключается в том, чтобы между двумя соседними информационными битами первого типа "1" находилось бы по меньшей мере d последовательных соседних информационных битов второго типа "0" в одном и том же блоке из n_1 информационных битов. Таблица 1 на стр. 439 литературы D(1) показывает, сколько имеется таких двоичных слов, в зависимости от величины d . Из таблицы видно, что для $n_1=14$ имеются 277 слов с по меньшей мере двумя ($d=2$) битами нулевого типа между соседними битами типа "1". При кодировании блоков из восьми битов данных, которых может быть $2^8=256$ комбинаций, в блоки из 14 канальных битов можно удовлетворить с запасом ограничению $d=2$.

Соединение цепочкой блоков информационных битов BI_i , однако невозможно без дальнейших мероприятий, если требование ограничения по d распространяется не только внутри блока, но и между соседними блоками. Для устранения этого литература D(1) предлагает (стр. 451) включить один или больше разделительных битов между блоками канальных битов. Легко заметить, что если число разделительных битов нулевого типа по меньшей мере равно d , то условно ограничения по d выполняются. Фиг. 1 показывает, что блок канальных битов BC_i состоит из блока информационных битов (д.б. BI_i и блока разделительных битов BS_i). Блок разделительных битов включает n_2 битов, так что блок канальных битов BC_i включает n_1+n_2 битов. Для примера возьмем $n_2=3$, и будем это использовать в дальнейшем описании и рисунках, если не оговорено особо.

Чтобы сделать генерацию импульсов синхронизации максимально надежной, дополнительным требованием будет, что максимальное количество соседних битов типа "0" между соседними битами типа "1" в пределах одного блока информационных битов было бы ограничено заранее заданной величиной k . В примере, где $m=8$, $n_1=14$ из 277 слов, которые удовлетворяют требованию $d=2$, можно отбросить те слова, например, которые имеют очень большое значение k . Оказывается, что k может быть ограничено десятью. Следовательно, набор из 2^8 (в общем случае 2^m) блоков

битов данных из 8 битов каждый (в общем случае m) переводятся в набор также 2^8 (в общем случае 2^m) блоков информационных битов, каковые информационные биты были выбраны из 2^{14} (в общем случае 2^{n_1}) возможных блоков информационных битов, что частично является результатом того, что были наложены следующие условия: $d=2$ и $k=10$ (в общем случае, ограничение по d, k). Имеется еще свобода в выборе, какой блок битов данных связать с каким блоком информационных битов. В вышеуказанной литературе D(1) перевод числа из битов данных в информационные биты задан однозначно и определен математически. Хотя можно в принципе использовать и этот перевод, следует предпочесть другой способ объединения, что будет подробнее разъяснено ниже.

Соединение в цепочку ограниченных далее и по k канальных слов BI_i , возможно лишь, что справедливо и для ограничения по d , только при введении разделительных блоков между блоками информационных битов BI_i . В принципе можно использовать одинаковые разделительные блоки из n_2 битов каждый, так как требования ограничения по d и по k не противоречат друг другу, а скорее дополняют друг друга. Когда, следовательно, сумма числа битов нулевого типа, предшествующих данному разделительному блоку, превосходит количество значений, следующих за этим разделительным блоком, и битов самого разделительного блока превосходит величину k , тогда по меньшей мере одно из значений бита нулевого типа в разделительном блоке должно быть заменено битом единичного типа, чтобы разделить цепочку нулей в последовательности, каждая из которых не более k битов по длине.

В дополнение к их функции обеспечения удовлетворения требований ограничения по (d, k) , разделительные блоки могут иметь такой формат, что их можно также использовать для уменьшения разбаланса по постоянному току. Это основано на понимании того факта, что для некоторых соединений блоков информационных битов предписывается заранее заданный формат блока разделительных битов, но что в большом количестве случаев либо никаких требований не накладывается на формат блока разделительных битов, либо требования эти очень ограниченные. И степень свободы, возникающая таким образом, используется для уменьшения разбаланса по току.

Появление и нарастание разбаланса по постоянному току может быть объяснено следующим образом. Блок информационных битов BI_i , как показано на Фиг. 1b, записывается на носитель записи, например, в виде формата NRZ-mark (NRZ - non-return-to-zero, запись, где параметр имеет положительное и отрицательное значение, но не имеет нулевого). При этом формате "1" отмечается переходом параметра в начале соответствующей ячейки бита, и становится нулем, если нет перехода в записи. Последовательность битов, показанная в BI_i , принимает вид, показанный линией WF, и в такой форме эта последовательность записывается на носителе записи. Эта последовательность имеет разбаланс по постоянному току, так как для данной последовательности положительный уровень держится дольше, чем отрицательный. Мера для разбаланса по постоянному

току, которой часто пользуются - цифровая сумма, сокращенно по-английски ди-эс-ви. Принимая уровни логической $WF +1$ и -1 , соответственно, ди-эс-ви тогда равна текущему интегралу логической WF , и равна $+6T$ в примере, показанном на Фиг. 1b, если T - длительность битового сигнала. Если такие последовательности будут повторяться, разбаланс по постоянному току будет расти. Вообще этот разбаланс по постоянному току дает смещение нулевой линии и снижает эффективное отношение сигнал-шум и, следовательно, надежность обнаружения записанного сигнала.

Блок разделительных битов BS_i используется для ограничения разбаланса по постоянному току следующим образом. В данный момент подается блок битов данных BD_i . Этот блок битов данных BD_i преобразуется в блок информационных битов BI_i , например, по таблице, заложенной в памяти. После этого формируется набор возможных блоков канальных битов, содержащих (n_1+n_2) битов. Все эти блоки имеют один и тот же блок информационных битов (места битов от 1 по 14 включительно, Фиг. 1b) дополненный возможными битовыми комбинациями разделительного блока p_2 (места битов 15, 16 и 17, Фиг. 1b). Следовательно, в примере, показанном на Фиг. 1b, получится набор из $2^3=8$ блоков канальных битов. После этого определяются следующие параметры каждого из возможных блоков канальных битов, в принципе в любой последовательности:

а) для данного возможного блока канальных битов с учетом предыдущего блока канальных битов определяется, выполняются ли ограничения по d и k при формате данного блока разделительных битов;

б) определение ди-эс-ви для данного возможного блока канальных битов

Первый сигнал индикации генерируется для тех возможных блоков канальных битов, которые удовлетворяют требованиям ограничения по d и k . Выбор параметров кодирования гарантирует, что такая индикация будет выдана по меньшей мере для одного из возможных блоков информационных битов. Наконец, из возможных блоков канальных битов, для которых был выдан первый сигнал индикации, выбирается тот блок канальных битов, который, например, в абсолютном смысле имеет меньшую ди-эс-ви. Однако еще лучшим способом является запоминание ди-эс-ви предыдущих блоков канальных битов и выбор из блоков канальных битов, которые должны передаваться в следующий раз, такого блока, который вызовет уменьшение абсолютного значения аккумулялированного ди-эс-ви. Выбранное таким образом слово передается или записывается.

Преимуществом этого способа является то, что разделительные биты, которые уже необходимы для других целей, могут теперь быть еще использованы простым образом для ограничения разбаланса по постоянному току. Дополнительным преимуществом является то, что вторжение в сигнал, подлежащий передаче, ограничивается блоками разделительных битов и не затрагивает блоков информационных битов (игнорируя полярность волны, подлежащей передаче или записи). Демодуляция читаемого записанного сигнала тогда относится только к

информационным битам. Разделительные биты можно не рассматривать.

Фиг. 2 показывает некоторые дальнейшие воплощения способа. Фиг. 2a схематически показывает последовательности блоков канальных битов $\dots, BC_{i-1}, BC_i, BC_{i+1}, \dots$, причем эти блоки имеют заранее заданное количество битов (n_1+n_2) . Каждый блок канальных битов имеет блок информационных битов, состоящие из n_1 битов, и блок разделительных битов $\dots, BS_{i-2}, BS_{i-1}, BS_i, BS_{i+1}, \dots$, каждый состоит из p_2 битов.

В этом воплощении разбаланс по постоянному току определяется по нескольким блокам, например, как показано на Фиг. 2a, по двум блокам с канальными битами BC_i и BC_{i+1} . Разбаланс по постоянному току определяется так же, как описано для воплощения Фиг. 1, при условии, что возможные форматы суперблоков генерируются для каждого суперблока SBC_i , то есть, блоков информационных битов для блока BC_i и блоков BC_{i+1} дополняются всеми возможными комбинациями, которые могут быть образованы с p_2 разделительными битами блоков BS_i и блока BS_{i+1} . Комбинация, которая уменьшает разбаланс по постоянному току, после этого выбирается из этого набора. Этот способ имеет преимущество, что остаточный разбаланс по постоянному току имеет более равномерный характер, так как предварительно рассматривается более одного блока начальных битов, и вмешательство получается оптимальным.

Выгодный вариант этого способа имеет отличительную черту в том, что суперблок SBC_i (Фиг. 2a) сдвигается на один блок канальных битов только после того, как разбаланс по постоянному току был сведен к минимуму. Это значит, что блок BC_i (на Фиг. 2a), который является частью суперблока SBC_i , обрабатывается, и что последний суперблок SBC_{i+1} (не показан) содержит блоки BC_{i+1} и BC_{i+2} (не показан), для которых проводится вышеупомянутая операция приведения к минимуму разбаланса по постоянному току. Таким образом, блок BC_{i+1} является частью и суперблока SBC_i и последнего блока SBC_{i+1} . Тогда вполне возможно, что (первоначальный) выбор разделительных битов в блоке BS_{i+1} , сделанный в суперблоке SBC_i , отличается от окончательного выбора, сделанного в суперблоке SBC_{i+1} . Так как каждый блок рассматривается несколько раз (дважды в данном примере), разбаланс по постоянному току и, следовательно, добавочный шум, еще более уменьшается.

Фиг. 2b показывает дальнейшее воплощение, в котором разбаланс по постоянному току определяется для нескольких блоков одновременно (SBS), например, для показанного на Фиг. 2b случая для четырех блоков канальных битов $BC_i^{(1)}, BC_i^{(2)}, BC_i^{(3)}$ и $BC_i^{(4)}$. Каждый из этих блоков канальных битов содержит заранее определенное количество n_1 информационных битов. Однако количество разделенных битов может быть 2 для каждого блока и 6 для блока $BS_i^{(4)}$. Определение разбаланса по постоянному току производится подобно описанному для воплощения по Фиг. 2a.

В дополнение к преимуществам уже упомянутым прежде, которые также действуют и здесь, этот способ имеет преимущество, что наличие сравнительного длинного блока разделительных битов увеличивает возможности уменьшения раз-

баланса по постоянному току. Более конкретно, остаточный разбаланс по постоянному току последовательности канальных битов, в которой каждый блок канальных битов имеет равное количество, например, 3 бита, больше, чем остаточный разбаланс по постоянному току последовательности канальных битов, блоки разделительных битов в которых имеют среднее количество по 3 на блок, но которые разделены фактически на блоки по 2-2-2-6 битов.

Следует заметить, что описанные временные последовательности функций и связанных состояний способа могут быть реализованы пос-

редством универсальных последовательных логических схем, типа имеющихся в продаже микропроцессоров со связанными устройствами памяти и периферийными устройствами. Фиг. 3 показывает диаграмму операции такой реализации. Последующие пояснительные тексты связаны с надписями в геометрических фигурах, которые иллюстрируют последовательные во времени функции и состояния способа кодирования. Столбец А показывает позиционный номер, столбец В - сокращенное обозначение операции и столбец С - пояснительный текст, связанный с соответствующей геометрической фигурой диаграммы фиг. 3.

| | В | С |
|---|--|--|
| | $DSC_{acc}:=0;$ $i:=0;$ | Цифровая сумма (ди-эс-ви) предыдущих блоков канальных битов задается равной нулю при начале способа. Первое слово данных BD получает номер $i=0$. Переход к геометрической фиг. 2; |
| | BD_i | Блок битов данных из m битов номера выбирается из памяти. Переход к геометрической фиг. 3; |
| | $BI_i(BD_i)$ | Блок битов данных, имеющих номер i (BD_i) преобразуется в блок информационных битов, состоящих из n_1 битов (BI_i) посредством таблицы, хранимой в памяти; переход к геометрической фиг. 4; |
| | $j:=0$ | Параметр j получает начальное значение 0; параметр j является номером одного из q блоков канальных битов, состоящих из n_1+n_2 битов, который возможно подойдет для записи или передачи; переход к геометрической фиг. 5; |
| | $j:=j+1$ $j:=SQ?$ | Параметр j увеличен на 1; переход к геометрической фиг. 6; Когда важные параметры определены для всех q возможных блоков канальных битов, операции продолжаются операцией, показанной геометрической фиг. 13. В геометрической фиг. 6 это показано связью N . Когда $j \leq Q$ операция продолжается операцией, показанной геометрической фиг. 7; |
| | $BC^j:=BI_i+BS$ | j -тый возможный блок канальных битов BC^j формируется дополнением блока информационных битов BI_i -той комбинацией блока разделительных битов BS ; переход к геометрической фиг. 8; |
| | $DSV^{(j)}=?$ | Ди-эс-ви j -того возможного блока канальных битов определено, переход к геометрической фиг. 9; |
| | $>K_{max}^j?$ | Проверяется, удовлетворяет ли j -тый возможный блок канальных битов при соединении с предыдущим блоком канальных битов BC_{i-1} требованию ограничения по k . Если это условие удовлетворяется операции продолжают операцией, показанной в геометрической фиг. 10 (связь V). Если это условие не удовлетворяется, то следующий этап - операция, показанная в геометрической фиг. 11 (связь Y); |
| 0 | $< d_{min}^{(j)}?$ | Проверяется, удовлетворяет ли j -тый возможный блок канальных битов при присоединении к предыдущему блоку канальных битов BC_{i-1} условию ограничения по d . Если это требование выполняется, следующий этап - операция, показанная геометрической фигурой 12 (связь N). Если это условие не выполняется, то операция продолжается этапом, показанным геометрической фиг. 11 (связь Y); |
| 1 | $DSV^{(j)}:=\max$ | Ди-эс-ви j -того блока канальных битов дается такое большое значение (макс), что этот блок определенно не может быть выбран; переход к геометрической фиг. 12; |
| 2 | $DSV^{(j)}_{acc}:=D$ $SV^{(j)}+DSV^{(j)}_{acc}$ | Ди-эс-ви j -того блока канальных битов ($DSV^{(j)}$) прибавляется к аккумулятивному значению ди-эс-ви ($DSV^{(j)}_{acc}$) предыдущих блоков канальных битов для получения нового аккумулятивного значения ди-эс-ви ($DSV^{(j)}_{acc}$); переход к геометрической фиг. 5; |
| 3 | $\min_q DSV^{(q)}:=$ $DSV^{(q)}$ BC_i^1 | Определяется минимальное значение ди-эс-ви q возможных блоков. Эта величина оказывается ди-эс-ви первого блока канальных битов (переход к геометрической фиг. 14); Первый блок канальных битов выбирается из q возможных блоков; переход к геометрической фиг. 15; |
| 4 | | Аккумулятивное значение ди-эс-ви (DSV_{acc}) приравнивается к аккумулятивному значению ди-эс-ви выбранного первого блока информационных битов; переход к геометрической фиг. 16; |
| 5 | $DSV_{acc}:=DSV^{(i)}$ | |
| 6 | $i:=i+1$ | Номер блока битов данных и информационных битов увеличивается на один. Переход к геометрической фиг. 2; цикл теперь повторяется для следующего, $(i+1)$ -го блока битов данных. |

Диаграмма операций, показанная выше, применима к воплощению, показанному на фиг. 1. Для воплощений фиг. 2 соответствующие диаграммы операций справедливы, при-

нимая во внимание уже описанные модификации.

При демодуляции переданного или записанного потока канальных битов в поток блоков ка-

нальных битов вводятся дополнительно информационные биты в количестве n_3 и разделительные биты в количестве n_4 для синхронизации, с общим количеством (n_3+n_4) , чтобы можно было их различать при демодуляции. Блок битов синхронизации, например, вводится после определенного заранее количества блоков информационных и разделительных битов. После обнаружения этого слова можно однозначно определить, в каких битовых позициях находятся информационные биты, и в каких битовых позициях находятся разделительные биты. Поэтому должны быть приняты меры, чтобы предотвратить имитацию слова синхронизации некоторыми последовательностями битов в информационных и разделительных блоках. Для этого выбирается уникальный блок битов синхронизации, т.е. такие биты синхронизации, которые не встречаются в информационных и разделительных последовательностях битов. Последовательности, не удовлетворяющие ограничению по d и k , для этой цели нежелательны, так как они отрицательно влияют на плотность информации и свойства синхронизации, однако в группе последовательностей, удовлетворяющих требованиям ограничения по d и k , выбор очень ограничен.

Поэтому предлагается отличающийся способ. Блок битов синхронизации включает, например, по меньшей мере 2 раза подряд и последовательно последовательность, имеющую S битов типа "0" между двумя последовательными битами типа "1". Предпочтительно S равно k . Фиг. 4 показывает блок битов синхронизации SYN. Блок имеет два раза подряд и последовательно последовательность (10000000000, 1 после которой 10 нулей), которые обозначаются $SYNP_1$ и $SYNP_2$ соответственно. Эта последовательность может также встречаться и в потоке канальных битов, а именно, для последовательностей, где $k=10$. Однако, чтобы предотвратить двукратное появление такой последовательности друг за другом кроме блока битов синхронизации, первый сигнал индикации подавляется, когда сумма числа разделительных битов и числа последовательных и соседних нулей информации, непосредственно предшествующих единице, которая является частью блока разделительных битов, равна k , а также равна сумме числа последовательных соседних информационных битов типа "0", которые непосредственно идут после указанного единичного бита блока разделительных битов. Другой, уже указанный путь предотвращения имитации был бы использованием двух соседних последовательностей 100000000000, т.е. единицы, после которой идут 11 нулей.

В дополнение блок битов синхронизации также включает блок разделительных битов синхронизации. Функция блока разделительных битов точно такая же, как и вышеописанная функция блока разделительных битов, следовательно они должны для выполнения своей цели удовлетворять требованиям ограничений по d и k и ограничению по разбалансу постоянного тока. Меры, принятые для предотвращения имитации синхронизирующего узора информационными словами в потоке канальных битов, так как он проходит дважды подряд и последовательно, эти же самые меры также предотвращают повторение этого узора три раза перед или после блока битов синхронизации.

Вышеописанный метод, который также может быть отнесен к модулированию или кодированию, значительно проще в обратном направлении, т.е. во время демодуляции или декодирования. Ограничение разбаланса по постоянному току производится без затрагивания информационных битов, так что информация в разделительных битах не имеет значения для демодуляции информации. В дополнение, выбор, производимый в модуляторной части, где блок битов данных длиной m битов связывается с блоком информационных битов длиной n , является важным не только для модулятора, но и для устройства для декодирования. А именно, от этого выбора зависит сложность устройства для декодирования. В системах магнитной записи сложность модулятора и устройства для декодирования одинаково важна, так как в общем случае они оба входят в аппаратуру. В системах для оптической записи носитель записи имеет тип "только для чтения", так что оборудование потребителя нуждается только в устройстве для декодирования. Таким образом в этом последнем случае особенно важно уменьшить сложность устройства для декодирования насколько это возможно, даже ценой усложнения модулятора.

Фиг. 5 показывает воплощение устройства для декодирования, которое демодулирует блоки в 8 битов данных из блоков 14 информационных битов. Фиг. 5a показывает блок-схему устройства для декодирования, фиг. 5b схематично показывает часть схемы. Устройство для декодирования включает логические схемы И от 17-0 до 17-51 включительно, и каждая имеет один или более входов. К каждому входу подводится один из 14 битов блоков информационных битов, причем входы прямого и инвертирующего типа. Фиг. 5b показывает в столбце C_i как это производится. Столбец 1 представляет младший по величине бит в положении C_i 14-битового информационного блока, столбец 14 - старший бит C_{14} , а промежуточные столбцы 2-13 включительно, соответственно показывают остальные биты соответственно их положению и величине. Строки 0-51 включительно относятся к номерам логических схем И, т.е., строка 0 относится к входному формату логической схемы И 17-0, строка 1 относится к входному формату логической схемы И 17-1, и т.д. Символ 1 в i -том столбце строки j обозначает, что j -тая логическая схема И 17 записывается через неинвертируемый вход содержанием i -того битового положения B_i . Символ 0 в i -том столбце строки j обозначает, что j -тая логическая схема И 17 записывается через инвертирующий вход содержанием i -того битового положения (C_i). Следовательно, (сторона 0) инвертирующий вход логической системы И 17-0 соединен с i -тым битовым положением (C_i), а неинвертирующий вход соединен с четвертым битовым положением (C_4); сторона 1 - неинвертирующий вход логической схемы И 17-1 соединен с третьим битовым положением (C_3); и т.д.

Устройство для декодирования далее включает 8 логических схем ИЛИ от 18-1 до 18-7 включительно, входы которых соединены с выходами логических схем И 17-0-17-6 включительно. Фиг. 5b показывает в столбце A_i как это реализуется. Столбец A_i относится к логической схеме ИЛИ 18-

1, столбец A_2 относится к логической схеме ИЛИ 18-2, ... и столбец A_8 относится к логической схеме ИЛИ 18-8. Последнее A в i -том столбце j -той строки показывает, что выход логической схемы И 17- j соединен со входом логической схемы ИЛИ 18- i .

Для логических схем И 17-50 и 17-51 схема изменена следующим образом. Инвертирующий выход обеих логических схем И 17-50 и 17-51 каждый соединен со входом еще одной логической схемы И 19. Выход логической схемы ИЛИ 18-4 подключен к еще одному входу логической схемы И 19.

Каждый выход логических схем ИЛИ 18-1, 18-2, 18-3 и 18-5-18-8 включительно, а также выход логической схемы И 19 подключен к выходу 20-1.

Декодированный блок из 8 битов данных следовательно имеется в параллельном виде на этих выходах.

Устройство для декодирования, показанное на Фиг. 5а, может быть выполнено альтернативно в виде так называемой программируемой сборки логических схем FPLA (филд программируемой логики), например, дипольной сборки фирмы Сигнетикс типа 82S100/82S101. Таблица, показанная на Фиг. 5, является программируемой таблицей для этой сборки.

Устройство для декодирования, показанное на Фиг. 5 вследствие его простоты чрезвычайно подходит для оптических систем записи типа "только для считывания".

Блок синхронизирующих битов может быть выделен средствами, показанными на Фиг. 6. Переданный или считанный записанный сигнал подается на входную клемму 21. Сигнал имеет формат NRZ-M(ark). Этот сигнал прямо подается на первый вход логической схемы ИЛИ 22, и на второй вход логической схемы ИЛИ 22 через элемент задержки 23. Таким образом получают так называемый сигнал NRZ-I на выходе логической схемы ИЛИ 22, который подается на вход сдвига регистра 24. Сдвиговый регистр включает большое количество секций и каждая имеет отвод, количество которых равно количеству битов в блоке битов синхронизации. В примере, использовавшемся выше, сдвиговый регистр должен иметь 23 разряда, а именно, чтобы в нем содержалась последовательность 10000000000100000000001. Каждый отвод соединен со входом логической схемы И 25, каковой вход является инвертирующим или неинвертирующим. Когда на входах логической схемы И находится последовательность синхронизации, на выходе 26 генерируется сигнал 6, который может служить индикацией выделения узора синхронизации. Посредством этого сигнала поток битов разделяется на два блока из (n_1+n_2) битов каждый. Эти блоки канальных битов задвигаются один за другим в еще один сдвиговый регистр. Старшие и наиболее значащие n_1 битов считываются параллельно и подаются на входы логических схем И 17, как показано на Фиг. 5а. Младшие n_2 битов не нужны для модуляции. Кодированный сигнал может быть, например, записан на оптическом носителе записи. Сигнал имеет форму, показанную ломаной линией WF на Фиг. 1b. Сигнал нанесен на носитель записи по спиральной информационной структуре. Информационная структура содержит последовательность числа суперблоков, напри-

мер, типа, показанного на Фиг. 7. Суперблок SB, включает блок битов синхронизации SYN, состав которого показан на Фиг. 4, и некоторое количество (33 в воплощении) блоков канальных битов, каждый из которых имеет (n_1+n_2) битов $BC_1, BC_2, \dots, BC_{33}$. Канальные биты типа "1" представлены переходом в носителе записи, например, переходом от отсутствия ямки к ямке; канальный бит типа "0" отражен на носителе записи отсутствием перехода. Спиральная трасса информации подразделена на элементарные ячейки, битовые ячейки. На носителе записи эти битовые ячейки образуют пространственную структуру, каждая соответствует подразделению во времени (период одного бита) потока канальных битов. Независимо от содержания информационных и разделительных битов, на носителе записи может быть замечено большое количество деталей. Для носителя ограничение по k обозначает, что максимальное расстояние между двумя соседними переходами будет $(k+1)$ битовых ячеек. Самая длинная ямка (или отсутствие ямки) имеет таким образом величину $(k+1)$ битовых ячеек. Ограничение по d обозначает, что минимальное расстояние между двумя соседними переходами равно $d+1$. Самая короткая ямка (или отсутствие ямки) будет таким образом иметь длину $(d+1)$ битовых ячеек. Далее, на одинаковых расстояниях будут ямки максимальной длины, после которых (или перед которыми) будет отсутствие ямки максимальной длины. Эта структура является частью блока битовых синхронизаций.

В предпочтительном воплощении $k=10, d=2$ и суперблок SB, содержит 588 ячеек канальных битов. Суперблок SB, включает блок битов синхронизации из 27 битовых ячеек и 33 блока канальных битовых ячеек, каждый имеет 17 $(14+3)$ канальных битовых ячеек.

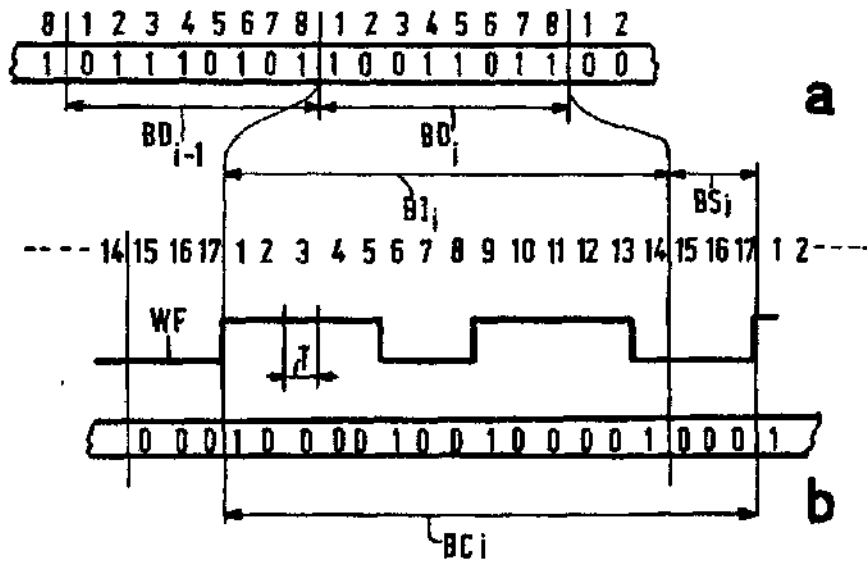
Модулятор, канал передачи, например, оптического носителя записи, и устройство для декодирования могут вместе быть частью системы, например, системы для преобразования аналоговой информации (музыки, речи) в цифровую информацию, каковая информация записывается на оптическом носителе записи. Информация, записанная на носителе записи (или ее копия), может быть воспроизведена посредством устройства, которое пригодно для воспроизведения информации, которая была записана на носителе информации.

Схема преобразования включает, в частности, преобразователь аналог-цифра для преобразования аналогового сигнала (музыка, речь), подлежащего записи, в цифровой сигнал заранее заданного формата (кодирование источника). В дополнение, схема преобразования может включать часть системы исправления ошибок. В схеме преобразования цифровой сигнал преобразуется в нужный формат, посредством которого ошибки, которые в особенности встречаются во время считывания с носителя записи, могут быть исправлены в устройстве для воспроизведения сигнала. Система исправления ошибок, которая пригодна для этой цели, раскрыта в заявках на патент, которые были поданы фирмой Сони Корпорейшн в Японии.

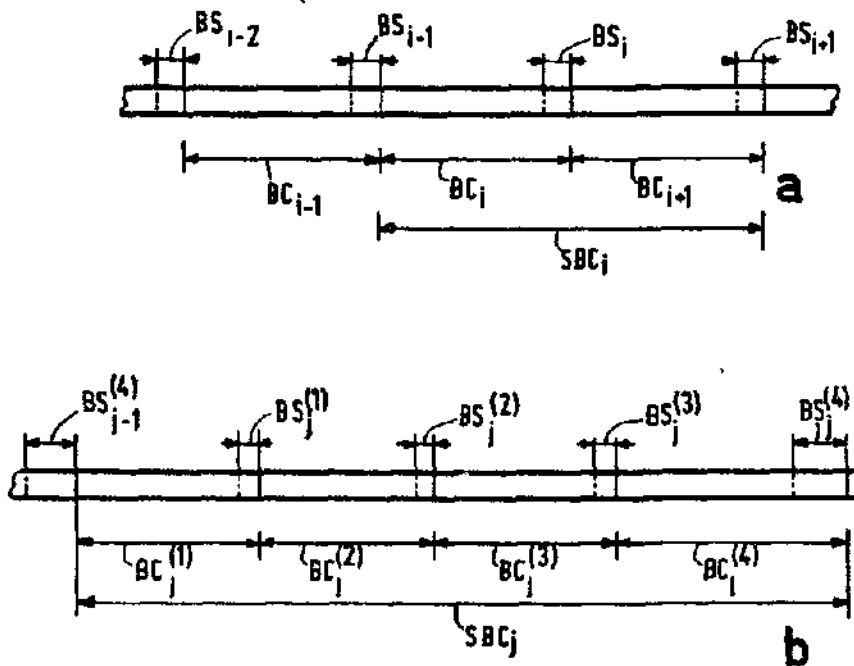
Цифровой и защищенный от ошибок сигнал после этого подается на модулятор, описанный

выше (канальное кодирование) для преобразования в цифровой сигнал, который приспособлен к свойствам канала. Дополнительно передается узор синхронизации, и сигнал приводится к правильному кадровому формату. Полученный таким образом сигнал используется для генерации управляющего сигнала, например, для лазера (Формат NRZ-марк), посредством которого наносится спиральная структура информации на носитель записи в форме последовательности ямок и их отсутствия заранее заданной длительности.

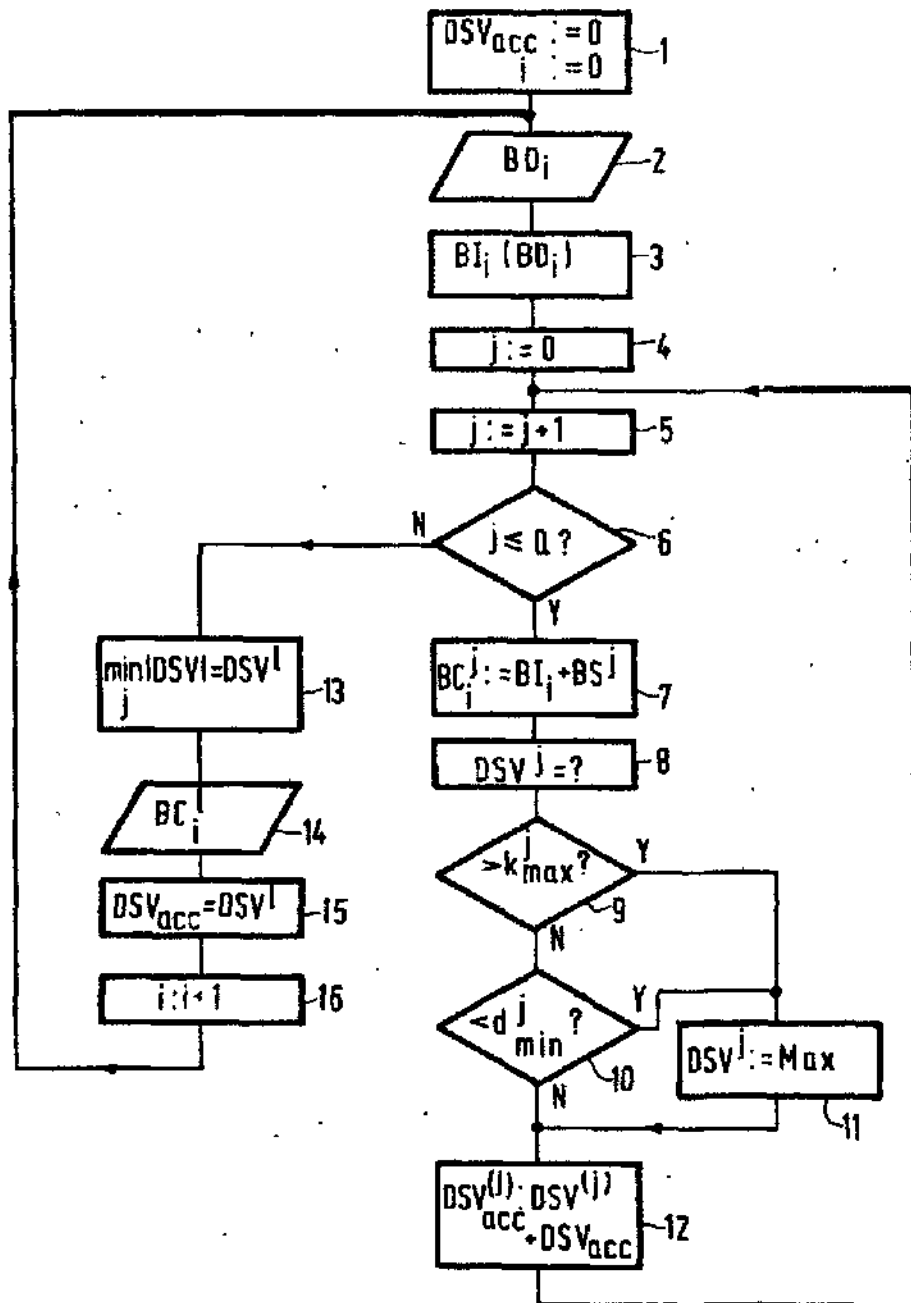
Носитель записи или его копия могут считываться с помощью устройства для воспроизведения битов информации, полученных от носителя записи. Для этой цели устройство имеет устройство для декодирования, которое подробно уже было описано, декодирующую часть системы исправления ошибок и преобразователь цифра-аналог для восстановления вида аналогового сигнала, который был подан на схему преобразования.



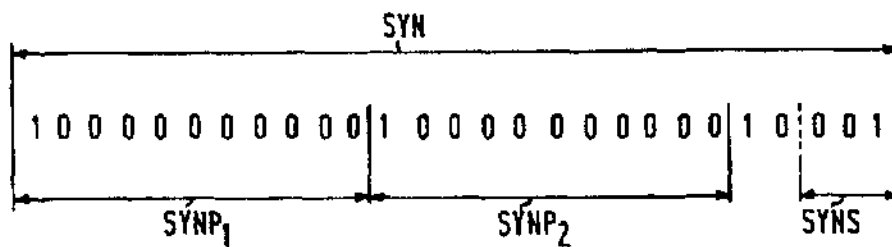
Фиг. 1



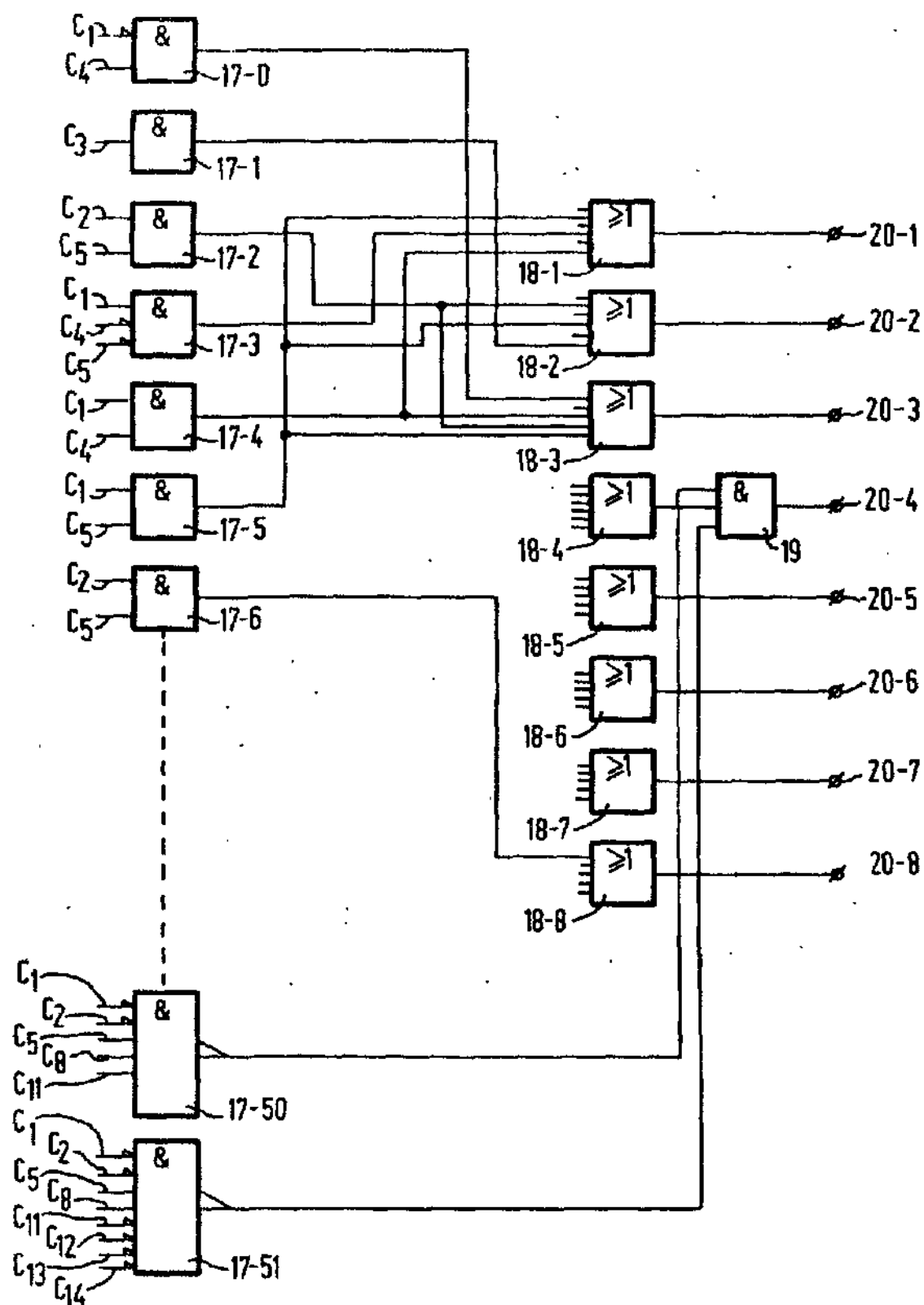
Фиг. 2



Фиг. 3



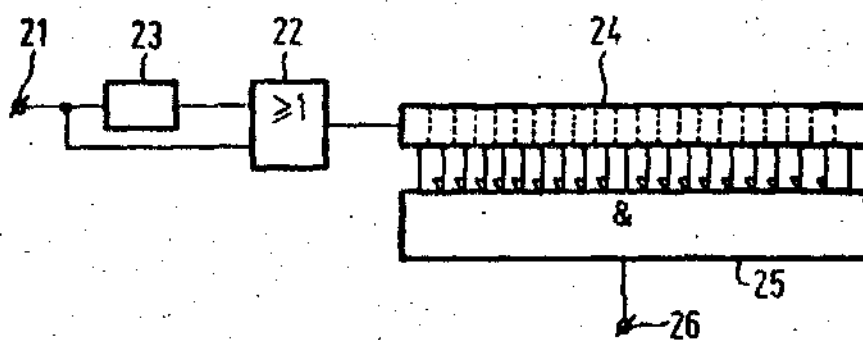
Фиг. 4



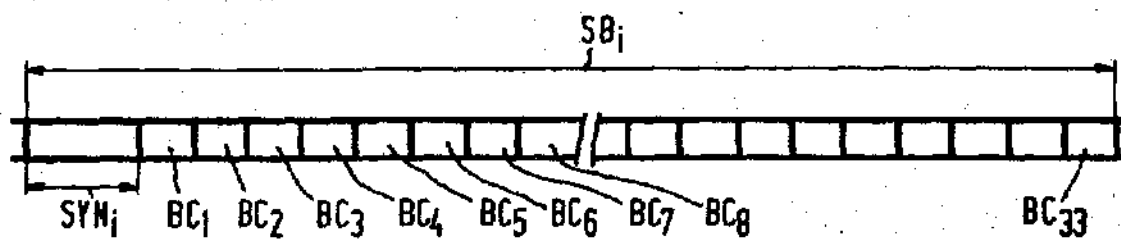
Фиг. 5а

| | C _i | | | | | | | | | | | | | | A _i | | | | | | | |
|----|----------------|----|----|----|----|---|---|---|---|---|---|---|---|---|----------------|---|---|---|---|---|---|---|
| | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 |
| 0 | | | | | | | | | | | 1 | | | 0 | | | | | | A | | |
| 1 | | | | | | | | | | | | 1 | | | | | | | | | A | |
| 2 | | | | | | | | | | 0 | | | 1 | | | | | | | A | A | |
| 3 | | | | | | | | | | 0 | 0 | | | 1 | | | | | | | | A |
| 4 | | | | | | | | | | | 1 | | | 1 | | | | | | A | | A |
| 5 | | | | | | | | | | 1 | | | | 1 | | | | | | | A | A |
| 6 | | | | | | | | | | 1 | | | 1 | | | | | | | A | A | A |
| 7 | | 1 | | | 0 | | | | | | | | | | A | | | | | | | |
| 8 | | | 1 | | | | | | | | | | | | | A | | | | | | |
| 9 | 0 | | | 1 | | | | | | | | | | | A | A | | | | | | |
| 10 | 1 | | | 0 | 0 | | | | | | | | | | | | A | | | | | |
| 11 | | 1 | | | 1 | | | | | | | | | | A | | A | | | | | |
| 12 | 1 | | | | 1 | | | | | | | | | | | A | A | A | | | | |
| 13 | 1 | | | 1 | | | | | | | | | | | A | A | A | | | | | |
| 14 | | | | | | | 1 | | | | | | | | | | | | A | | | |
| 15 | | | | | | | | 1 | | | | | | | | | | A | | | | |
| 16 | | | | | | 0 | 0 | 0 | 0 | | | | | | | | | A | A | | | |
| 17 | 1 | | | 0 | 0 | 0 | | | 1 | | | | | | A | | | | A | | | |
| 18 | | | 1 | | | 0 | | | 1 | | | | | | | | A | | A | | | |
| 19 | | | | | | 1 | | | 0 | 0 | 0 | | | 1 | | | | A | | | A | |
| 20 | | | | | | 1 | | | 0 | | | 1 | | | | | | A | | A | | A |
| 21 | | | | 0 | | | 1 | | | 1 | | | 0 | 0 | | | | A | | | | A |
| 22 | | | | | | 1 | | | 0 | 0 | | | 1 | | | | | A | | | | A |
| 23 | | 1 | | | 0 | 0 | | | 1 | | | | | | | | A | | | A | | |
| 24 | 0 | 0 | 0 | | | 1 | | | 1 | | | | 1 | | A | | A | | A | | | A |
| 25 | 0 | 0 | | | 1 | | | | 1 | | | | 1 | | | A | A | | A | | | A |
| 26 | 0 | | | 1 | | | | | 1 | | | | 1 | | | | | A | | | | A |
| 27 | | 1 | | | 0 | 0 | | | 1 | | | | 1 | | | | | | | | | A |
| 28 | 0 | 0 | | | 1 | | | 1 | | | | | 1 | | A | A | | | | | | A |
| 29 | 0 | 0 | | | 1 | | | 1 | | | 0 | | | 1 | A | | A | | | | A | |
| 30 | 0 | 0 | | | 1 | | | 1 | | | 1 | | | 1 | A | A | A | | | | A | |
| 31 | 1 | | | | | 1 | | | | 1 | | | 1 | | A | A | | | | | | |
| 32 | 1 | | | | | 1 | | | 0 | 0 | | | 1 | | A | | | A | | | | |
| 33 | 0 | 0 | | | 1 | | | 1 | | | 1 | | | 0 | | | A | | A | | A | |
| 34 | 0 | 0 | | | 1 | | | 1 | | | | 1 | | | A | A | A | | | | | A |
| 35 | 0 | 0 | | | 1 | | | | 1 | | | | | 1 | A | | A | | | A | | |
| 36 | 0 | 0 | 0 | | | 1 | | | 1 | | | | | 1 | | A | A | | | A | | |
| 37 | 0 | 0 | | | 1 | | | | 1 | | | 1 | | | | A | A | | | | | A |
| 38 | 0 | 0 | 0 | | | 1 | | | 1 | | | 1 | | | A | | A | | A | | | A |
| 39 | 0 | 0 | | | 1 | | | 1 | | | 0 | 0 | 0 | 0 | | A | A | | | | A | A |
| 40 | 1 | | | | | 1 | | | | 1 | | | 0 | 0 | | A | | | A | A | | |
| 41 | 1 | | | | | 1 | | | 1 | | | 0 | 0 | 0 | | A | | | A | | A | A |
| 42 | | | 1 | | | 1 | | | 1 | | | 0 | 0 | 0 | | | A | | | A | | |
| 43 | | | 1 | | | 1 | | | | 1 | | | 0 | 0 | | | A | | A | A | | A |
| 44 | | 1 | | | | 1 | | | | 1 | | | 0 | 0 | | A | A | | | A | | A |
| 45 | | 1 | | | | 1 | | | 1 | | | 0 | 0 | 0 | | | A | | | | A | A |
| 46 | 0 | 0 | 0 | 0 | 0 | 0 | | | 1 | | | 0 | 0 | 0 | A | | A | | | A | | |
| 47 | 0 | 0 | 0 | | | 1 | | | 1 | | | 0 | 0 | 0 | A | | A | | A | A | | A |
| 48 | 0 | 0 | | | 1 | | | | 1 | | | 0 | 0 | 0 | A | A | A | | | A | | |
| 49 | 0 | 0 | 0 | | | 1 | | | | 0 | 0 | 0 | 0 | 0 | A | | A | | A | A | | |
| 50 | | | | 1 | | | 1 | | | | 1 | | | 0 | 0 | | | | | | A | A |
| 51 | 0 | 0 | 0 | 0 | | | 1 | | | 1 | | | 0 | 0 | A | A | | | | | A | |

Фиг. 5b



Фиг. 6



Фиг. 7

Тираж 50 экз.

Відкрите акціонерне товариство «Патент»

Україна, 88000, м. Ужгород, вул. Гагаріна, 101

(03122) 3 - 72 - 89 (03122) 2 - 57 - 03