



УКРАЇНА

(19) UA (11) 17000 (13) A

(51) G 12 B 17/02; H 04 B 15/00

ДЕРЖАВНЕ
ПАТЕНТНЕ
ВІДОМСТВООПИС ДО ПАТЕНТУ
НА ВІНАХІДбез проведення експертизи по суті
на підставі Постанови Верховної Ради України
№ 3769-XII від 23 XII 1993 рПублікується
в редакції заявника

(54) ПРОСТОРОВО-ЧАСОВИЙ КОМПЕНСАТОР МАГНІТНИХ ПОЛІВ

1

(21) 93060602

(22) 03.03.93

(24) 29.08.97

(46) 29.08.97. Бюл. № 4

(72) Цедик Вячеслав Іванович

(73) Національний технічний університет України "Київський політехнічний інститут" (UA)

(57) Пространственно-временной компенсатор магнитных полей, содержащий n силовых тиристорных блоков, n датчиков пространственных составляющих помехонесущего магнитного поля, устройство воспроизведения компенсирующего магнитного поля, включающее в себя n размагничивающих обмоток, плоскости витков которых ортогональны и параллельны плоскостям, в которых расположены соответствующие датчики пространственных составляющих помехонесущего магнитного поля, отличающийся тем, что в него введены n усилительно-корректирующих блоков, n первых и n вторых инвертирующих компараторов, n первых и n вторых неинвертирующих компараторов, n первых и n вторых логических конъюнкторов, n первых, n вторых, n третьих и n четвертых логических инверторов, n первых, n вторых, n третьих и n четвертых разделительно-формировательных блоков, при этом выходы n датчиков пространственных составляющих помехонесущего магнитного поля связаны со входами соответствующих усилительно-корректирующих блоков, выходы которых связаны со входами соответствующих первых неинвертирующих компараторов и первых неинвертирующих компараторов, выходы которых связаны с первыми входами соответствующих первых

2

логических конъюнкторов и входами соответствующих первых логических инверторов, выходы которых связаны со входами соответствующих вторых разделительно-формировательных блоков, n выходов каждого из которых связаны с соответствующими первыми коммутирующими входами соответствующих силовых тиристорных блоков, n первых управляющих входов каждого из которых связаны с соответствующими выходами соответствующих первых разделительно-формировательных блоков, входы которых связаны с выходами соответствующих первых логических конъюнкторов, вторые входы которых связаны с выходами соответствующих вторых логических инверторов, входы которых связаны с выходами соответствующих вторых инвертирующих компараторов, первые входы которых связаны с первыми входами соответствующих вторых неинвертирующих компараторов и соответствующими первыми входами устройства воспроизведения компенсирующего магнитного поля, а также с первыми выходами соответствующих силовых тиристорных блоков, вторые выходы которых связаны с соответствующими вторыми входами устройства воспроизведения компенсирующего магнитного поля, а также со вторыми входами соответствующих вторых инвертирующих компараторов и вторых неинвертирующих компараторов, выходы которых связаны со входами соответствующих четвертых логических инверторов, выходы которых связаны со вторыми входами соответствующих вторых логических конъюнкторов, первые входы которых связаны с выходами соответствующих пер-

(19) UA (11) 17000 (13) A

вых неинвертирующих компараторов и входами соответствующих третьих логических инверторов, выходы которых связаны со входами соответствующих третьих разделительно-формировательных блоков, m выходов каждого из которых связаны с соответствующими вторыми коммутирующими входами соответствующих силовых тиристорных блоков, m вторых управляющих входов каждого из которых связаны с соответствующими выходами соответствующих четвертых разделительно-формирова-

тельных блоков, входы которых связаны с выходами соответствующих вторых логических конъюнкторов, причем силовые тиристорные блоки включают в себя тиристоры, устройства коммутации, включенные параллельно тиристорам и осуществляющие запирающие последние, а также полупроводниковые диоды, включенные параллельно тиристорам и предохраняющие последние от пробоя, при этом m — число пар тиристоров, входящих в каждый силовой тиристорный блок.

Изобретение относится к электротехнике и может быть использовано для экранирования различных объектов от сильных магнитных полей.

Известен магнитный экран, выполненный в виде полого корпуса, содержащего размагничивающие обмотки, а также снабженный датчиками пространственных составляющих магнитного поля и усилителями сигналов датчиков, соединенными с выводами размагничивающих обмоток [1].

Применение такого устройства не обеспечивает эффективного экранирования объектов в условиях воздействия сильных магнитных полей вследствие ограниченности мощности усилителей силовых датчиков.

Из известных устройств наиболее близким по технической сущности к предлагаемому является магнитный экран, содержащий полый корпус с размещенными на его поверхности n размагничивающими обмотками, плоскости витков которых ортогональны, и n датчиков пространственных составляющих магнитного поля, расположенных в плоскостях, перпендикулярных осям соответствующих размагничивающих обмоток, а также n пар тиристоров, n нуль-органов, n импульсных трансформаторов, n конденсаторов и делитель напряжения [2].

Однако такой экран обладает рядом недостатков, которые в конечном счете снижают эффективность экранирования.

Во-первых, данный экран слабо защищает объекты, находящиеся внутри него от переменных, в том числе импульсных магнитных полей. Это происходит вследствие того, что устройству необходимо определенное время для установки требуемого значения напряженности компенсирующего поля, а если это время сравнимо с периодом колебаний или длительности импульса помехонесущего поля, то компенсация послед-

него вообще невозможна. Более того, в этом случае устройство создаст дополнительную магнитную помеху.

Во-вторых, данное устройство не может функционировать с применением обычных тиристоров, в нем используются специальные запираемые тиристоры. Это резко ограничивает область применения и экономическую эффективность экрана, так как запираемые тиристоры имеют высокую стоимость, а их номенклатура недостаточно широка. Кроме этого, данное устройство имеет низкую надежность и небезопасно в работе. Дело в том, что в управляющих цепях одних тиристоров появляются запирающие импульсы одновременно с появлением отпирающих импульсов в управляющих цепях других тиристоров. Однако известно, что время запирающего тиристора больше времени отпирающего [3]. Таким образом, в какие-то моменты времени оба тиристора какой-либо пары оказываются открытыми и закорачивают источник питания, который может выйти из строя.

В-третьих, вследствие использования делителя напряжения на резисторах этот магнитный экран имеет крайне низкий коэффициент полезного действия, а его тепловой режим очень тяжелый, так как на резисторах выделяется мощность, пропорциональная мощности, подводимой к размагничивающим обмоткам.

Заявляемый пространственно-временной компенсатор магнитных полей решает задачу повышения эффективности компенсации переменных, а том числе импульсных магнитных полей; позволяет улучшить тепловой режим, повысить коэффициент полезного действия и надежность работы по сравнению с прототипом; имеет широкую область применения.

Сущность предлагаемого изобретения заключается в том, что в известное устройство, содержащее n силовых тиристорных блоков, n датчиков пространственных составляющих помехонесущего магнитного поля, устройство воспроизведения компенсирующего магнитного поля, включающее в себя n размагничивающих обмоток, плоскости витков которых ортогональны и параллельны плоскостям, в которых расположены соответствующие датчики пространственных составляющих помехонесущего магнитного поля, введены n усилительно-корректирующих блоков, n первых и n вторых инвертирующих компараторов, n первых и n вторых инвертирующих компараторов, n первых и n вторых логических конъюнкторов, n первых, n вторых, n третьих и n четвертых логических инверторов, n первых, n вторых, n третьих и n четвертых разделительно-формировательных блоков, при этом выходы n датчиков пространственных составляющих помехонесущего магнитного поля связаны с входами соответствующих усилительно-корректирующих блоков, выходы которых связаны со входами соответствующих первых инвертирующих компараторов и первых инвертирующих компараторов, выходы которых связаны с первыми входами соответствующих первых логических конъюнкторов и входами соответствующих первых логических инверторов, выходы которых связаны с входами соответствующих вторых разделительно-формировательных блоков, m выходов каждого из которых связаны с соответствующими первыми коммутирующими входами соответствующих силовых тиристорных блоков, m управляющих входов каждого из которых связаны с соответствующими выходами соответствующих первых разделительно-формировательных блоков, входы которых связаны с выходами соответствующих первых логических конъюнкторов, вторые входы которых связаны с выходами соответствующих вторых логических инверторов, входы которых связаны с выходами соответствующих вторых инвертирующих компараторов, первые входы которых связаны с первыми входами соответствующих вторых неинвертирующих компараторов и соответствующими первыми входами устройства воспроизведения компенсирующего магнитного поля, а также с первыми выходами соответствующих силовых тиристорных блоков, вторые выходы которых связаны с соответствующими вторыми входами устройства воспроизведения компенсирующего магнитного поля, а также со вторыми входами соответствующих вторых инвертирующих компараторов и

вторых неинвертирующих компараторов, выходы которых связаны со входами соответствующих четвертых логических инверторов, выходы которых связаны со вторыми входами соответствующих вторых логических конъюнкторов, первые входы которых связаны с выходами соответствующих первых неинвертирующих компараторов и входами соответствующих третьих логических инверторов, выходы которых связаны со входами соответствующих третьих разделительно-формировательных блоков, m выходов каждого из которых связаны с соответствующими вторыми коммутирующими входами соответствующих силовых тиристорных блоков, m вторых управляющих входов каждого из которых связаны с соответствующими выходами соответствующих четвертых разделительно-формировательных блоков, входы которых связаны с выходами соответствующих вторых логических конъюнкторов, кроме этого силовые тиристорные блоки включают в себя тиристоры, устройства коммутации, включенные параллельно тиристорам и осуществляющие запирание последних, а также полупроводниковые диоды, включенные параллельно тиристорам и предохраняющие последние от пробоя из-за перенапряжения, при этом n — число компенсируемых пространственных составляющих помехонесущего магнитного поля, $m = 1-2$ — число пар тиристоров, входящих в каждый силовой тиристорный блок.

Предполагаемое изобретение соответствует критерию "изобретательский уровень", так как в техническом решении использована совокупность связанных между собой элементов, не известная ранее из патентной литературы, что позволило путем введения усилительно-корректирующих блоков увеличить эффективность компенсации переменных полей повышенной частоты и импульсных полей, вследствие этого построения силовых тиристорных блоков улучшить тепловой режим пространственно-временного компенсатора магнитных полей, посредством использования пороговых смещений в компараторах повысить коэффициент полезного действия всего устройства, путем введения в схему специальных запирающих логических цепей и устройств коммутации осуществить защиту источника питания от возможного закорачивания открытыми тиристорами силовых тиристорных блоков.

На фиг. 1 представлена структурная схема пространственно-временного компенсатора магнитных полей; на фиг. 2 —

функциональная схема силового тиристорного блока.

Структурная схема заявляемого устройства на фиг. 1 приведена для случая $n = 2$, $m = 2$, при котором компенсируется две ортогональные пространственные составляющие магнитного поля, при этом используется по две пары тириستоров для компенсации каждой составляющей. Схема содержит силовые тиристорные блоки 1.1, 1.2, датчики пространственных составляющих помехонесущего магнитного поля 2.1, 2.2, устройство воспроизведения компенсирующего магнитного поля 3, усилительно-корректирующие блоки 4.1, 4.2, первые инвертирующие компараторы 5.1, 5.2, вторые инвертирующие компараторы 6.1, 6.2, первые неинвертирующие компараторы 7.1, 7.2, вторые неинвертирующие компараторы 8.1, 8.2, первые логические конъюнкторы 9.1, 9.2, вторые логические конъюнкторы 10.1, 10.2, первые логические инверторы 11.1, 11.2, вторые логические инверторы 12.1, 12.2, третьи логические инверторы 13.1, 13.2, четвертые логические инверторы 14.1, 14.2, первые разделительно-формировательные блоки 15.1, 15.2, вторые разделительно-формировательные блоки 16.1, 16.2, третьи разделительно-формировательные блоки 17.1, 17.2, четвертые разделительно-формировательные блоки 18.1, 18.2, при этом выходы датчиков пространственных составляющих помехонесущего поля 2.1, 2.2 связаны со входами соответствующих усилительно-корректирующих блоков 4.1, 4.2, выходы которых связаны со входами соответствующих первых неинвертирующих компараторов 7.1, 7.2 и первых инвертирующих компараторов 5.1, 5.2, выходы которых связаны с первыми входами соответствующих первых логических конъюнкторов 9.1, 9.2 и входами соответствующих первых логических инверторов 11.1, 11.2, выходы которых связаны со входами соответствующих вторых разделительно-формировательных блоков 16.1, 16.2, m выходов каждого из которых связаны с соответствующими первыми коммутирующими входами соответствующих силовых тиристорных блоков 1.1, 1.2, m первых управляющих входов каждого из которых связаны с соответствующими выходами соответствующих первых разделительно-формировательных блоков 15.1, 15.2, входы которых связаны с выходами соответствующих первых логических конъюнкторов 9.1, 9.2, вторые входы которых связаны с выходами соответствующих вторых логических инверторов 12.1, 12.2, входы которых связаны с выходами соответствующих вторых инвертирующих компара-

торов 6.1, 6.2, первые входы которых связаны с первыми входами соответствующих вторых неинвертирующих компараторов 8.1, 8.2 и соответствующими первыми входами устройства воспроизведения компенсирующего магнитного поля 3, а также с первыми выходами соответствующих силовых тиристорных блоков 1.1, 1.2, вторые выходы которых связаны с соответствующими вторыми входами устройства воспроизведения компенсирующего магнитного поля 3, а также со вторыми входами соответствующих вторых инвертирующих компараторов 6.1, 6.2 и вторых неинвертирующих компараторов 8.1, 8.2, выходы которых связаны со входами соответствующих четвертых логических инверторов 14.1, 14.2, выходы которых связаны со вторыми входами соответствующих вторых логических конъюнкторов 10.1, 10.2, первые входы которых связаны с выходами соответствующих первых неинвертирующих компараторов 7.1, 7.2 и входами соответствующих третьих логических инверторов 13.1, 13.2, выходы которых связаны со входами соответствующих третьих разделительно-формировательных блоков 17.1, 17.2, m выходов каждого из которых связаны с соответствующими вторыми коммутирующими входами соответствующих силовых тиристорных блоков 1.1, 1.2, m вторых управляющих входов каждого из которых связаны с соответствующими выходами соответствующих четвертых разделительно-формировательных блоков 18.1, 18.2, входы которых связаны с выходами соответствующих вторых логических конъюнкторов 10.1, 10.2. Штриховыми линиями со стрелками обозначены магнитные связи, сплошными — электрические.

Функциональная схема силового тиристорного блока 1.1 или 1.2 для случая $m = 2$ представлена на фиг. 2. Блок содержит обычные незапираемые тиристоры 19.1, 19.2, 20.1, 20.2, устройства коммутации 21.1, 21.2, 22.1, 22.2 и полупроводниковые диоды 23.1, 23.2, 24.1, 24.2, при этом входы 25.1, 25.2 являются первыми управляющими входами силовых тиристорных блоков 1.1, 1.2, входы 26.1, 26.2 являются вторыми управляющими входами, входы 27.1, 27.2 являются первыми коммутирующими входами, входы 28.1, 28.2 являются вторыми коммутирующими входами, вход 29 является входом питания положительного напряжения, вход 30 является входом питания отрицательного напряжения, выходы 31.1 и 32.1 являются первым и вторым выходами силового тиристорного блока. Входы питания на фиг. 1, как и сам источник питания, не показаны. Устройства коммутации 21.1...22.2 служат

для записи соответствующих тиристорных силового тиристорного блока, параллельно которым они включены. Полупроводниковые диоды 23.1...24.2 необходимы вследствие того, что тиристоры работают на индуктивную нагрузку (устройство 3), без них в схеме возникнут перенапряжения, способные вывести тиристоры из строя [4].

Устройство работает следующим образом.

При включении питания в пространственно-временном компенсаторе помехонесущих магнитных полей формируются импульсы, поступающие по цепям сброса в силовые тиристорные блоки 1.1, 1.2 на устройства коммутации этих блоков 21.1...22.2. Устройства коммутации запирают все тиристоры 19.1...20.2, так как при включении какой-либо из тиристорных блоков может оказаться в проводящем состоянии и подключить источник питания к устройству воспроизведения компенсирующего магнитного поля, что на данном этапе недопустимо. При записи всех тиристорных разности потенциалов между первыми и вторыми выходами (31.1 и 31.2) силовых тиристорных блоков 1.1, 1.2 будут равны нулю. Цепи сброса на фиг. 1 не показаны.

При рассмотрении схемы фиг. 1 видно, что выходы силовых тиристорных блоков 1.1, 1.2 связаны как со входами устройства воспроизведения компенсирующего магнитного поля 3, так и со входами инвертирующих компараторов 6.1, 6.2 и неинвертирующих компараторов 8.1, 8.2. Неинвертирующие компараторы построены так, что на их выходах присутствуют низкие логические уровни, если разности потенциалов между их первыми и вторыми входами меньше или равны нулю. В противном случае на выходах неинвертирующих компараторов устанавливаются высокие логические уровни. У инвертирующих компараторов все наоборот — низкие логические уровни будут присутствовать на выходах, если разности потенциалов между их первыми и вторыми входами окажутся равными или больше нуля. Таким образом, компараторы определяют полярность электрического сигнала, действующего между входами.

Итак, при включении на выходах вторых инвертирующих и неинвертирующих компараторов 6.1, 6.2, 8.1, 8.2 устанавливаются низкие логические уровни, которые поступают на входы вторых и четвертых логических инверторов 12.1, 12.2, 14.1, 14.2. На выходах последних устанавливаются высокие логические уровни, которые поступают на первые входы первых и вторых логических конъюнктов 9.1, 9.2, 10.1, 10.2, позволяя

им принимать действующие на их вторых входах логические сигналы.

При возникновении помехонесущего поля, вектор напряженности которого направлен перпендикулярно плоскости датчика 2.1, на выходе последнего появляется пропорциональный напряженности этого поля электрический сигнал определенной полярности. Этот сигнал обрабатывается усилительно-корректирующим блоком 4.1 и поступает на первые инвертирующий и неинвертирующий компараторы 5.1 и 7.1. Эти компараторы работают аналогично уже рассмотренным вторым инвертирующим и неинвертирующим компараторам с тем отличием, что они определяют полярность поступающего на их входы сигнала по отношению к постоянному потенциалу общего провода, с которым соединены имеющиеся у них вторые входы.

Допустим, полярность появившегося на входах компараторов 5.1 и 7.1 сигнала положительная. Тогда на выходе первого неинвертирующего компаратора 7.1 установится высокий логический уровень, который поступит на первый вход второго логического конъюнктора 10.1, устанавливая на выходе последнего также высокий логический уровень. Этот уровень поступает на вход четвертого разделительно-формирующего блока 18.1, который формирует из скачка напряжения от низкого до высокого уровня импульсы, усиливает их до требуемого для управления тиристорами значения и подает на первые управляющие входы (25.1, 25.2) силового тиристорного блока 1.1. Тиристоры 19.1 и 19.2 открываются и подключают первый выход (31.1) силового тиристорного блока 1.1 к отрицательному полюсу источника питания, а второй выход (31.2) — к положительному. Таким образом, напряжение питания поступает на первые два входа подключенного к выходам силового тиристорного блока 1.1 устройства воспроизведения компенсирующего магнитного поля 3.

Устройство воспроизведения компенсирующего магнитного поля 3 содержит две размагничивающие обмотки, плоскости витков которых ортогональны и параллельны плоскостям, в которых расположены соответствующие датчики пространственных составляющих помехонесущего магнитного поля. В данном случае размагничивающая обмотка, плоскости витков которой параллельны плоскости датчика 2.1, подключена к выходам силового тиристорного блока 1.1, поэтому при поступлении на нее напряжения питания определенной полярности эта обмотка создает в зоне компенсации нарастающее магнитное поле. Обмотка подклю-

чена таким образом, что вектор напряженности создаваемого ею магнитного поля направлен встречно вектору напряженности помехонесущего поля, что приводит к компенсации последнего. В момент, когда уровень напряженности компенсирующего поля достигнет уровня напряженности помехонесущего, значение сигнала на выходе датчика 2.1 и усилительно-корректирующего блока 4.1 упадет до нуля, и на выходе первого неинвертирующего компаратора 7.1 установится низкий логический уровень. Вследствие этого, на выходе третьего логического инвертора 13.1 установится высокий логический уровень, который поступит на вход третьего раздельно-формировательного блока 17.1. По этому уровню блок 17.1 сформирует импульсы, которые поступят через первые коммутирующие входы (27.1, 27.2) силового тиристорного блока 1.1 на устройства коммутации 21.1, 21.2. Эти устройства коммутации выключат тиристоры 19.1, 19.2, значение тока размагничивающей обмотки, а с ним и уровень напряженности компенсирующего поля начнут падать. Это опять приведет к появлению сигнала положительной полярности на выходе датчика 2.1 и весь процесс повторится заново.

Если же после достижения нулевого значения сигнал на выходе датчика 2.1 в силу инерционности системы или других причин станет отрицательным, сработает первый инвертирующий компаратор 5.1, и высокий логический уровень с его выхода поступит на первый вход первого логического конъюнктора 9.1. Однако на выходе этого конъюнктора не установится высокий логический уровень до тех пор, пока разность потенциалов между первыми и вторыми выходами (31.1, 31.2) силового тиристорного блока 1.1 будет отрицательной. Эта разность потенциалов удерживает на выходе второго инвертирующего компаратора 6.1 высокий логический уровень, на выходе второго логического инвертора 12.1 — низкий. Как только разность потенциалов между выходами силового тиристорного блока 1.1 станет равной нулю или примет положительное значение, сработает компаратор 6.1, инвертор 12.1 и конъюнктор 9.1; на выходе последнего установится высокий логический уровень. По этому уровню первый раздельно-формировательный блок 15.1 сформирует импульсы, которые поступят на вторые управляющие входы (26.1, 26.2) силового тиристорного блока 1.1 и откроют тиристоры 20.1, 20.2. Эти тиристоры изменят полярность подключения блока питания к

размагничивающей обмотке устройства воспроизведения компенсирующего магнитного поля 3 на противоположную, что в свою очередь приведет к изменению направления вектора напряженности создаваемого обмоткой магнитного поля на противоположное.

Это сразу отразится на датчике 2.1, значение выходного сигнала которого быстро упадет до нуля. Этот сигнал, пройдя через усилительно-корректирующий блок 4.1 и первый инвертирующий компаратор 5.1, установит на выходе последнего низкий логический уровень, а на выходе первого логического инвертора 11.1 — высокий. Положительный скачок напряжения на выходе инвертора 11.1 заставит сработать второй раздельно-формировательный блок 16.1, импульсы с выхода которого поступят через вторые коммутирующие входы (28.1, 28.2) силового тиристорного блока 1.1 на первые устройства коммутации 22.1, 22.2. Эти устройства установят тиристоры 20.1, 20.2 в запертое состояние, что прекратит образование компенсирующего поля устройством 3.

Таким образом, при возникновении помехонесущего магнитного поля осуществляется слежение уровня компенсирующего магнитного поля за уровнем помехонесущего поля и стремление к компенсации последнего в каждый момент времени: при нарастании помехонесущего поля нарастает встречно ему направленное компенсирующее поле, создаваемое устройством 3. Благодаря этому в зоне компенсации, определяемой устройством 3, напряженность результирующего поля непрерывно поддерживается на уровне, близком к нулевому значению; то есть объект, расположенный в зоне компенсации, оказывается защищенным от помехонесущих полей. Напряженность компенсирующего поля имеет пилообразный характер, а ее среднее значение совпадает с кривой изменения во времени помехонесущего поля. Пилообразный характер компенсирующего поля обусловлен в основном инерционностью элементов устройства воспроизведения компенсирующего магнитного поля, однако его частота колебаний на 2...3 порядка превышает максимально возможные частоты колебаний помехонесущих полей данного диапазона и практически не ограничивает степень их компенсации [2].

Вторая симметричная часть схемы (элементы 1.2, 2.2, ..., 18.2) работает аналогично вышеописанной части при возникновении помехонесущего поля, вектор напряженно-

сти которого направлен перпендикулярно плоскости датчика 2.2. При этом напряжение с выходов силового тиристорного блока 1.2 подается через вторые входы устройства воспроизведения компенсирующего магнитного поля 3 на вторую размагничивающую обмотку, плоскость витков которой параллельна плоскости датчика 2.2. В общем случае функционируют обе части системы независимо друг от друга, компенсируя каждая свою составляющую помехонесущего магнитного поля. При наличии трех идентичных каналов ($n = 3$) компенсируются три ортогональные пространственные составляющие помехонесущего поля и функционирование системы становится независимым от направления вектора напряженности этого поля.

Как видно из проведенного анализа работы устройства, в нем предусмотрена защита от возможного закорачивания источника питания открытыми тиристорами.

Усилительно-корректирующие блоки 4.1, 4.2 выполняют несколько функций. Одна из них — преобразование сигналов датчиков пространственных составляющих помехонесущего магнитного поля 2.1, 2.2, которое необходимо для нормальной работы системы. Например, в случае применения в качестве элементов 2.1 и 2.2 индукционных датчиков в усилительно-корректирующие блоки 4.1, 4.2 необходимо включить интегрирующие преобразователи; если используются датчики Холла — нужны преобразователи дифференциального сигнала и т.д. Кроме этого, блоки 4.1 и 4.2 выполняют функцию усиления и коррекции параметров сигналов. Для этого в их состав включены усилительно-дифференцирующие звенья. Применение таких звеньев позволяет увеличить чувствительность и быстродействие системы при компенсации переменных, в том числе импульсных полей, а также снизить напряженность остаточного поля, что повышает степень компенсации помехонесущих полей. Блоки 4.1, 4.2 построены с применением операционных усилителей, компоненты этих блоков хорошо описаны в литературе [5].

Инвертирующие и неинвертирующие компараторы 5.1...8.2 построены с применением ИМС компараторов, которые формируют на своих выходах логические сигналы. Для того, чтобы компараторы срабатывали только при возникновении помехонесущего поля, на их входы подаются небольшие напряжения порогового смещения. При отсутствии таких смещений системы будет постоянно работать в динамическом режиме, что повысит потребляемую мощность и

снизит к п.д. Такие компараторы описаны в [6].

Логические конъюнкторы 9.1...10.2 и логические инверторы 11.1...14.2 построены с применением одноименных ИМС.

Все разделительно-формировательные блоки 15.1...18.2 идентичны. Кроме выполнения функций формирования импульсов и их усиления эти блоки осуществляют гальваническое разделение между логической частью системы и управляющими цепями силовых тиристорных блоков 1.1, 1.2. Импульсы формируются посредством применения дифференцирующих цепей, усиление осуществляется транзисторами, а гальваническое разделение производится с помощью опорных пар [7].

На фиг. 2 изображен силовой тиристорный блок с мостовой схемой включения тириستоров. В случае применения двухтактной схемы включения с двумя управляющими тиристорами ($m = 1$) необходимо вместо одного источника питания использовать два последовательно соединенных источника с половинным напряжением, а второй выход (31.2) силового тиристорного блока подключить к точке соединения этих источников.

Устройства коммутации силовых тиристорных блоков 1.1, 1.2 содержат тиристоры и пассивные элементы. Структура и функционирование этих устройств хорошо рассмотрены в литературе [4].

В качестве устройства воспроизведения компенсирующего магнитного поля 3 применяется система размещенных на каркасе n размагничивающих обмоток с инерционными цепями. Зона компенсации образоплана внутри каркаса. Функционирование такого устройства рассмотрено в описании изобретения-прототипа [2].

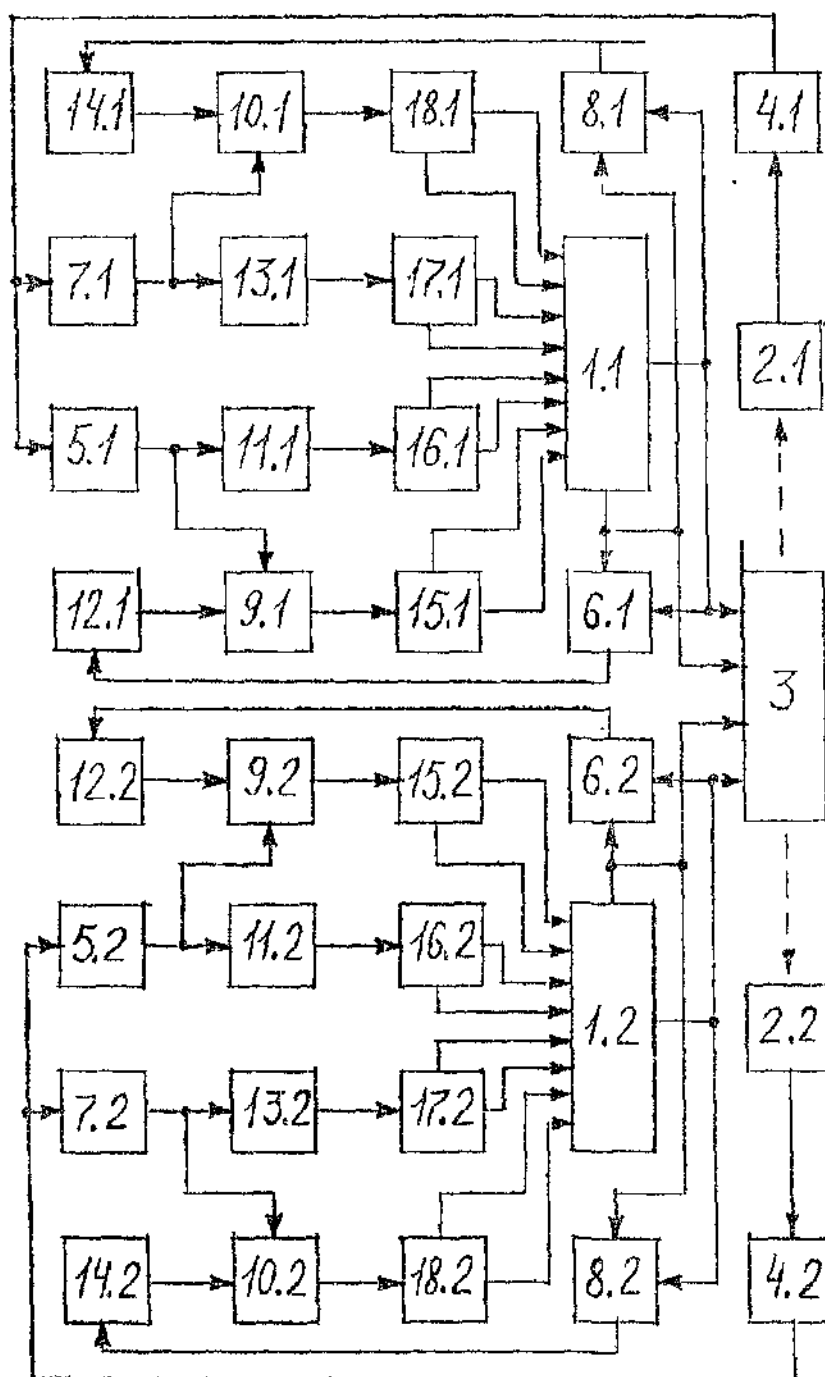
При проектировании всех блоков и элементов заявляемого изобретения использовались широко известные схемотехнические решения, не нуждающиеся в детальном описании.

Предлагаемый пространственно-временной компенсатор магнитных полей обеспечивает высокую степень компенсации помехонесущих магнитных полей, так как при его работе исключается проникновение в зону компенсации сколь угодно интенсивных магнитных полей без ограничения с точки зрения возможности технической реализации отдельных составных частей системы. Это возможно благодаря созданию компенсирующего поля током периодически подключаемого к схеме источника питания.

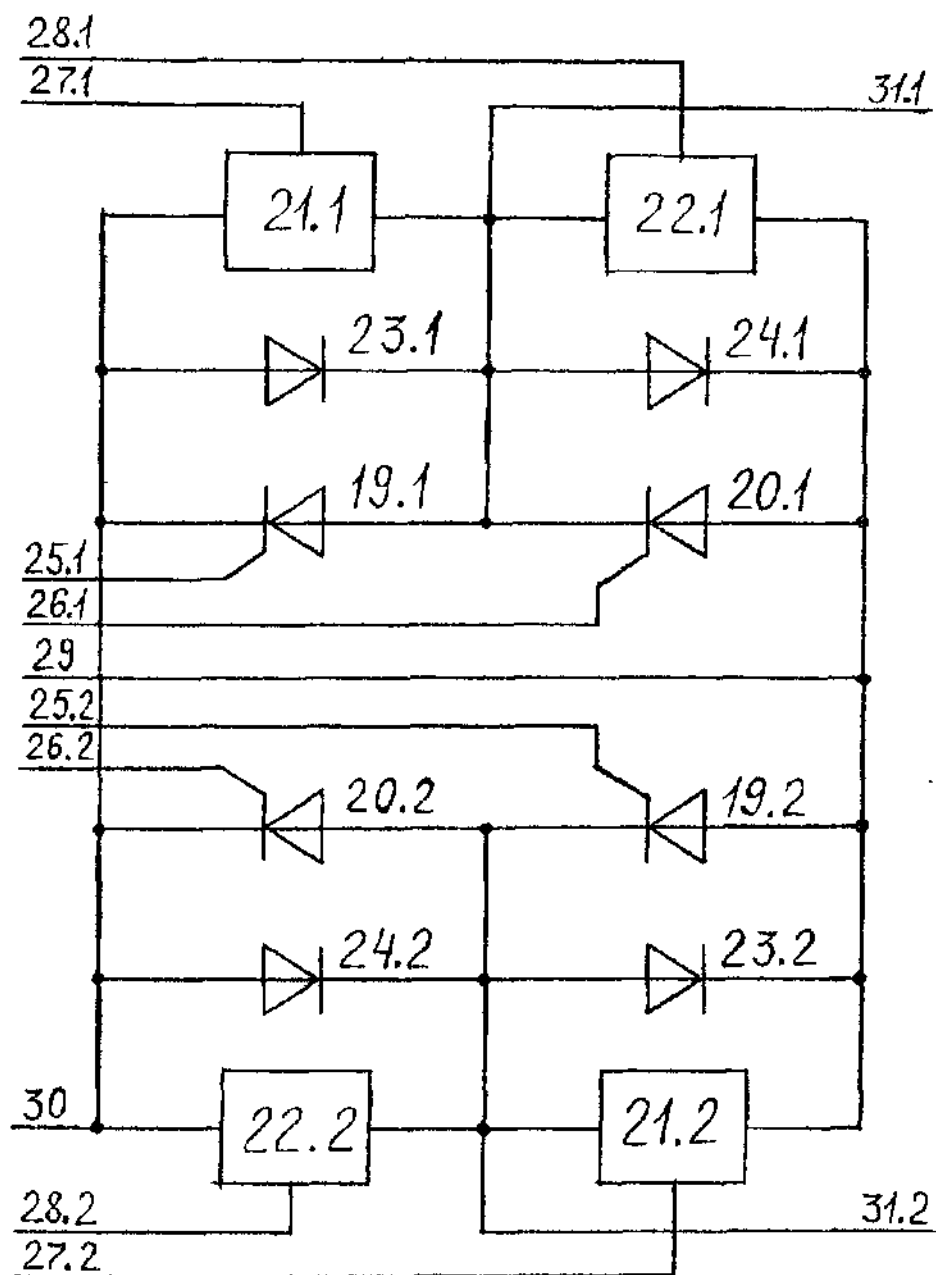
Изготовлен опытный образец пространственно-временного компенсатора магнитных полей. Исследование его характеристик

з процессе функционирования подтвердило ожидаемые результаты, что делает возможным серийное производство заявляемого устройства. Такие технико-экономические характеристики предлагаемого изобретения как технологичность при изготовлении, ограниченная номенклатура и стоимость требуемых материалов и деталей при высоком

уровне унификации, а также большая потребность народного хозяйства в устройствах эффективной защиты различных объектов от интенсивных помехонесущих полей делают пространственно-временной компенсатор магнитных полей соответствующим критерии "промышленная применимость".



Фиг. 1



Фиг. 2

Упорядник

Техред М.Моргентал

Коректор А. Обручар

Замовлення 4211

Тираж

Підписне

Державне патентне відомство України,
254655, ГСП, Київ-53, Львівська пл., 8

Відкрите акціонерне товариство "Патент", м. Ужгород, вул.Гагаріна, 101



УКРАЇНА

(19) UA (11) 17000 (13) A

(51) G 12 B 17/02; H 04 B 15/00

ДЕРЖАВНЕ
ПАТЕНТНЕ
ВІДОМСТВООПИС ДО ПАТЕНТУ
НА ВІНАХІДбез проведення експертизи по суті
на підставі Постанови Верховної Ради України
№ 3769-XII від 23 XII 1993 рПублікується
в редакції заявника

(54) ПРОСТОРОВО-ЧАСОВИЙ КОМПЕНСАТОР МАГНІТНИХ ПОЛІВ

1

(21) 93060602

(22) 03.03.93

(24) 29.08.97

(46) 29.08.97. Бюл. № 4

(72) Цедик Вячеслав Іванович

(73) Національний технічний університет України "Київський політехнічний Інститут" (UA)

(57) Пространственно-временной компенсатор магнитных полей, содержащий n силовых тиристорных блоков, n датчиков пространственных составляющих помехонесущего магнитного поля, устройство воспроизведения компенсирующего магнитного поля, включающее в себя n размагничивающих обмоток, плоскости витков которых ортогональны и параллельны плоскостям, в которых расположены соответствующие датчики пространственных составляющих помехонесущего магнитного поля, отличающийся тем, что в него введены n усилительно-корректирующих блоков, n первых и n вторых инвертирующих компараторов, n первых и n вторых неинвертирующих компараторов, n первых и n вторых логических конъюнкторов, n первых, n вторых, n третьих и n четвертых логических инверторов, n первых, n вторых, n третьих и n четвертых разделительно-формировательных блоков, при этом выходы n датчиков пространственных составляющих помехонесущего магнитного поля связаны со входами соответствующих усилительно-корректирующих блоков, выходы которых связаны со входами соответствующих первых неинвертирующих компараторов и первых неинвертирующих компараторов, выходы которых связаны с первыми входами соответствующих первых

2

логических конъюнкторов и входами соответствующих первых логических инверторов, выходы которых связаны со входами соответствующих вторых разделительно-формировательных блоков, n выходов каждого из которых связаны с соответствующими первыми коммутирующими входами соответствующих силовых тиристорных блоков, n первых управляющих входов каждого из которых связаны с соответствующими выходами соответствующих первых разделительно-формировательных блоков, входы которых связаны с выходами соответствующих первых логических конъюнкторов, вторые входы которых связаны с выходами соответствующих вторых логических инверторов, входы которых связаны с выходами соответствующих вторых инвертирующих компараторов, первые входы которых связаны с первыми входами соответствующих вторых неинвертирующих компараторов и соответствующими первыми входами устройства воспроизведения компенсирующего магнитного поля, а также с первыми выходами соответствующих силовых тиристорных блоков, вторые выходы которых связаны с соответствующими вторыми входами устройства воспроизведения компенсирующего магнитного поля, а также со вторыми входами соответствующих вторых инвертирующих компараторов и вторых неинвертирующих компараторов, выходы которых связаны со входами соответствующих четвертых логических инверторов, выходы которых связаны со вторыми входами соответствующих вторых логических конъюнкторов, первые входы которых связаны с выходами соответствующих пер-

(19) UA (11) 17000 (13) A

ых неинвертирующих компараторов и входами соответствующих третьих логических инверторов, выходы которых связаны со входами соответствующих третьих разделительно-формировательных блоков, m выходов каждого из которых связаны с соответствующими вторыми коммутирующими входами соответствующих силовых тиристорных блоков, m вторых управляющих входов каждого из которых связаны с соответствующими выходами соответствующих четвертых разделительно-формирова-

тельных блоков, входы которых связаны с выходами соответствующих вторых логических конъюнкторов, причем силовые тиристорные блоки включают в себя тиристоры, устройства коммутации, включенные параллельно тиристорам и осуществляющие запирающие последние, а также полупроводниковые диоды, включенные параллельно тиристорам и предохраняющие последние от пробоя, при этом m — число пар тиристоров, входящих в каждый силовой тиристорный блок.

Изобретение относится к электротехнике и может быть использовано для экранирования различных объектов от сильных магнитных полей.

Известен магнитный экран, выполненный в виде полого корпуса, содержащего размагничивающие обмотки, а также снабженный датчиками пространственных составляющих магнитного поля и усилителями сигналов датчиков, соединенными с выводами размагничивающих обмоток [1].

Применение такого устройства не обеспечивает эффективного экранирования объектов в условиях воздействия сильных магнитных полей вследствие ограниченности мощности усилителей силовых датчиков.

Из известных устройств наиболее близким по технической сущности к предлагаемому является магнитный экран, содержащий полый корпус с размещенными на его поверхности n размагничивающими обмотками, плоскости витков которых ортогональны, и n датчиков пространственных составляющих магнитного поля, расположенных в плоскостях, перпендикулярных осям соответствующих размагничивающих обмоток, а также n пар тиристоров, n нуль-органов, n импульсных трансформаторов, n конденсаторов и делитель напряжения [2].

Однако такой экран обладает рядом недостатков, которые в конечном счете снижают эффективность экранирования.

Во-первых, данный экран слабо защищает объекты, находящиеся внутри него от переменных, в том числе импульсных магнитных полей. Это происходит вследствие того, что устройству необходимо определенное время для установки требуемого значения напряженности компенсирующего поля, а если это время сравнимо с периодом колебаний или длительности импульса помехонесущего поля, то компенсация послед-

него вообще невозможна. Более того, в этом случае устройство создаст дополнительную магнитную помеху.

Во-вторых, данное устройство не может функционировать с применением обычных тиристоров, в нем используются специальные запираемые тиристоры. Это резко ограничивает область применения и экономическую эффективность экрана, так как запираемые тиристоры имеют высокую стоимость, а их номенклатура недостаточно широка. Кроме этого, данное устройство имеет низкую надежность и небезопасно в работе. Дело в том, что в управляющих цепях одних тиристоров появляются запирающие импульсы одновременно с появлением отпирающих импульсов в управляющих цепях других тиристоров. Однако известно, что время запирающего тиристора больше времени отпирающего [3]. Таким образом, в какие-то моменты времени оба тиристора какой-либо пары оказываются открытыми и закорачивают источник питания, который может выйти из строя.

В-третьих, вследствие использования делителя напряжения на резисторах этот магнитный экран имеет крайне низкий коэффициент полезного действия, а его тепловой режим очень тяжелый, так как на резисторах выделяется мощность, пропорциональная мощности, подводимой к размагничивающим обмоткам.

Заявляемый пространственно-временной компенсатор магнитных полей решает задачу повышения эффективности компенсации переменных, в том числе импульсных магнитных полей; позволяет улучшить тепловой режим, повысить коэффициент полезного действия и надежность работы по сравнению с прототипом; имеет широкую область применения.

Сущность предлагаемого изобретения заключается в том, что в известное устройство, содержащее n силовых тиристорных блоков, n датчиков пространственных составляющих помехонесущего магнитного поля, устройство воспроизведения компенсирующего магнитного поля, включающее в себя n размагничивающих обмоток, плоскости витков которых ортогональны и параллельны плоскостям, в которых расположены соответствующие датчики пространственных составляющих помехонесущего магнитного поля, введены n усилительно-корректирующих блоков, n первых и n вторых инвертирующих компараторов, n первых и n вторых логических конъюнкторов, n первых, n вторых, n третьих и n четвертых логических инверторов, n первых, n вторых, n третьих и n четвертых разделительно-формировательных блоков, при этом выходы n датчиков пространственных составляющих помехонесущего магнитного поля связаны с входами соответствующих усилительно-корректирующих блоков, выходы которых связаны со входами соответствующих первых неинвертирующих компараторов и первых инвертирующих компараторов, выходы которых связаны с первыми входами соответствующих первых логических конъюнкторов и входами соответствующих первых логических инверторов, выходы которых связаны с входами соответствующих вторых разделительно-формировательных блоков, m выходов каждого из которых связаны с соответствующими первыми коммутирующими входами соответствующих силовых тиристорных блоков, m управляющих входов каждого из которых связаны с соответствующими выходами соответствующих первых разделительно-формировательных блоков, входы которых связаны с выходами соответствующих первых логических конъюнкторов, вторые входы которых связаны с выходами соответствующих вторых логических инверторов, входы которых связаны с выходами соответствующих вторых инвертирующих компараторов, первые входы которых связаны с первыми входами соответствующих вторых неинвертирующих компараторов и соответствующими первыми входами устройства воспроизведения компенсирующего магнитного поля, а также с первыми выходами соответствующих силовых тиристорных блоков, вторые выходы которых связаны с соответствующими вторыми входами устройства воспроизведения компенсирующего магнитного поля, а также со вторыми входами соответствующих вторых инвертирующих компараторов и

вторых неинвертирующих компараторов, выходы которых связаны со входами соответствующих четвертых логических инверторов, выходы которых связаны со вторыми входами соответствующих вторых логических конъюнкторов, первые входы которых связаны с выходами соответствующих первых неинвертирующих компараторов и входами соответствующих третьих логических инверторов, выходы которых связаны со входами соответствующих третьих разделительно-формировательных блоков, m выходов каждого из которых связаны с соответствующими вторыми коммутирующими входами соответствующих силовых тиристорных блоков, m вторых управляющих входов каждого из которых связаны с соответствующими выходами соответствующих четвертых разделительно-формировательных блоков, входы которых связаны с выходами соответствующих вторых логических конъюнкторов, кроме этого силовые тиристорные блоки включают в себя тиристоры, устройства коммутации, включенные параллельно тиристорам и осуществляющие запирающие последние, а также полупроводниковые диоды, включенные параллельно тиристорам и предохраняющие последние от пробоя из-за перенапряжения, при этом n — число компенсируемых пространственных составляющих помехонесущего магнитного поля, $m = 1-2$ — число пар тиристорных, входящих в каждый силовой тиристорный блок.

Предполагаемое изобретение соответствует критерию "изобретательский уровень", так как в техническом решении использована совокупность связанных между собой элементов, не известная ранее из патентной литературы, что позволило путем введения усилительно-корректирующих блоков увеличить эффективность компенсации переменных полей повышенной частоты и импульсных полей, вследствие особого построения силовых тиристорных блоков улучшить тепловой режим пространственно-временного компенсатора магнитных полей, посредством использования пороговых смещений в компараторах повысить коэффициент полезного действия всего устройства, путем введения в схему специальных запирающих логических цепей и устройств коммутации осуществить защиту источника питания от возможного закорачивания открытыми тиристорами силовых тиристорных блоков.

На фиг. 1 представлена структурная схема пространственно-временного компенсатора магнитных полей; на фиг. 2 —

функциональная схема силового тиристорного блока.

Структурная схема заявляемого устройства на фиг. 1 приведена для случая $n = 2$, $m = 2$, при котором компенсируется две ортогональные пространственные составляющие магнитного поля, при этом используется по две пары тиристорных блоков для компенсации каждой составляющей. Схема содержит силовые тиристорные блоки 1.1, 1.2, датчики пространственных составляющих помехонесущего магнитного поля 2.1, 2.2, устройство воспроизведения компенсирующего магнитного поля 3, усилительно-корректирующие блоки 4.1, 4.2, первые инвертирующие компараторы 5.1, 5.2, вторые инвертирующие компараторы 6.1, 6.2, первые неинвертирующие компараторы 7.1, 7.2, вторые неинвертирующие компараторы 8.1, 8.2, первые логические конъюнкторы 9.1, 9.2, вторые логические конъюнкторы 10.1, 10.2, первые логические инверторы 11.1, 11.2, вторые логические инверторы 12.1, 12.2, третьи логические инверторы 13.1, 13.2, четвертые логические инверторы 14.1, 14.2, первые разделительно-формировательные блоки 15.1, 15.2, вторые разделительно-формировательные блоки 16.1, 16.2, третьи разделительно-формировательные блоки 17.1, 17.2, четвертые разделительно-формировательные блоки 18.1, 18.2, при этом выходы датчиков пространственных составляющих помехонесущего поля 2.1, 2.2 связаны со входами соответствующих усилительно-корректирующих блоков 4.1, 4.2, выходы которых связаны со входами соответствующих первых неинвертирующих компараторов 7.1, 7.2 и первых инвертирующих компараторов 5.1, 5.2, выходы которых связаны с первыми входами соответствующих первых логических конъюнкторов 9.1, 9.2 и входами соответствующих первых логических инверторов 11.1, 11.2, выходы которых связаны со входами соответствующих вторых разделительно-формировательных блоков 16.1, 16.2, m выходов каждого из которых связаны с соответствующими первыми коммутирующими входами соответствующих силовых тиристорных блоков 1.1, 1.2, m первых управляющих входов каждого из которых связаны с соответствующими выходами соответствующих первых разделительно-формировательных блоков 15.1, 15.2, входы которых связаны с выходами соответствующих первых логических конъюнкторов 9.1, 9.2, вторые входы которых связаны с выходами соответствующих вторых логических инверторов 12.1, 12.2, входы которых связаны с выходами соответствующих вторых инвертирующих компара-

торов 6.1, 6.2, первые входы которых связаны с первыми входами соответствующих вторых неинвертирующих компараторов 8.1, 8.2 и соответствующими первыми входами устройства воспроизведения компенсирующего магнитного поля 3, а также с первыми выходами соответствующих силовых тиристорных блоков 1.1, 1.2, вторые входы которых связаны с соответствующими вторыми входами устройства воспроизведения компенсирующего магнитного поля 3, а также со вторыми входами соответствующих вторых инвертирующих компараторов 6.1, 6.2 и вторых неинвертирующих компараторов 8.1, 8.2, выходы которых связаны со входами соответствующих четвертых логических инверторов 14.1, 14.2, выходы которых связаны со вторыми входами соответствующих вторых логических конъюнкторов 10.1, 10.2, первые входы которых связаны с выходами соответствующих первых неинвертирующих компараторов 7.1, 7.2 и входами соответствующих третьих логических инверторов 13.1, 13.2, выходы которых связаны со входами соответствующих третьих разделительно-формировательных блоков 17.1, 17.2, n выходов каждого из которых связаны с соответствующими вторыми коммутирующими входами соответствующих силовых тиристорных блоков 1.1, 1.2, n вторых управляющих входов каждого из которых связаны с соответствующими выходами соответствующих четвертых разделительно-формировательных блоков 18.1, 18.2, входы которых связаны с выходами соответствующих вторых логических конъюнкторов 10.1, 10.2. Штриховыми линиями со стрелками обозначены магнитные связи, сплошными — электрические

Функциональная схема силового тиристорного блока 1.1 или 1.2 для случая $m = 2$ представлена на фиг. 2. Блок содержит обычные незапираемые тиристоры 19.1, 19.2, 20.1, 20.2, устройства коммутации 21.1, 21.2, 22.1, 22.2 и полупроводниковые диоды 23.1, 23.2, 24.1, 24.2, при этом входы 25.1, 25.2 являются первыми управляющими входами силовых тиристорных блоков 1.1, 1.2, входы 26.1, 26.2 являются вторыми управляющими входами, входы 27.1, 27.2 являются первыми коммутирующими входами, входы 28.1, 28.2 являются вторыми коммутирующими входами, вход 29 является входом питания положительного напряжения, вход 30 является входом питания отрицательного напряжения, выходы 31.1 и 32.1 являются первым и вторым выходами силового тиристорного блока. Входы питания на фиг. 1, как и сам источник питания, не показаны. Устройства коммутации 21.1...22.2 служат

для запираания соответствующих тиристоров силового тиристорного блока, параллельно которым они включены. Полупроводниковые диоды 23.1...24.2 необходимы вследствие того, что тиристоры работают на индуктивную нагрузку (устройство 3), без них в схеме возникнут перенапряжения, способные вывести тиристоры из строя [4].

Устройство работает следующим образом.

При включении питания в пространственно-временном компенсаторе помехонесущих магнитных полей формируются импульсы, поступающие по цепям сброса в силовые тиристорные блоки 1.1, 1.2 на устройства коммутации этих блоков 21.1...22.2. Устройства коммутации запирают все тиристоры 19.1...20.2, так как при включении какой-либо из тиристоров может оказаться в проводящем состоянии и подключить источник питания к устройству воспроизведения компенсирующего магнитного поля, что на данном этапе недопустимо. При запираании всех тиристоров разности потенциалов между первыми и вторыми выходами (31.1 и 31.2) силовых тиристорных блоков 1.1, 1.2 будут равны нулю. Цепи сброса на фиг. 1 не показаны.

При рассмотрении схемы фиг. 1 видно, что выходы силовых тиристорных блоков 1.1, 1.2 связаны как со входами устройства воспроизведения компенсирующего магнитного поля 3, так и со входами инвертирующих компараторов 6.1, 6.2 и неинвертирующих компараторов 8.1, 8.2. Неинвертирующие компараторы построены так, что на их выходах присутствуют низкие логические уровни, если разности потенциалов между их первыми и вторыми входами меньше или равны нулю. В противном случае на выходах неинвертирующих компараторов устанавливаются высокие логические уровни. У инвертирующих компараторов все наоборот — низкие логические уровни будут присутствовать на выходах, если разности потенциалов между их первыми и вторыми входами окажутся равными или больше нуля. Таким образом, компараторы определяют полярность электрического сигнала, действующего между входами.

Итак, при включении на выходах вторых инвертирующих и неинвертирующих компараторов 6.1, 6.2, 8.1, 8.2 устанавливаются низкие логические уровни, которые поступают на входы вторых и четвертых логических инверторов 12.1, 12.2, 14.1, 14.2. На выходах последних устанавливаются высокие логические уровни, которые поступают на первые входы первых и вторых логических конъюнкторов 9.1, 9.2, 10.1, 10.2, позволяя

им принимать действующие на их вторых входах логические сигналы.

При возникновении помехонесущего поля, вектор напряженности которого направлен перпендикулярно плоскости датчика 2.1, на выходе последнего появляется пропорциональный напряженности этого поля электрический сигнал определенной полярности. Этот сигнал обрабатывается усилительно-корректирующим блоком 4.1 и поступает на первые инвертирующий и неинвертирующий компараторы 5.1 и 7.1. Эти компараторы работают аналогично уже рассмотренным вторым инвертирующим и неинвертирующим компараторам с тем отличием, что они определяют полярность поступающего на их входы сигнала по отношению к постоянному потенциалу общего провода, с которым соединены имеющиеся у них вторые входы.

Допустим, полярность появившегося на входах компараторов 5.1 и 7.1 сигнала положительная. Тогда на выходе первого неинвертирующего компаратора 7.1 установится высокий логический уровень, который поступит на первый вход второго логического конъюнктора 10.1, устанавливая на выходе последнего также высокий логический уровень. Этот уровень поступает на вход четвертого разделительно-формировательного блока 18.1, который формирует из скачка напряжения от низкого до высокого уровня импульсы, усиливает их до требуемого для управления тиристорами значения и подает на первые управляющие входы (25.1, 25.2) силового тиристорного блока 1.1. Тиристоры 19.1 и 19.2 открываются и подключают первый выход (31.1) силового тиристорного блока 1.1 к отрицательному полюсу источника питания, а второй выход (31.2) — к положительному. Таким образом, напряжение питания поступает на первые два входа подключенного к выходам силового тиристорного блока 1.1 устройства воспроизведения компенсирующего магнитного поля 3.

Устройство воспроизведения компенсирующего магнитного поля 3 содержит две размагничивающие обмотки, плоскости витков которых ортогональны и параллельны плоскостям, в которых расположены соответствующие датчики пространственных составляющих помехонесущего магнитного поля. В данном случае размагничивающая обмотка, плоскости витков которой параллельны плоскости датчика 2.1, подключена к выходам силового тиристорного блока 1.1, поэтому при поступлении на нее напряжения питания определенной полярности эта обмотка создает в зоне компенсации нарастающее магнитное поле. Обмотка подклю-

чена таким образом, что вектор напряженности создаваемого ею магнитного поля направлен встречно вектору напряженности помехонесущего поля, что приводит к компенсации последнего. В момент, когда уровень напряженности компенсирующего поля достигнет уровня напряженности помехонесущего, значение сигнала на выходе датчика 2.1 и усилительно-корректирующего блока 4.1 упадет до нуля, и на выходе первого неинвертирующего компаратора 7.1 установится низкий логический уровень. Вследствие этого, на выходе третьего логического инвертора 13.1 установится высокий логический уровень, который поступит на вход третьего раздельно-формировательного блока 17.1. По этому уровню блок 17.1 сформирует импульсы, которые поступят через первые коммутирующие входы (27.1, 27.2) силового тиристорного блока 1.1 на устройства коммутации 21.1, 21.2. Эти устройства коммутации выключат тиристоры 19.1, 19.2; значение тока размагничивающей обмотки, а с ним и уровень напряженности компенсирующего поля начнут падать. Это опять приведет к появлению сигнала положительной полярности на выходе датчика 2.1 и весь процесс повторится заново.

Если же после достижения нулевого значения сигнала на выходе датчика 2.1 в силу инерционности системы или других причин станет отрицательным, сработает первый инвертирующий компаратор 5.1, и высокий логический уровень с его выхода поступит на первый вход первого логического конъюнктора 9.1. Однако на выходе этого конъюнктора не установится высокий логический уровень до тех пор, пока разность потенциалов между первыми и вторыми выходами (31.1, 31.2) силового тиристорного блока 1.1 будет отрицательной. Эта разность потенциалов удерживает на выходе второго инвертирующего компаратора 6.1 высокий логический уровень, на выходе второго логического инвертора 12.1 — низкий. Как только разность потенциалов между выходами силового тиристорного блока 1.1 станет равной нулю или примет положительное значение, сработает компаратор 6.1 инвертор 12.1 и конъюнктор 9.1; на выходе последнего установится высокий логический уровень. По этому уровню первый раздельно-формировательный блок 15.1 сформирует импульсы, которые поступят на вторые управляющие входы (26.1, 26.2) силового тиристорного блока 1.1 и откроют тиристоры 20.1, 20.2. Эти тиристоры изменят полярность подключения блока питания к

размагничивающей обмотке устройства воспроизведения компенсирующего магнитного поля 3 на противоположную, что в свою очередь приведет к изменению направления вектора напряженности создаваемого обмоткой магнитного поля на противоположное.

Это сразу отразится на датчике 2.1, значение выходного сигнала которого быстро упадет до нуля. Этот сигнал, пройдя через усилительно-корректирующий блок 4.1 и первый инвертирующий компаратор 5.1, установит на выходе последнего низкий логический уровень, а на выходе первого логического инвертора 11.1 — высокий. Положительный скачок напряжения на выходе инвертора 11.1 заставит сработать второй раздельно-формировательный блок 16.1, импульсы с выхода которого поступят через вторые коммутирующие входы (28.1, 28.2) силового тиристорного блока 1.1 на первые устройства коммутации 22.1, 22.2. Эти устройства установят тиристоры 20.1, 20.2 в запертое состояние, что прекратит образование компенсирующего поля устройством 3.

Таким образом, при возникновении помехонесущего магнитного поля осуществляется слежение уровня компенсирующего магнитного поля за уровнем помехонесущего поля и стремление к компенсации последнего в каждый момент времени: при нарастании помехонесущего поля нарастает встречно ему направленное компенсирующее поле, создаваемое устройством 3. Благодаря этому в зоне компенсации, определяемой устройством 3, напряженность результирующего поля непрерывно поддерживается на уровне, близком к нулевому значению; то есть объект, расположенный в зоне компенсации, оказывается защищенным от помехонесущих полей. Напряженность компенсирующего поля имеет пилообразный характер, а ее среднее значение совпадает с кривой изменения во времени помехонесущего поля. Пилообразный характер компенсирующего поля обусловлен в основном инерционностью элементов устройства воспроизведения компенсирующего магнитного поля, однако его частота колебаний на 2...3 порядка превышает максимально возможные частоты колебаний помехонесущих полей данного диапазона и практически не ограничивает степень их компенсации [2].

Вторая симметричная часть схемы (элементы 1.2, 2.2, ..., 18.2) работает аналогично вышеописанной части при возникновении помехонесущего поля, вектор напряженно-

сти которого направлен перпендикулярно плоскости датчика 2.2. При этом напряжение с выходов силового тиристорного блока 1.2 подается через вторые входы устройства воспроизведения компенсирующего магнитного поля 3 на вторую размагничивающую обмотку, плоскость витков которой параллельна плоскости датчика 2.2. В общем случае функционируют обе части системы независимо друг от друга, компенсируя каждая свою составляющую помехонесущего магнитного поля. При наличии трех идентичных каналов ($n = 3$) компенсируются три ортогональные пространственные составляющие помехонесущего поля и функционирование системы становится независимым от направления вектора напряженности этого поля.

Как видно из проведенного анализа работы устройства, в нем предусмотрена защита от возможного закорачивания источника питания открытыми тиристорами.

Усилительно-корректирующие блоки 4.1, 4.2 выполняют несколько функций. Одна из них – преобразование сигналов датчиков пространственных составляющих помехонесущего магнитного поля 2.1, 2.2, которое необходимо для нормальной работы системы. Например, в случае применения в качестве элементов 2.1 и 2.2 индукционных датчиков в усилительно-корректирующие блоки 4.1, 4.2 необходимо включить интегрирующие преобразователи; если используются датчики Холла – нужны преобразователи дифференциального сигнала и т.д. Кроме этого, блоки 4.1 и 4.2 выполняют функцию усиления и коррекции параметров сигналов. Для этого в их состав включены усилительно-дифференцирующие звенья. Применение таких звеньев позволяет увеличить чувствительность и быстродействие системы при компенсации переменных, в том числе импульсных полей, а также снизить напряженность остаточного поля, что повышает степень компенсации помехонесущих полей. Блоки 4.1, 4.2 построены с применением операционных усилителей, компоненты этих блоков хорошо описаны в литературе [5].

Инвертирующие и неинвертирующие компараторы 5.1...8.2 построены с применением ИМС компараторов, которые формируют на своих выходах логические сигналы. Для того, чтобы компараторы срабатывали только при возникновении помехонесущего поля, на их входы подаются небольшие напряжения порогового смещения. При отсутствии таких смещений системы будет постоянно работать в динамическом режиме, что повысит потребляемую мощность и

снизит к.п.д. Такие компараторы описаны в [6].

Логические конъюнкторы 9.1, 10.2 и логические инверторы 11.1, 14.2 построены с применением одноименных ИМС.

Все разделительно-формировательные блоки 15.1...18.2 идентичны. Кроме выполнения функций формирования импульсов и их усиления эти блоки осуществляют гальваническое разделение между логической частью системы и управляющими цепями силовых тиристорных блоков 1.1, 1.2. Импульсы формируются посредством применения дифференцирующих цепей, усиление осуществляется транзисторами, а гальваническое разделение производится с помощью опорных пар [7].

На фиг. 2 изображен силовой тиристорный блок с мостовой схемой включения тириستоров. В случае применения двухтактной схемы включения с двумя управляющими тиристорами ($m = 1$) необходимо вместо одного источника питания использовать два последовательно соединенных источника с половинным напряжением, а второй выход (31.2) силового тиристорного блока подключить к точке соединения этих источников.

Устройства коммутации силовых тиристорных блоков 1.1, 1.2 содержат тиристоры и пассивные элементы. Структура и функционирование этих устройств хорошо рассмотрены в литературе [4].

В качестве устройства воспроизведения компенсирующего магнитного поля 3 применяется система размещенных на каркасе n размагничивающих обмоток с инерционными цепями. Зона компенсации образована внутри каркаса. Функционирование такого устройства рассмотрено в описании изобретения-прототипа [2].

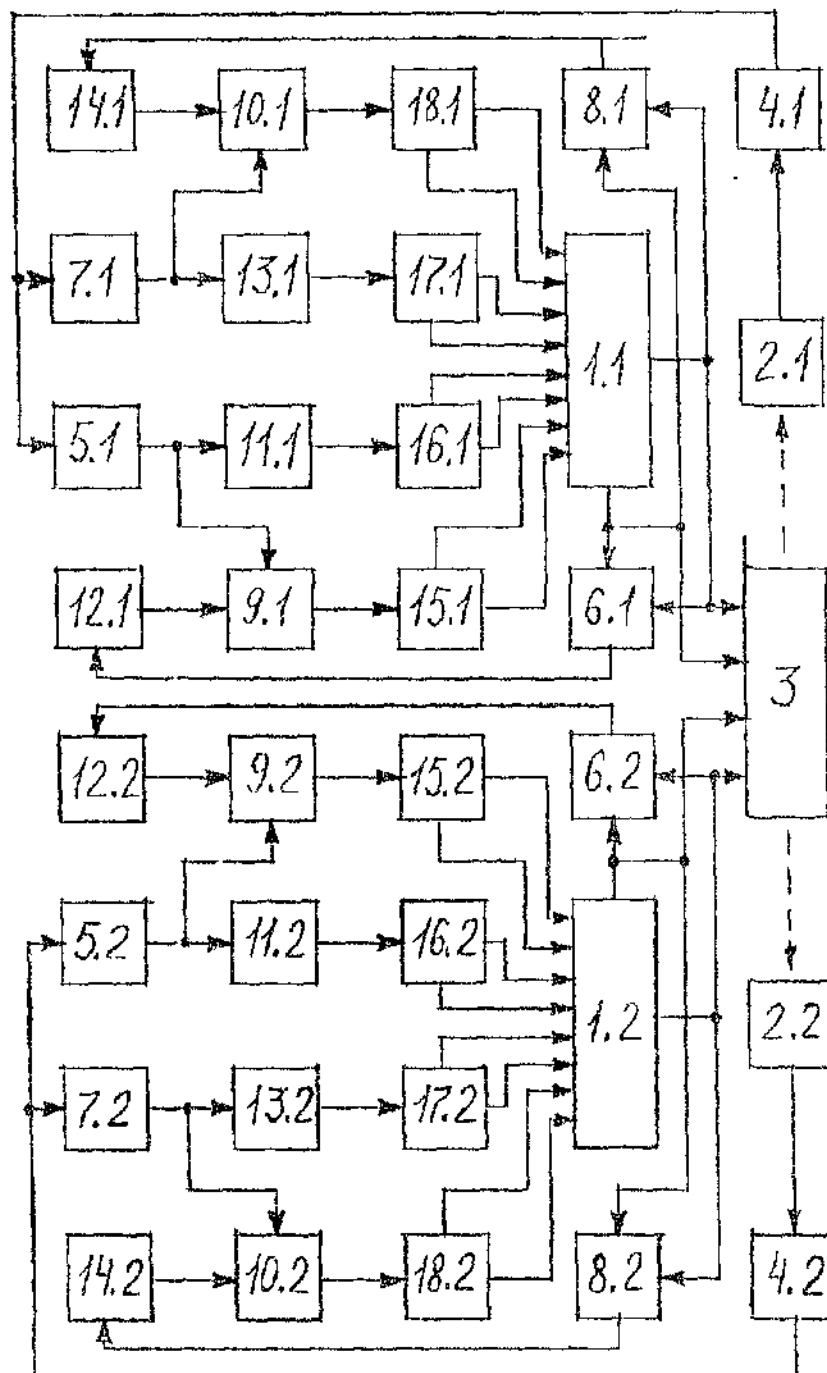
При проектировании всех блоков и элементов заявляемого изобретения использовались широко известные схемотехнические решения, не нуждающиеся в детальном описании.

Предлагаемый пространственно-временной компенсатор магнитных полей обеспечивает высокую степень компенсации помехонесущих магнитных полей, так как при его работе исключается проникновение в зону компенсации сколь угодно интенсивных магнитных полей без ограничения с точки зрения возможности технической реализации отдельных составных частей системы. Это возможно благодаря созданию компенсирующего поля током периодически подключаемого к схеме источника питания.

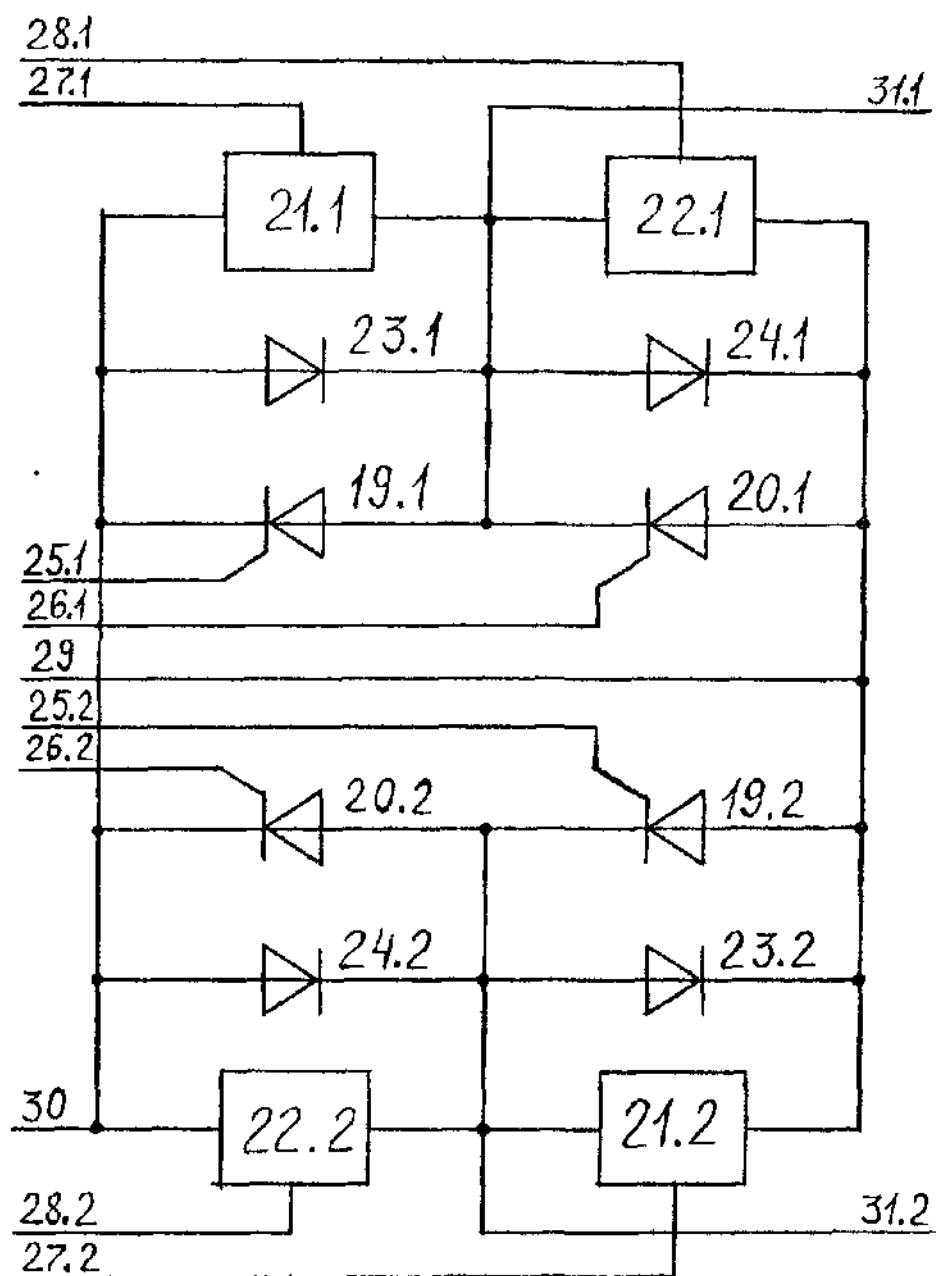
Изготовлен опытный образец пространственно-временного компенсатора магнитных полей. Исследование его характеристик

в процессе функционирования подтвердило ожидаемые результаты, что делает возможным серийное производство заявляемого устройства. Такие технико-экономические характеристики предлагаемого изобретения как технологичность при изготовлении, ограниченная номенклатура и стоимость требуемых материалов и деталей при высоком

уровне унификации, а также большая потребность народного хозяйства в устройствах эффективной защиты различных объектов от интенсивных помехонесущих полей делают пространственно-временной компенсатор магнитных полей соответствующим критерию "промышленная применимость"



Фиг. 1



Фиг. 2

Упорядник

Техред М.Моргентал

Коректор А. Обручар

Замовлення 4211

Тираж

Підписне

Державне патентне відомство України,
254655, ГСП, Київ-53, Львівська пл., 8

Відкрите акціонерне товариство "Патент", м. Ужгород, вул. Гагаріна, 101

