



УКРАЇНА

(19) UA (11) 21438 (13) A

(51) G06T3/00

ДЕРЖАВНЕ
ПАТЕНТНЕ
ВІДМОВСТВООПИС ДО ПАТЕНТУ
НА ВІНАХІДбез проведення експертизи по суті
на підставі Постанови Верховної Ради України
№ 3769-ХІІ від 23.XII. 1993 р.Публікується
в редакції заявника

(54) ПРИСТРІЙ ДЛЯ ПОВОРОТУ ЗОБРАЖЕНЬ НА ЕКРАНІ РАСТРОВОГО ГРАФІЧНОГО ДИСПЛЕЮ

1

(21) 94076441
(22) 29.07.94
(24) 02.12.97
(46) 30.04.98. Бюл. № 2
(47) 02.12.97
(72) Башков Євген Олександрович, Зорі Сергій Анатолійович
(73) Донецький державний технічний університет
(57) Устройство для поворота изображения на экране растрового графического индикатора, содержащее первый регистр, информационный вход которого соединен с первой входной шиной устройства, второй коммутатор, вход которого соединен с информационным выходом первого регистра, третий коммутатор, вход которого соединен со второй входной шиной устройства, четвертый счетчик, пятый преобразователь, шестой растровый графический индикатор, седьмой блок памяти, информационный выход которого подключен к информационному входу пятого преобразователя, выход которого подключен к информационному входу шестого растрового графического индикатора, восьмой блок управления, первый вход которого соединен с входом запуска устройства, первый выход соединен с управляющим входом записи первого регистра и управляющим входом третьего коммутатора, второй выход соединен с управляющим входом второго коммутатора, третий выход соединен со счетным входом четвертого счетчика, информационный выход которого подключен к адресному входу седьмого блока памяти, о т л и ч а ю щ е с я тем, что оно содержит дополнительно девятый - тринадцатый регистры, четырнадцатый - семнад-

2

цатый коммутаторы, восемнадцатый - девятнадцатый сумматоры, двадцатый - двадцать первый счетчики и двадцать второй блок памяти, причем информационный вход девятого регистра подключен к третьей входной шине устройства, а вход записи подключен к первому выходу восьмого блока управления, прямой выход девятого регистра подключен к первому входу второго коммутатора, управляющий вход которого подключен ко второму выходу восьмого блока управления, а выход подключен к второму входу восемнадцатого сумматора, инверсный выход девятого регистра подключен ко второму входу пятнадцатого коммутатора, первый вход которого подключен к информационному выходу первого регистра, управляющий вход подключен ко второму выходу восьмого блока управления, а выход соединен с первым входом девятнадцатого сумматора, выход четырнадцатого коммутатора подключен к первому входу восемнадцатого сумматора, а управляющий вход четырнадцатого коммутатора подключен ко второму выходу восьмого блока управления, выход шестнадцатого коммутатора подключен ко второму входу девятнадцатого сумматора, а управляющий вход шестнадцатого коммутатора соединен со вторым выходом восьмого блока управления, выход восемнадцатого сумматора подключен ко второму входу третьего коммутатора, выход которого подключен к информационному входу десятого регистра, а старшие разряды подключены к информационному входу загрузки двадцатого счетчика, выход девятнадцатого сумматора соединен со вторым входом семнадцатого коммутато-

(19) UA (11) 21438 (13) A

ра, а вход переноса девятнадцатого сумматора соединен с четвертым выходом восьмого блока управления, первый вход семнадцатого коммутатора подключен к четвертой входной информационной шине, выход семнадцатого коммутатора соединен с информационным входом одиннадцатого регистра, а старшие разряды выхода подключены к информационным входам загрузки двадцать первого счетчика, управляющий вход семнадцатого коммутатора подключен к первому выходу восьмого блока управления, вход записи десятого регистра подключен к третьему выходу восьмого блока управления, информационный выход десятого регистра подключен к информационному входу двенадцатого регистра и первому входу четырнадцатого коммутатора, выход старшего разряда десятого регистра соединен со вторым входом восьмого блока управления, а выход n -ного разряда соединен с третьим входом восьмого блока управления, выход одиннадцатого регистра подключен к информационному входу тринадцатого регистра и первому входу шестнадцатого коммутатора, вход записи одиннадцатого регистра подключен к третьему выходу восьмого блока управления, выход старшего разряда одиннадцатого регистра соединен с четвертым входом восьмого блока управления, а выход n -ного разряда одиннадцатого регистра соединен с пятым входом восьмого блока управления, выход двенадцатого регистра подключен ко второму входу четырнадцатого коммутатора, а вход записи двенадцатого регистра подключен к третьему выходу восьмого блока управления, вы

ход тринадцатого регистра подключен ко второму входу шестнадцатого коммутатора, а вход записи тринадцатого регистра соединен с третьим выходом восьмого блока управления, информационный выход двадцатого счетчика подключен к старшим разрядам адресного входа двадцать второго блока памяти, вход разрешения загрузки подключен к третьему выходу восьмого блока управления, пятый выход которого подключен к счетному входу двадцатого счетчика, выход переноса которого соединен с шестым входом восьмого блока управления, информационный выход двадцать первого счетчика подключен к младшим разрядам адресного входа двадцать второго блока памяти, вход разрешения загрузки двадцать первого счетчика подключен к третьему выходу восьмого блока управления, шестой выход которого подключен к счетному входу двадцать первого счетчика, выход переноса которого подключен к седьмому входу восьмого блока управления, вход чтения двадцать второго блока памяти соединен с седьмым выходом восьмого блока управления, а информационный выход двадцать второго блока памяти соединен с информационным входом седьмого блока памяти, вход записи которого соединен с восьмым выходом восьмого блока управления, восьмой вход которого соединен с выходом переноса из младшей декады четвертого счетчика, выход переноса из старшей декады которого подключен к девятому входу восьмого блока управления, девятый выход которого подключен к выходу занятости устройства.

Устройство относится к автоматике и вычислительной технике и может быть использовано в устройствах вывода ЭВМ графической информации растрового типа.

Известен способ поворота изображений (Рабинович З.Л., Раманаускас В.А. Типовые операции в вычислительных машинах. - К.: Техника, 1980, с.215-216], вычисление координат повернутого изображения в котором осуществляется попиксельно операциями, состоящими из четырех умножений и двух сложений, согласно формулам

$$X_P = X \times \cos \varphi + Y \times \sin \varphi,$$

$$Y_P = -X \times \sin \varphi + Y \times \cos \varphi.$$

Недостатками известного способа являются следующие: во-первых предполагается

5 ва, содержащее по крайней мере два умножителя, сумматор и блок округления полученных координат, что приводит к сложной структуре и высокой стоимости такого устройства; во-вторых, устройство имеет невысокое быстродействие за счет необходимости выполнения четырех относительно медленных операций умножения для каждой точки изображения. Указанные недостатки приводят к ограниченному применению такого устройства и преимущественно программной реализации известного способа на стандартном аппаратном обеспечении ЭВМ при повороте изображений.

15 Наиболее близким к изобретению по его сущности является устройство [Авт. св. СССР № 1287204, кл. G 06 K 9/36, опублик.

1987)], содержащее основной и вспомогательный графический индикатор, матрицу светочувствительных элементов, блок памяти, счетчик адреса, регистр, первый и второй шифраторы, первый и второй коммутатор, преобразователь, схему И, блок конца преобразования и блок управления, причем первый выход матрицы светочувствительных элементов подключен к входу первого шифратора, а второй выход подключен к входу второго шифратора, выходы первого и второго шифраторов подключены соответственно к первому и второму входу регистра, выход которого подключен ко вторым входам первого и второго коммутаторов, на первый вход первого коммутатора поступает информация с первого входа устройства, выход первого коммутатора соединен с информационным входом блока памяти, выход которого подключен к первому входу второго коммутатора, выход которого соединен с входом преобразователя, выход преобразователя подключен к входам основного и вспомогательного графического индикатора, второй и третий вход устройства поступают на первый и второй вход блока конца преобразования, третий вход которого подключен к выходу переноса счетчика адреса, а выход соединен с адресным входом блока памяти, управляющий вход чтения/записи которого подключен к выходу элемента И, первый вход которого подключен к блоку управления, а второй вход соединен с четвертым входом устройства. Поворот изображения на угол осуществляется с использованием последовательных поворотов на элементарный угол $\varphi = \Delta\varphi/n$, путем последовательного считывания координат светящихся точек в системе координат светочувствительных элементов, повернутой относительно основного индикатора на угол $\Delta\varphi$, фиксацией полученного изображения в ОЗУ и одновременным отображением на экран, и повторением этой процедуры над кадрами n раз. Вычисленное значение n устройство получает от внешней ЭВМ или другого вычислительного устройства.

Недостатками, ограничивающими область применения устройства, являются: во-первых, необходимость модификации имеющегося стандартного электронно-лучевого индикатора введением вспомогательного экрана со светочувствительной матрицей элементов; во-вторых, фиксированное значение элементарного угла поворота приводит к существенному ограничению точности поворота даже на

растрах среднего разрешения, в-третьих, для получения удовлетворительных повернутых изображений на углы в широком диапазоне требуется большое число кадров n , что приводит к низкому быстродействию устройства, в-четвертых, поворот изображения осуществляется только относительно центра экрана или другой механически фиксированной точки, что приводит к невозможности изменения центра поворота в процессе работы устройства. Указанные недостатки не позволяют применять устройство в системах синтеза визуальной обстановки реального времени.

В основу изобретения поставлена задача усовершенствования устройства для поворота изображения на экране растрового графического индикатора, в котором, за счет введения новых структурных элементов и соответствующих взаимосвязей, обеспечивается попиксельное выполнение поворота по направлению развертки кадра изображения с использованием только быстрых операций сложения целых чисел, позволяющее реализовать в устройстве за время развертки одного кадра (в режиме реального времени) повороты на любые углы с точностью до угловой секунды и любым центром поворота в произвольном растре, приводящее в целом к повышению быстродействия и расширению области применения устройства.

Положительный эффект достигается тем, что в устройство, содержащее первый регистр, информационный вход которого соединен с первой входной шиной устройства, второй коммутатор, вход которого соединен с информационным выходом первого регистра, третий коммутатор, вход которого соединен со второй входной шиной устройства, четвертый счетчик, пятый преобразователь, шестой растровый графический индикатор, седьмой блок памяти, информационный выход которого подключен к информационному входу пятого преобразователя, выход которого подключен к информационному входу шестого растрового графического индикатора, восьмой блок управления, первый вход которого соединен с входом запуска устройства, первый выход соединен управляющим входом записи первого регистра и управляющим входом третьего коммутатора, второй выход соединен с управляющим входом второго коммутатора, третий выход соединен со счетным входом четвертого счетчика, информационный выход которого подключен к адресному входу седьмого блока памяти, дополнительно введены девятый — тринадцатый регистры, четырнадцатый — семнад-

цатый коммутаторы, восемнадцатый – девятнадцатый сумматоры, двадцатый – двадцать первый счетчики и двадцать второй блок памяти, причем информационный вход девятого регистра подключен к третьей входной шине устройства, а вход записи подключен к первому выходу восьмого блока управления, прямой выход девятого регистра подключен к первому входу второго коммутатора, управляющий вход которого подключен ко второму выходу восьмого блока управления, а выход подключен ко второму входу восемнадцатого сумматора, инверсный выход девятого регистра подключен ко второму входу пятнадцатого коммутатора, первый вход которого подключен к информационному выходу первого регистра, управляющий вход подключен ко второму выходу восьмого блока управления, а выход соединен с первым входом девятнадцатого сумматора, выход четырнадцатого коммутатора подключен к первому входу восемнадцатого сумматора, а управляющий вход четырнадцатого коммутатора подключен ко второму выходу восьмого блока управления, выход шестнадцатого коммутатора подключен ко второму входу девятнадцатого сумматора, а управляющий вход шестнадцатого коммутатора соединен со вторым выходом восьмого блока управления, выход восемнадцатого сумматора подключен ко второму входу третьего коммутатора, выход которого подключен к информационному входу десятого регистра, а старшие разряды подключены к информационному входу загрузки двадцатого счетчика, выход девятнадцатого сумматора соединен со вторым входом семнадцатого коммутатора, а вход переноса девятнадцатого сумматора соединен с четвертым выходом восьмого блока управления, первый вход семнадцатого коммутатора подключен к четвертой входной информационной шине, выход семнадцатого коммутатора соединен с информационным входом одиннадцатого регистра, а старшие разряды выхода подключены к информационным входам загрузки двадцать первого счетчика, управляющий вход семнадцатого коммутатора подключен к первому выходу восьмого блока управления, вход записи десятого регистра подключен к третьему выходу восьмого блока управления, информационный выход десятого регистра подключен к информационному входу двенадцатого регистра и первому входу четырнадцатого коммутатора, выход старшего разряда десятого регистра соединен со вторым входом восьмого блока управления, а выход n -ного разряда соединен с третьим входом восьмо-

го блока управления, выход одиннадцатого регистра подключен к информационному входу тринадцатого регистра и первому входу шестнадцатого коммутатора, вход записи одиннадцатого регистра подключен к третьему выходу восьмого блока управления, выход старшего разряда одиннадцатого регистра соединен с четвертым входом восьмого блока управления, а выход n -ного разряда одиннадцатого регистра соединен с пятым входом восьмого блока управления, выход двенадцатого регистра подключен ко второму входу четырнадцатого коммутатора, а вход записи двенадцатого регистра подключен к третьему выходу восьмого блока управления, выход тринадцатого регистра подключен ко второму входу шестнадцатого коммутатора, а вход записи тринадцатого регистра соединен с третьим выходом восьмого блока управления, информационный выход двадцатого счетчика подключен к старшим разрядам адресного входа двадцать второго блока памяти, вход разрешения загрузки подключен к третьему выходу восьмого блока управления, пятый выход которого подключен к счетному входу двадцатого счетчика, выход переноса которого соединен с шестым входом восьмого блока управления, информационный выход двадцать первого счетчика подключен к младшим разрядам адресного входа двадцать второго блока памяти, вход разрешения загрузки двадцать первого счетчика подключен к третьему выходу восьмого блока управления, шестой выход которого подключен к счетному входу двадцать первого счетчика, выход переноса которого подключен к седьмому входу восьмого блока управления, вход чтения двадцать второго блока памяти соединен с седьмым выходом восьмого блока управления, а информационный выход двадцать второго блока памяти соединен с информационным входом седьмого блока памяти, вход записи которого соединен с восьмым выходом восьмого блока управления, восьмой вход которого соединен с выходом переноса из младшей декады четвертого счетчика, выход переноса из старшей декады которого подключен к девятому входу восьмого блока управления, девятый выход которого подключен к выходу занятости устройства.

На фиг.1 представлена структурная схема устройства; на фиг.2 – структурная схема блока управления, на фиг.3 – таблица прошивки управляющей памяти блока управления; на фиг.4 – алгоритм функционирования предлагаемого устройства.

Устройство для поворота изображения на экране растрового графического индикатора

тора содержит (фиг. 1) первый регистр 1 преобразованного косинуса (РПК), девятый регистр 9 преобразованного синуса (РПС), четырнадцатый, второй, пятнадцатый и шестнадцатый коммутаторы 14, 2, 15 и 16 (К1-К4), восемнадцатый и девятнадцатый сумматоры 18 и 19 (СМУ, СМХ), третий и семнадцатый коммутаторы 3 и 17 (К5, К6), десятый регистр 10 преобразованной координаты Y (РПУ), одиннадцатый регистр 11 преобразованной координаты X (РПХ), двенадцатый регистр 12 временного хранения координаты Y (РВХУ), тринадцатый регистр 13 временного хранения координаты X (РВХХ), двадцатый счетчик 20 координаты Y (СчУ), двадцать первый счетчик 21 координаты X (СчХ), двадцать второй блок 22 памяти образа (БПО), седьмой блок 7 памяти изображения (БПИ), пятый преобразователь 5 (ПР), шестой растровый графический индикатор 6 (РГИ), четвертый счетчик 4 текущего адреса памяти изображения (СчАИ), восьмой блок 8 управления (БУ), вход 23 запуска устройства, первую входную информационную шину 24 преобразованной координаты Y, вторую входную информационную шину 25 преобразованного косинуса, четвертую входную информационную шину 26 преобразованной координаты X, третью входную информационную шину 27 преобразованного синуса, шину 28 признаков, шину 29 управления, выход 30 занятости устройства, информационный вход 31, выход 32, вход записи 33 регистра 1 преобразованного косинуса, информационный вход 34, инверсный выход 35, прямой выход 36, вход 37 записи регистра 9 преобразованного синуса, первый вход 38, второй вход 39, выход 40, управляющий вход 41 коммутатора 14, первый вход 42, второй вход 43, выход 44, управляющий вход 45 коммутатора 2, первый вход 46, второй вход 47, выход 48, управляющий вход 49 коммутатора 15, первый вход 50, второй вход 51, выход 52, управляющий вход 53 коммутатора 16, первый вход 54, второй вход 55, выход 56 сумматора 18, первый вход 57, второй вход 58, выход 59, вход 60 переноса сумматора 19, первый вход 61, второй вход 62, выход 63, управляющий вход 64 коммутатора 3, первый вход 65, второй вход 66, выход 67, управляющий вход 68 коммутатора 17, информационный вход 69, выход 70, выходы 71 и 72 n-го и старшего разряда, вход 73 записи регистра 10 преобразованной координаты Y, информационный вход 74, выход 75, выходы 76 и 77 n-го и старшего разряда, вход 78 записи регистра 11 преобразованной координаты X, информационный вход 79, выход 80, вход 81 записи регистра 12 временного хранения

координаты Y, информационный вход 82, выход 83, вход 84 записи регистра 13 временного хранения координаты X, информационный вход 85 параллельной загрузки, выход 86, выход 87 переноса, вход 88 разрешения загрузки, вход 89 счетный счетчика 20 координаты Y, информационный вход 90 параллельной загрузки, выход 91, выход 92 переноса, вход 93 разрешения загрузки, вход 94 счетный счетчика 21 координаты X, адресный вход 95, выход 96, вход чтения 97 блока 22 памяти образа, информационный вход 98, выход 99, вход записи 100, адресный вход 101 блока 7 памяти изображения, информационный вход 102, выход 103 преобразователя 5, информационный вход 104 растрового графического индикатора 6, вход 105 счетный, выход 106, выход 107 переноса из старшей декады, выход 108 переноса из младшей декады счетчика 4 текущего адреса памяти изображения, первый-девятый информационные входы 109-117, первый-девятый выходы 118-126 блока управления 8 Информационные входы 31 и 34 первого и девятого регистров 1 и 9 преобразованных косинуса и синуса подключены ко второй и третьей входным информационным шинам 25 и 27 преобразованных косинуса и синуса соответственно, входы 33 и 37 записи первого и девятого регистров 1 и 9 преобразованных косинуса и синуса подключены к первому разряду девятиразрядной шины 29 управления, выход 32 первого регистра РПК 1 подключен ко второму входу 43 и первому входу 46 второго и пятнадцатого коммутаторов 2 и 15 соответственно, прямой информационный выход 36 девятого регистра 9 РПС подключен к первому входу 42 второго коммутатора 2, а инверсный выход 35 девятого регистра РПС 9 подключен ко второму входу 47 пятнадцатого коммутатора 15, выход 44 второго коммутатора 2 подключен ко второму входу 55 восемнадцатого сумматора 18, выход 48 пятнадцатого коммутатора 15 подключен к первому входу 57 девятнадцатого сумматора 19, выход 40 четырнадцатого коммутатора 14 подключен к первому входу 54 восемнадцатого сумматора 18, выход 52 шестнадцатого коммутатора 16 подключен ко второму входу 58 девятнадцатого сумматора 19, управляющие входы 41, 45, 49, 53 второго, четырнадцатого - шестнадцатого коммутаторов 2, 14-16 подключены ко второму разряду шины 29 управления, выходы 56 и 59 восемнадцатого и девятнадцатого сумматоров 18 и 19 подключены ко вторым входам 62 и 66 третьего и семнадцатого коммутаторов 3 и 17 соответственно, вход 60 переноса девятнадцатого сумматора 19 соединен с четвертым

разрядом шины 29 управления, первая и четвертая входные информационные шины 24 и 26 преобразованных координат Y и X подключены к первым входам 61 и 65 третьего и семнадцатого коммутаторов 3 и 17 соответственно, выходы 63 и 67 третьего и семнадцатого коммутаторов 3 и 17 подключены к информационным входам 69 и 74 десятого и одиннадцатого регистров преобразованных координат Y 10 и X 11 и входам параллельной загрузки 85 и 90 двадцатого и двадцать первого счетчиков координат Y 20 и X 21 соответственно, управляющие входы третьего и семнадцатого коммутаторов 3 и 17 подключены к первому разряду шины 29 управления, выходы 70 и 75 десятого и одиннадцатого регистров РПУ 10 и РПХ 11 подключены к информационным входам 79 и 82 двенадцатого и тринадцатого регистров РВХУ 12 и РВХХ 13 соответственно и к первым входам 38 и 50 четырнадцатого и шестнадцатого коммутаторов 14 и 16 соответственно, выходы 71 и 76 n-ных разрядов десятого и одиннадцатого регистров РПУ 10 и РПХ 11 подключены соответственно к третьему и пятому разряду шины 28 признаков, выходы 72 и 77 старших разрядов десятого и одиннадцатого регистров РПУ 10 и РПХ 11 соответственно подключены ко второму и четвертому разряду шины 28 признаков, выходы 80 и 83 двенадцатого и тринадцатого регистров РВХУ 12 и РВХХ 13 подключены ко вторым входам 39 и 51 четырнадцатого и шестнадцатого коммутаторов 14 и 16 соответственно, выходы 86 и 91 двадцатого и двадцать первого счетчиков СЧУ 20 и СЧХ 21 подключены к адресному входу 95 двадцать второго блока памяти БПО 22, причем выход 91 двадцать первого счетчика СЧХ 21 подключен к младшим разрядам адресного входа 95 двадцать второго блока памяти БПО 22, а выход 96 двадцатого счетчика СЧУ 20 подключен к старшим разрядам входа адреса 95 седьмого блока памяти БПИ 7, входы 73, 78, 81, 84 записи десятого - тринадцатого регистров РПУ 10, РПХ 11, РВХУ 12, РВХХ 13 соответственно и входы 88, 93 разрешения загрузки двадцатого и двадцать первого счетчиков СЧУ 20 и СЧХ 21 соответственно подключены к третьему разряду шины 29 управления, счетные входы 89 и 94 двадцатого и двадцать первого счетчиков СЧУ 20 и СЧХ 21 подключены к пятому и шестому разряду соответственно шины 29 управления, выходы 87 и 92 переноса двадцатого и двадцать первого счетчиков СЧУ 20 и СЧХ 21 подключены к шестому и седьмому разряду соответственно шины 28 признаков, вход 97 чтения двадцать

второго блока памяти БПО 22 подключен к седьмому разряду шины 29 управления, выход 96 двадцать второго блока памяти БПО 22 подключен к информационному входу 98 седьмого блока памяти БПИ 7, вход 100 записи седьмого блока памяти БПИ 7 подключен к восьмому разряду шины 29 управления, выход 99 седьмого блока памяти БПИ 7 подключен к информационному входу 102 пятого преобразователя ПР 5, выход 103 преобразователя 5 подключен к информационному входу 104 шестого растрового графического индикатора 6, счетный вход 105 четвертого счетчика СЧАИ 4 подключен к третьему разряду шины 29 управления, выход 106 четвертого счетчика СЧАИ 4 подключен к адресному входу 101 седьмого блока памяти БПИ 7, выходы 107 и 108 переноса из старшей и младшей декад подключены соответственно к девятому и восьмому разряду шины 28 признаков, вход 23 запуска устройства подключен к первому разряду шины 28 признаков, выход 30 занятости устройства подключен к девятому разряду шины 29 управления, первый-девятый разряды шины 28 признаков подключены соответственно к первому - девятому входам 109-117 восьмого блока управления БУ 8, первый-девятый выходы 118-126 восьмого блока управления БУ 8 подключены соответственно к первому-девятому разряду шины 29 управления.

Блок управления БУ 8 (фиг.2) содержит первый-девятый информационные входы 109-117, первый-девятый информационные выходы 118-126, входную шину 127, выходную шину 128, генератор сигналов 129, элемент 130 ИЛИ-НЕ, конъюнкторы 131-134, инвертор 135, коммутатор признаков 136, коммутатор адресов 137, блок управляющей памяти 138, регистр 139 микрокоманд и соответствующие связи между указанными элементами блока. Блок управления БУ 8 функционально представляет собой микропрограммное устройство управления. Таблица прошивки управляющей памяти 138 блока управления БУ 8 приведена на фиг.3.

Первый и девятый регистры 1 и 9 преобразованных косинуса и синуса предназначены для хранения в целочисленной форме преобразованных значений косинуса и синуса угла поворота, загружаемых от внешней ЭВМ или другого вычислительного устройства.

Четырнадцатый и шестнадцатый коммутаторы 14 и 16 предназначены для коммутации на выход в зависимости от сигнала на управляющем входе либо значения преобразованных координат Y и X с десятого и

одиннадцатого регистров 10 и 11 преобразованных координат Y и X соответственно, либо значение преобразованных координат с двенадцатого и тринадцатого регистров 12 и 13 временного хранения координат Y и X.

Второй и пятнадцатый коммутаторы 2 и 15 предназначены для коммутации на выход в зависимости от сигнала на управляющем входе либо значения преобразованного косинуса, либо значения преобразованного синуса.

Восемнадцатый и девятнадцатый сумматоры 18 и 19 служат для вычисления преобразованных координат повернутого изображения в системе координат образа по направлению развертки кадра.

Третий и семнадцатый коммутаторы 3 и 17 предназначены для коммутации на выход в зависимости от сигнала на управляющем входе либо информации с первой и четвертой входных информационных шин преобразованных координат, либо с выходов восемнадцатого и девятнадцатого сумматоров.

Десятый и одиннадцатый регистры 10 и 11 преобразованных координат Y и X служат для хранения информации о соответствующих вычисленных координатах повернутой точки изображения в системе координат изображения — образа.

Двенадцатый и тринадцатый регистры 12 и 13 временного хранения координат Y и X предназначены для хранения вычисленных преобразованных значений координат Y и X, соответствующих началу строк раstra повернутого изображения в системе координат образа.

Двадцатый и двадцать первый счетчики 20 и 21 координат Y и X служат для вычисления и хранения целочисленных значений координат повернутого изображения в системе координат образа. Наличие счетчиков 20 и 21 координат позволяет правильно округлять полученные координаты до целочисленного значения, не внося погрешности в процесс вычисления.

Двадцать второй блок 22 памяти образа предназначен для хранения растрезованного исходного графического изображения в виде адресованного массива атрибутов пикселей (цвета или интенсивности).

Седьмой блок 7 памяти изображения предназначен для хранения повернутого изображения в растровой форме.

Пятый преобразователь 5 предназначен для преобразования в процессе развертки кадра изображения цифрового значения атрибута пикселя в аналоговый сигнал управления интенсивностью электронных лучей растрового графического индикатора.

Шестой растровый графический индикатор 6 предназначен для визуализации графической информации в заданном растре.

Четвертый счетчик 4 текущего адреса памяти изображения предназначен для формирования адреса пикселя во втором блоке памяти изображения в порядке развертки кадра.

Восьмой блок 8 управления предназначен для синхронизации устройства и формирования управляющих сигналов в соответствии с алгоритмом функционирования устройства.

Устройство работает следующим образом. До запуска устройства внешняя ЭВМ производит запись исходного изображения в блок 22 памяти образа и заполнение блока 7 памяти изображения фоновым значением интенсивности или цвета.

На начальном этапе работы устройства в блоке управления 8 из блока управляющей памяти 138 происходит считывание микрокоманды по нулевому адресу в регистр 139 микрокоманд и устройство переходит в состояние ожидания единичного значения сигнала запуска на входе 23 запуска, поступающего через шину 28 признаков на вход 109 БУ 8. При наличии единичного запускающего сигнала от внешней ЭВМ БУ 8 переходит к извлечению микрокоманды по первому адресу из блока управляющей памяти 138. Извлеченная в регистр 139 микрокоманда в третьем-седьмом разрядах содержит управляющие сигналы для работы устройства. На выходе 30 занятости устройства выставляется единичное значение сигнала "занято". На выходе 118 БУ 8, поступающего на входы 64 и 68 управления коммутаторов 3 и 17, выставляется единичное значение сигнала, разрешающее пропуск на выходы 63 и 67 К5 и К6 значений с первой и четвертой входных информационных шин 24 и 26 преобразованных координат значений преобразованного начала координат в системе координат образа с учетом координат центра поворота, поступающих от внешней ЭВМ. Единичное значение сигнала на выходе 118 БУ 8, поступающее также на входы записи 33 и 37 первого и второго регистров РПК 1 и РПС 9, разрешает запись в регистры РПК 1 и РПС 9 значений преобразованных косинуса и синуса угла поворота со второй и третьей входных информационных шин 25 и 27 преобразованных косинуса и синуса. При этом на выходе 120 БУ 8 присутствует нулевое значение управляющего сигнала, поступающее на входы записи 73 и 78 регистров РПУ 10 и РПХ 11, разрешающее прием в них значений преоб-

разованного начала координат с выходов 63 и 67 К5 и К6.

Если n — число двоичных разрядов, определяющих точность представления косинуса и синуса угла поворота, а $XС$ и $УС$ — координаты центра поворота в заданном растре, то преобразованные значения косинуса и синуса $PCOS$ и $PSIN$, и преобразованные значения начала координат повернутого изображения в системе координат изображения-образа $УР$ и $ХР$, вычисляются внешней ЭВМ согласно выражениям

$$PCOS = \cos \varphi \times 2^n, PSIN = \sin \varphi \times 2^n,$$

$$ХР = (ХС \times (1 - \cos \varphi) + УС \times \sin \varphi) \times 2^n,$$

$$УР = (УС \times (1 - \cos \varphi) - ХС \times \sin \varphi) \times 2^n.$$

Полученные значения являются целыми числами. В этом же такте по нулевому значению сигнала разрешения загрузки с выхода 120 БУ 8 на входах 88 и 93 С4У 20 и С4Х 21 старшие части выходов 63 и 67 К5 и К6 со старшего по $n+1$ разряд, соответствующие целым частям координат, загружаются по входам 85 и 90 параллельной загрузки в С4У 20 и С4Х 21 соответственно. Если на выходах 71 или 76 n -ых разрядов РПУ 10 или РПХ 11 присутствует логическая единица, означающая, что дробная часть координат превышает вес половины младшего разряда целой части координаты, БУ 8 на выходе 123 или 122 формирует сигнал, поступающий на счетные входы 89 и 94 С4У 20 или С4Х 21 соответственно и содержимое С4У 20 или С4Х 21 инкрементируется. Выходы 86 и 91 С4У 20 и С4Х 21 поступают соответственно на старшую и младшую часть адресного входа 95 БПО 22. На выходе 124 БУ 8 формируется единичное значение сигнала "чтение", поступающие на вход чтения 97 БПО 22. На выход 96 БПО 22 выдается значение атрибута пикселя. На выходе 125 БУ 8 формируется единичное значение сигнала записи, поступающего на вход 100 записи БПИ 7 и с информационного входа 98 происходит запись атрибута пикселя в БПИ 7 по нулевому значению адреса на входе 101 адреса БПИ 7, поступающего с выхода 106 С4АИ 4, и выдача его на выход 99 БПИ 7, поступающего на вход 102 преобразователя 5. Преобразователь 5 преобразует цифровое значение атрибута пикселя на своем входе 102 в аналоговый сигнал управления интенсивностью электронных лучей на выходе 103, поступающий на вход 104 РГИ 6.

В следующем такте работы БУ 8 формирует единичное значение сигнала на выходе 118, поступающее на входы 81 и 84 записи РВХУ 12 и РВХХ 13, и значения с выходов 70 и 75 регистров РПУ 10 и РПХ 11 запоминаются в РВХУ 12 и РВХХ 13 соответственно.

На следующем этапе работы устройства происходит вычисление координат повернутого изображения в системе координат образа при движении вдоль строки развертки кадра согласно выражениям

$$ХР_{i+1} = ХР_i + PCOS, УР_{i+1} = УР_i + PSIN.$$

При этом на выходе 119 БУ 8 формируется единичное значение сигнала, поступающее на управляющие входы 41, 45, 49, 53 К1-К4 и на первый вход 54 СМУ 18 через К1 поступает значение преобразованной координаты $У$ с выхода 70 РПУ 10, на второй вход 55 СМУ 18 через К2 поступает значение преобразованного синуса с выхода 36 РПК 9, на первый вход 57 СМХ 19 через К3 поступает значение преобразованного косинуса с выхода 32 РПК 1, на второй вход 58 СМХ 19 через К4 поступает значение преобразованной координаты $Х$ с выхода 75 РПХ 11. На вход 60 переноса СМХ 19 с выхода 121 БУ 8 поступает значение нуля.

На выходах 56 и 59 СМУ 18 и СМХ 19 параллельно формируются новые значения координат следующей повернутой точки строки. Значение выходов 118 и 120 БУ 8 имеют нулевые значения, поэтому полученные значения с выходов 56 и 59 СМУ 18 и СМХ 19 через К5 и К6 соответственно записываются в РПУ 10 и РПХ 11, а старшие части выходов 63 и 67 К5 и К6 записываются в С4У 20 и С4Х 21 соответственно. Аналогично процедуре, изложенной при описании начального этапа, БУ 8 анализирует состояния выходов 71 и 76 РПУ 10 и РПХ 11 и формирует или нет сигналы инкремента на своих выходах 123 и 122, по которым происходит наращивание содержимого С4У 20 и С4Х 21 на единицу. Выходы 86 и 91 С4У 20 и С4Х 21 поступают на вход адреса 95 БПО 22. Содержимое С4АИ 4 по низкому уровню сигнала на выходе 120 БУ 8 инкрементируется и поступает с выхода 106 С4АИ 4 на адресный вход 101 БПИ 7.

Сигналы с выходов старших разрядов 72 и 77 РПУ 10 и РПХ 11 и выходов переноса 87 и 92 С4У 20 и С4Х 21 поступают через входы 110, 114-115 БУ 8 на входы элемента 130 ИЛИ-НЕ БУ 8, формирующего нулевое значение сигнала блокировки обращения к памяти на своем выходе, если на входах присутствует хотя бы одна единица, означающая, что координаты поворачиваемой точки лежат за пределами раstra. Если на этом выходе сформировано нулевое значение сигнала блокировки обращения к памяти, то конъюнкты 131 и 132 БУ 8 запрещают формирование единичных сигналов чтения БПО 22 и записи БПИ 7 на выходах 124 и 125 БУ 8 соответственно, поступающих от генера-

тора 129 сигналов, и обращение к блокам памяти БПО 22 и БПИ 7 не производится. Если сигналы чтения и записи на выходах 124 и 125 БУ 8 сформированы, то аналогично процедуре, описанной на начальном этапе, происходит выдача атрибута пикселя на выход 96 БПО 22, запись его в БПИ 7 по адресу, сформированному на выходе 106 СЧАИ 4, передача его на вход 102 ПР 5, преобразование в аналоговый сигнал на выходе 103 ПР 5 и индикация точки на РГИ 6.

Описанный этап соответствует движению вдоль строк растра и повторяется до тех пор, пока на выходе 108 переноса из младшей декады СЧАИ 4, поступающем на входы 116 БУ 8, не сформируется единичный сигнал, означающий конец развертываемой строки.

При обнаружении конца строки растра начинается этап перехода к следующей строке растра. На этом этапе происходит вычисление координат начала следующей строки повернутого изображения в системе координат образа по известным значениям координат начала текущей строки развертки согласно выражениям

$$X_{P+1} = X_P - PSIN, Y_{P+1} = Y_P + PCOS.$$

При этом на выходе 119 БУ 8 формируется нулевое значение сигнала, поступающее на управляющие входы 41, 45, 49, 53 К1-К4 и на первый вход 54 СМУ 18 через К1 поступает значение преобразованной координаты Y с выхода 80 РВХУ 12, на второй вход 55 СМУ 18 через К2 поступает значение преобразованного косинуса с выхода 32 РПК 1, на первый вход 57 СМХ 19 через К3 поступает значение инверсии преобразованного синуса с выхода 35 РПС 9, на второй вход 58 СМХ 19 через К4 поступает значение преобразованной координаты X с выхода 83 РВХХ 13. На вход 60 переноса СМХ 19 с выхода 121 БУ 8 поступает значение логической единицы. Таким образом на СМХ 19 производится операция вычитания.

На выходах 56 и 59 СМУ 18 и СМХ 19 параллельно формируются значения координат повернутого начала следующей строки. Значение выходов 118 и 120 БУ 8 имеют нулевые значения, поэтому полученные значения с выходов 56 и 59 СМУ 18 и СМХ 19 через К5 и К6 соответственно записываются в РПУ 10 и РПХ 11, а старшие части выходов 63 и 67 К5 и К6 записываются в СЧУ 20 и СЧХ 21 соответственно. Аналогично процедуре, описанной при описании начального этапа, БУ 8 анализирует состояния выходов 71

и 76 РПУ 10 и РПХ 11 и формирует или нет сигналы инкремента на своих выходах 123 и 122, по которым происходит наращивание содержимого СЧУ 20 и СЧХ 21 на единицу. Выходы 86 и 91 СЧУ 20 и СЧХ 21 поступают на вход адреса 95 БПО 22. Содержимое СЧАИ 4 по низкому уровню сигнала на выходе 120 БУ 8 инкрементируется и поступает с выхода 106 СЧАИ 4 на адресный вход 101 БПИ 7.

Аналогично этапу движения вдоль строки растра происходит анализ выходов 72, 77 РПУ 10 и РПХ 11 и выходов переноса 87, 92 СЧУ 20 и СЧХ 21 и БУ 8 разрешает или нет обращение к БПО 22 и БПИ 7 по адресам, сформированным СЧУ 20, СЧХ 21 и СЧАИ 4 соответственно. Аналогично осуществляется преобразование атрибута пикселя в аналоговый сигнал и индикация точки на графическом индикаторе.

В следующем такте работы БУ 8 формирует единичное значение сигнала на выходе 120, поступающее на входы 81 и 84 записи РВХУ 12 и РВХХ 13, и значения с выходов 70 и 75 регистров РПУ 10 и РПХ 11 запоминаются в РВХУ 12 и РВХХ 13 соответственно.

Этот этап соответствует переходу к следующей строке растра.

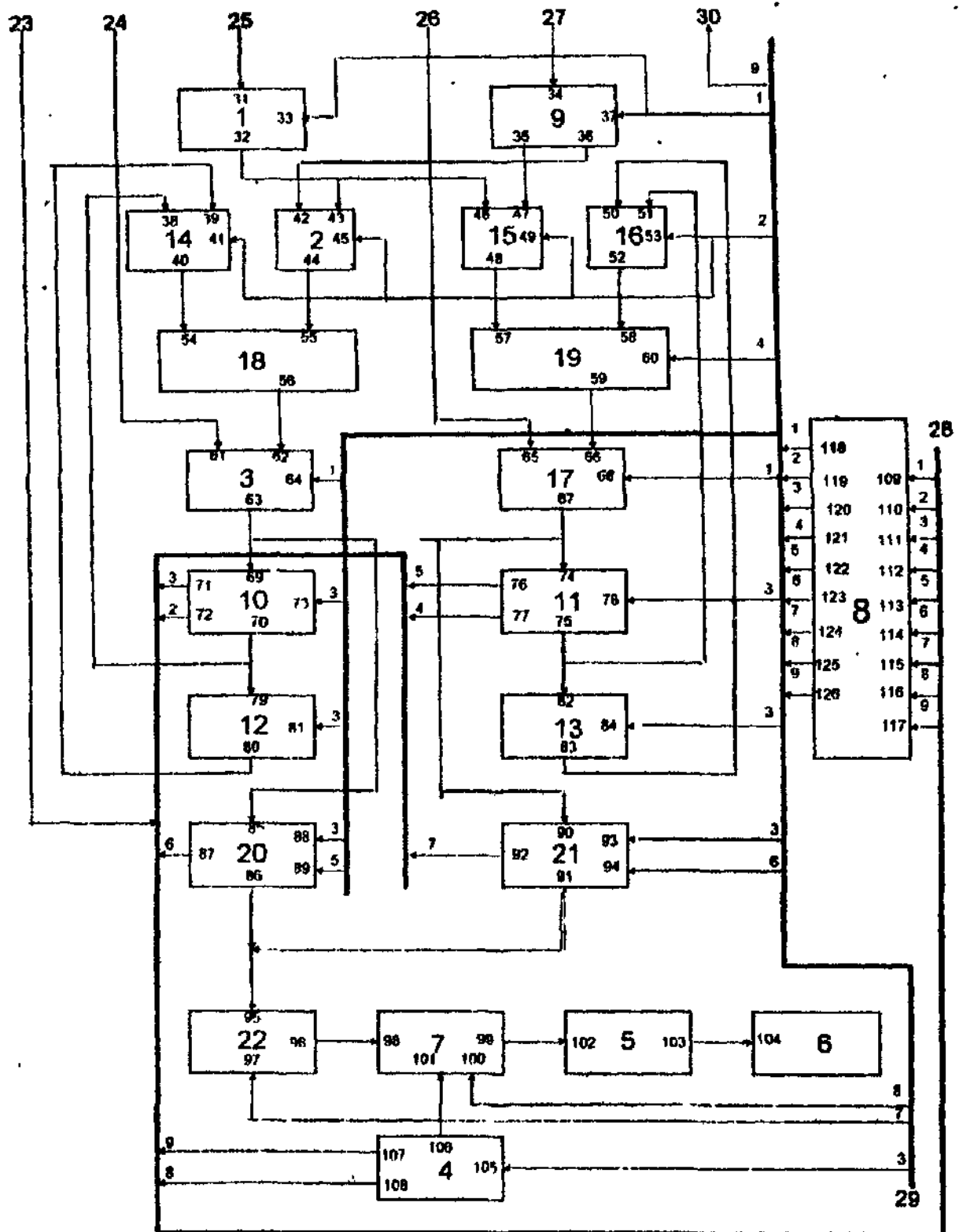
Далее аналогично выполняется процесс обработки строк и перехода к следующим строкам до конца кадра изображения.

Таким образом, при любой заданной точности представления операндов, за счет использования только операций сложения чисел с фиксированной запятой, обеспечивается быстрое и высокоточное выполнение вращения изображения.

Когда на выходе 107 переноса из старшей декады СЧАИ 4 сформировано единичное значение, означающее, что все элементы растра обработаны, БУ 8 формирует нулевое значение сигнала на выходе 126, подключенному к выходу 30 занятости устройства, и переходит в начальное состояние, ожидая новое единичное значение на входе 23 запуска устройства.

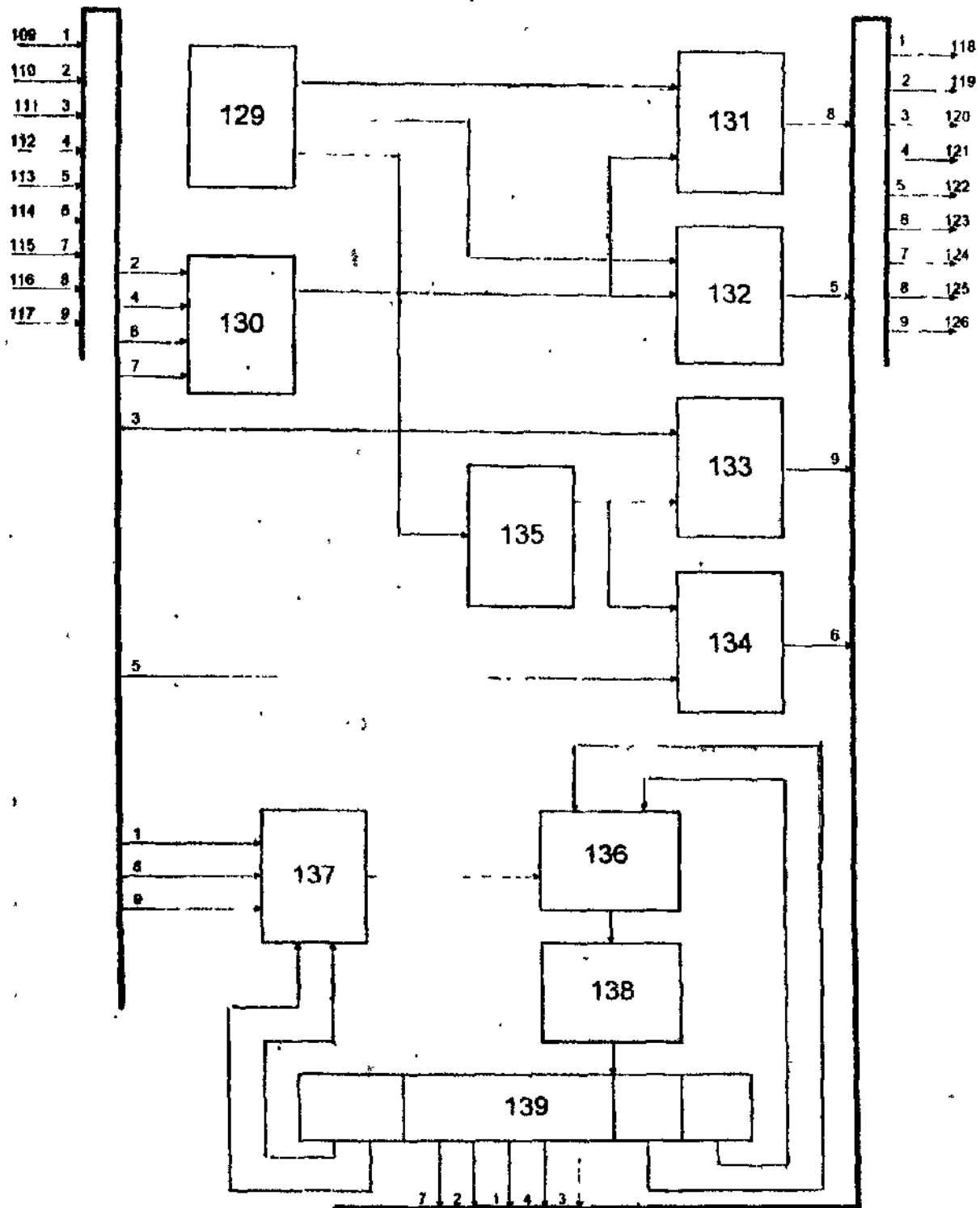
Алгоритм функционирования предлагаемого устройства приведен на фиг. 4.

Предлагаемое устройство может быть реализовано на базе стандартных высокобыстродействующих цифровых элементов вычислительной техники или как специализированная СБИС поворота растровых изображений в реальном времени.



Фиг. 1

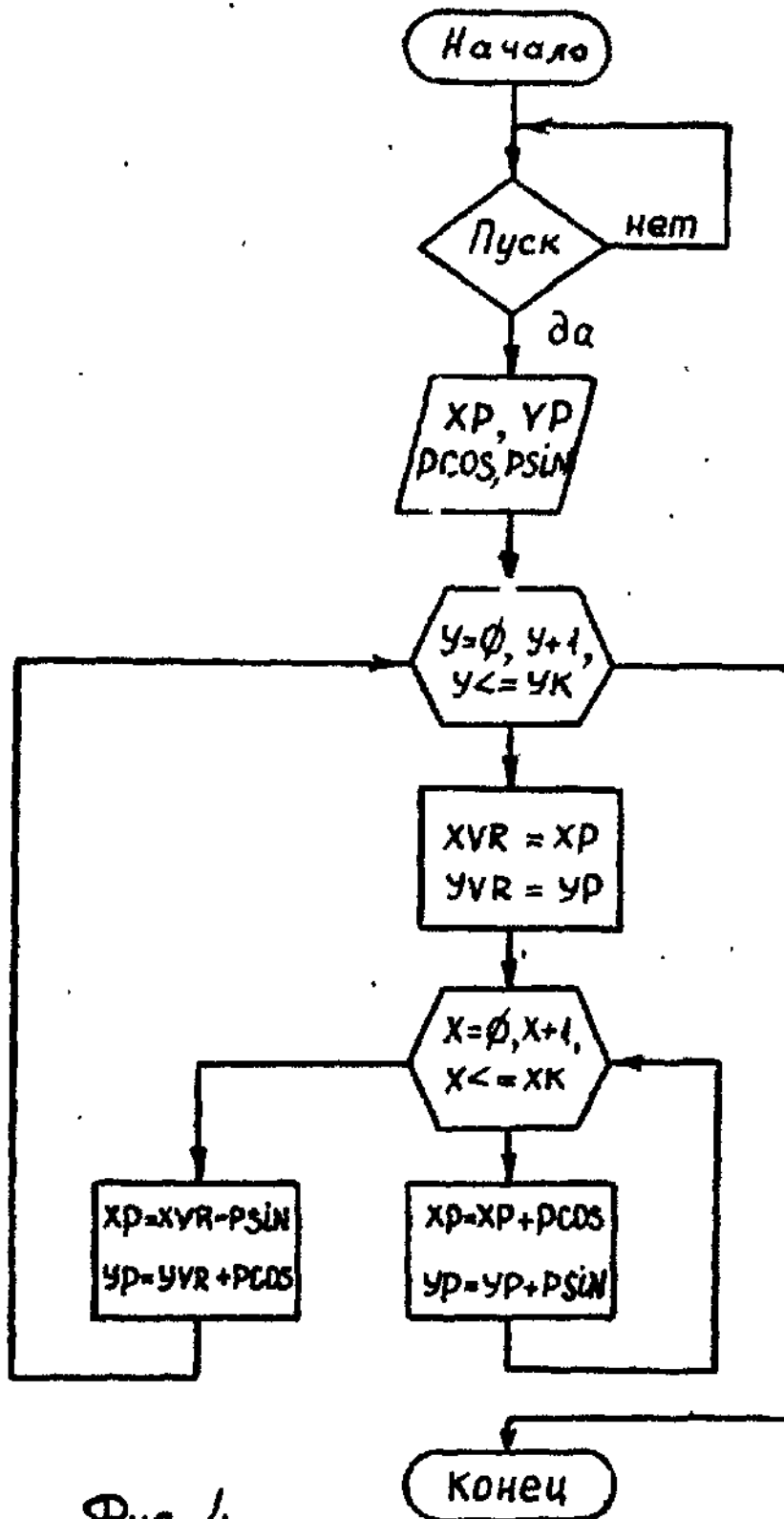
21438



Фиг. 2

Адрес микрокоман- ды	Номер усло- вия		Сигналы управления						Адрес перехода АФ			Адрес перехода АІ		
	12	11	10	9	8	7	6	5	4	3	2	1	0	
0 0 0	0 0		0 0 0 0 0 0					0 0 0			0 0 1			
0 0 1	0 1		1 0 1 0 0 0					0 0 0			0 1 0			
0 1 0	1 0		1 0 0 0 0 1					0 1 1			1 0 0			
0 1 1	1 0		1 1 0 0 0 0					0 1 1			1 0 0			
1 0 0	0 1		1 0 0 1 0 0					0 0 0			0 1 0			

Фиг. 3



Фиг. 4

Упорядник

Техред М.Келемеш

Коректор М.Куль

Замовлення 4436

Тираж

Підписне

Державне патентне відомство України,
254655, ГСП, Київ-53, Львівська пл., 8

