



УКРАЇНА

(19) UA (11) 14936

(13) A

(51) H 03 K 19/02

ДЕРЖАВНЕ
ПАТЕНТНЕ
ВІДОМСТВООПИС ДО ПАТЕНТУ
НА ВІНАХІДбез проведення експертизи по суті
на підставі Постанови Верховної Ради України
№ 3769-XII від 23 XII 1993 рПублікується
в редакції заявника

(54) ФУНКЦІОНАЛЬНИЙ ПЕРЕТВОРЮВАЧ З БАГАТОЗНАЧНИМ КОДУВАННЯМ

1

(21) 96073064

(22) 30.07.96

(24) 04.03.97

(46) 30.06.97. Бюл. № 3

(47) 04.03.97

(72) Бондаренко Михайло Федорович, Коноплянко Зеновій Дмитрович, Четвериков Григорій Григорович

(73) Державний університет "Львівська політехніка" (UA), Харківський державний технічний університет радіоелектроніки (UA)

(57) Функціональний перетворювач з багатозначним кодуванням, що містить аналого-цифровий перетворювач, вхід якого є інформаційним входом функціонального перетворювача, та цифроаналоговий перетворювач, вихід якого є інформаційним виходом, а також дешифратор, що включає до свого складу двохходовий елемент I, який відрізняється тим, що в нього додатково уведений комутатор, що складається з десятих блоків комутації, кожен з яких виконаний на десятих двохходових елементах I, а також блок керування, що включає в себе вісім двохходових елементів I, у дешифратор додатково уведено сім двохходових елементів I, причому виходи аналого-цифрового перетворювача підключені до відповідних вісімнадцяти інформаційних входів дешифратора, при цьому перший вхід дешифратора, що є першим входом першого елемента I, підключений до першого прямого виходу аналого-цифрового перетворювача, перший інверсний вихід аналого-цифрового перетворювача підключений до першого виходу дешифратора, другий вхід першого елемента I підключений до другого

2

інверсного виходу аналого-цифрового перетворювача, вихід першого елемента I підключений до другого виходу дешифратора, другий вхід дешифратора, що є першим входом другого елемента I, підключений до другого прямого виходу аналого-цифрового перетворювача, другий вхід другого елемента I підключений до третього інверсного виходу аналого-цифрового перетворювача, вихід другого елемента I підключений до третього виходу дешифратора, третій вхід дешифратора, що є першим входом третього елемента I, підключений до третього прямого виходу аналого-цифрового перетворювача, другий вхід третього елемента I підключений до четвертого інверсного виходу аналого-цифрового перетворювача, вихід третього елемента I підключений до четвертого виходу дешифратора, четвертий вхід дешифратора, що є першим входом четвертого елемента I, підключений до четвертого прямого виходу аналого-цифрового перетворювача, другий вхід четвертого елемента I підключений до п'ятого інверсного виходу аналого-цифрового перетворювача, вихід четвертого елемента I підключений до п'ятого виходу дешифратора, п'ятий вхід дешифратора, що є першим входом п'ятого елемента I, підключений до п'ятого прямого виходу аналого-цифрового перетворювача, другий вхід п'ятого елемента I підключений до шостого інверсного виходу аналого-цифрового перетворювача, вихід п'ятого елемента I підключений до шостого виходу дешифратора, шостий вхід дешифратора, що є першим входом шостого елемента I, підключений до шостого прямого виходу аналого-цифрового перетворювача, другий

(19) UA (11) 14936 (13) A

вихід шостого елемента і підключений до сьомого інверсного виходу аналого-цифрового перетворювача, вихід шостого елемента і підключений до сьомого виходу дешифратора, сьомий вхід дешифратора, що є першим входом сьомого елемента і, підключений до сьомого прямого виходу аналого-цифрового перетворювача, другий вхід сьомого елемента і підключений до восьмого інверсного виходу аналого-цифрового перетворювача, вихід сьомого елемента і підключений до восьмого виходу дешифратора, восьмий вхід дешифратора, що є першим входом восьмого елемента і, підключений до восьмого прямого виходу аналого-цифрового перетворювача, другий вхід восьмого елемента і підключений до дев'ятого інверсного виходу аналого-цифрового перетворювача, вихід восьмого елемента і підключений до дев'ятого виходу дешифратора, дев'ятий прямий вихід аналого-цифрового перетворювача підключений до десятого виходу дешифратора, перші входи елементів і в кожному блоці комутації сполучені разом і підключені до відповідних виходів дешифратора, другі входи першого, одинадцятого – дев'яносто першого елементів і комутатора сполучені разом і підключені до першого виходу блоку керування, другі входи другого, дванадцятого – дев'яносто другого елементів і комутатора сполучені разом і підключені до другого виходу блоку керування, другі входи третього, тринадцятого – дев'яносто третього елементів і комутатора також з'єднані разом і підключені до третього виходу блоку керування, другі входи четвертого, чотирнадцятого – дев'яносто четвертого елементів і комутатора сполучені разом і підключені до четвертого виходу блоку керування, другі входи п'ятого, п'ятнадцятого – дев'яносто п'ятого елементів і комутатора сполучені разом і підключені до п'ятого виходу блоку керування, другі входи шостого, шістнадцятого – дев'яносто шостого елементів і комутатора сполучені разом і підключені до шостого виходу блоку керування, другі входи сьомого, сімнадцятого – дев'яносто сьомого елементів і комутатора сполучені разом і підключені до сьомого виходу блоку керування, другі входи восьмого, вісімнадцятого – дев'яносто восьмого елементів і комутатора також з'єднані разом і підключені до восьмого виходу блоку керування, другі входи дев'ятого, дев'ятнадцятого – дев'яносто дев'ятого елементів і комутатора сполучені разом і підключені до дев'ятого виходу блоку керування, другі входи десятого, двадцятого – сьомого елементів і комутатора сполучені разом і підключені до

виходу блоку керування, виходи першого, одинадцятого – дев'яносто першого елементів і комутатора сполучені разом і утворюють перший вихід комутатора, виходи другого, дванадцятого – дев'яносто другого елементів і комутатора сполучені разом і утворюють другий вихід комутатора, виходи третього, тринадцятого – дев'яносто третього елементів і комутатора також з'єднані разом і утворюють третій вихід комутатора, виходи четвертого, чотирнадцятого – дев'яносто четвертого елементів і комутатора сполучені разом і утворюють четвертий вихід комутатора, виходи п'ятого, п'ятнадцятого – дев'яносто п'ятого елементів і комутатора сполучені разом і утворюють п'ятий вихід комутатора, виходи шостого, шістнадцятого – дев'яносто шостого елементів і комутатора сполучені разом і утворюють шостий вихід комутатора, виходи сьомого, сімнадцятого – дев'яносто сьомого елементів і комутатора сполучені разом і утворюють сьомий вихід комутатора, виходи восьмого, вісімнадцятого – дев'яносто восьмого елементів і комутатора також з'єднані разом і утворюють восьмий вихід комутатора, виходи дев'ятого, дев'ятнадцятого – дев'яносто дев'ятого елементів і комутатора сполучені разом і утворюють дев'ятий вихід комутатора, виходи десятого, двадцятого – сьомого елементів і комутатора сполучені разом і утворюють десятий вихід комутатора, виходи комутатора, підключені до відповідних входів цифроаналогового перетворювача, зовнішні входи керування функціонального перетворювача утворюють входи блоку керування, причому перший інверсний вхід керування транзитом підключений до першого виходу блоку керування, перший вхід першого елемента і блоку керування підключений до першого прямого виходу керування функціонального перетворювача, а другий вхід першого елемента і підключений до інверсного другого виходу керування, вихід першого елемента і є другим виходом блока керування, перший вхід другого елемента і блоку керування підключений до другого прямого виходу керування функціонального перетворювача, а другий вхід другого елемента і підключений до інверсного третього виходу керування, вихід другого елемента і є третім виходом блока керування, перший вхід третього елемента і блоку керування підключений до третього прямого виходу керування функціонального перетворювача, а другий вхід третього елемента і підключений до інверсного четвертого виходу керування, вихід третього елемента і є четвертим виходом блока керування,

перший вхід четвертого елемента і блоку керування підключений до четвертого прямого входу керування функціонального перетворювача, а другий вхід четвертого елемента і підключений до п'ятого інверсного входу керування, вихід четвертого елемента і є п'ятим виходом блока керування, перший вхід п'ятого елемента і блоку керування підключений до п'ятого прямого входу керування функціонального перетворювача, а другий вхід п'ятого елемента і підключений до інверсного шостого входу керування, вихід п'ятого елемента і є шостим виходом блока керування, перший вхід шостого елемента і блоку керування підключений до шостого прямого входу керування функціонального перетворювача, а другий вхід шостого елемента і підключений

до інверсного сьомого входу керування, вихід шостого елемента і є сьомим виходом блока керування, перший вхід сьомого елемента і блоку керування підключений до сьомого прямого входу керування функціонального перетворювача, а другий вхід сьомого елемента і підключений до інверсного восьмого входу керування, вихід сьомого елемента і є восьмим виходом блока керування, перший вхід восьмого елемента і блоку керування підключений до восьмого прямого входу керування функціонального перетворювача, а другий вхід восьмого елемента і підключений до інверсного дев'ятого входу керування, вихід восьмого елемента і є дев'ятим виходом блока керування, дев'ятий прямий вхід керування сполучений з десятим виходом блока керування.

Винахід відноситься до автоматики, обчислювальної техніки та може використовуватись в системах керування, а також під час автоматичного оброблення текстової мовної інформації.

З відомих пристроїв найближчим до винаходу є функціональний перетворювач з багатозначним кодуванням (А.с. № 1510077 (СРСР), МКВ Н 03 К 19/08, опубл. в БВ 23.09.89 р., № 35), що складається з аналого-цифрового і цифроаналогового перетворювачів та дешифратора, що включає двовходовий елемент І, а також лічильника, перші виходи якого сполучені з однойменними першими входами дешифратора, причому вхід і вихід аналого-цифрового перетворювача є інформаційним входом перетворювача і сполучені з однойменним другим входом дешифратора, виходи дешифратора згруповані з однойменними другими виходами лічильника і підключені до відповідних входів цифроаналогового перетворювача, вихід якого є виходом перетворювача, тактовий і установчий входи лічильника є відповідно тактовими і установчими входами перетворювача.

Відомий функціональний перетворювач з багатозначним кодуванням характеризується неоднорідністю схемних розв'язків дешифратора та лічильника через застосування обчислювальних способів дії І, як наслідок, низькою технологічністю в процесі мікроелектронної реалізації, низькими функціональними можливостями, оскільки реалізує лише тризначне кодування, а також низькою швидкістю через

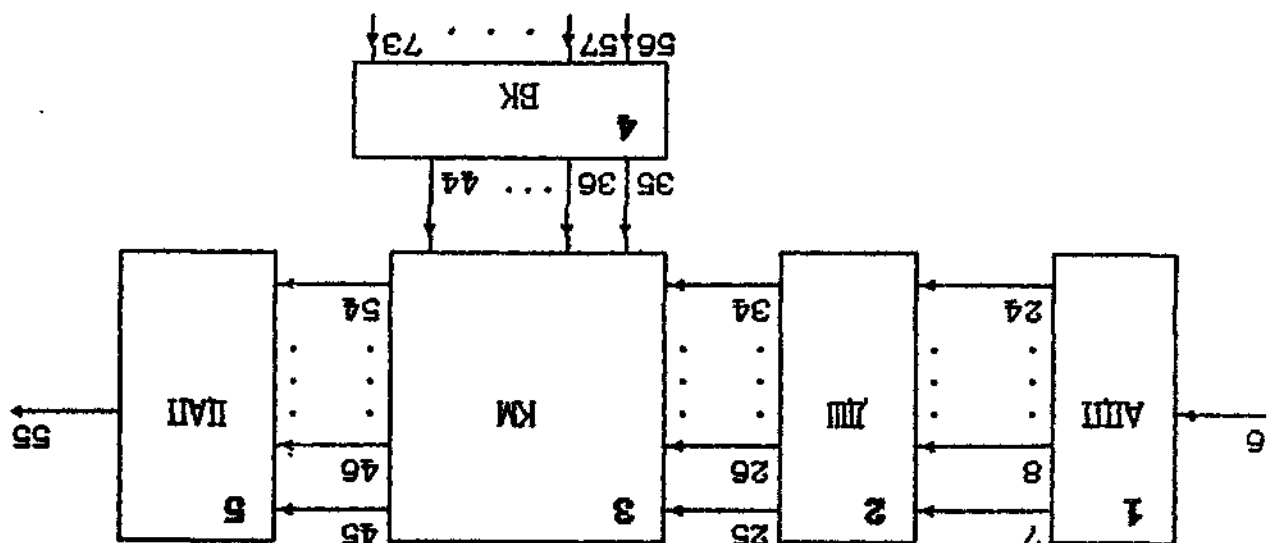
послідовний характер роботи лічильника під час налагодження функціонального перетворювача на виконання потрібного перетворення.

В основу винаходу поставлено задачу створення такого функціонального перетворювача з багатозначним кодуванням, у якому за рахунок введення комутатора та блоку керування, однотипної, одноярусної та просторової реалізації їх і дешифратора, забезпечується однорідність виконання усіх вузлів перетворювача, що веде до підвищення технологічності пристрою в процесі мікроелектронної реалізації та зростання швидкодії, а також за рахунок підвищення до десяти реалізованої значності, забезпечується підвищення його функціональних можливостей.

Поставлена задача вирішується тим, що в функціональний перетворювач з багатозначним кодуванням, який складається з аналого-цифрового перетворювача, вхід якого є інформаційним входом функціонального перетворювача та цифроаналогового перетворювача, вихід якого є інформаційним виходом функціонального перетворювача, а також дешифратора, що включає до свого складу двовходовий елемент І, згідно з винаходом, додатково уведений комутатор, що складається з десятиох блоків комутації, кожний з яких виконаний на десятиох двовходових елементах І, а також блок керування, що включає в себе вісім двовходових елементів І, у дешифратор додатково уведено сім двовходових елементів

і, причому виходи аналого-цифрового перетворювача підключені до відповідних вісімнадцяти інформаційних входів дешифратора, при цьому перший вхід дешифратора, що є першим входом першого елемента 1, підключений до першого прямого виходу аналого-цифрового перетворювача, перший інверсний вихід аналого-цифрового перетворювача підключений до першого виходу дешифратора, другий вхід першого елемента 1 підключений до другого інверсного виходу аналого-цифрового перетворювача, вихід першого елемента 1 підключений до другого виходу дешифратора, другий вхід дешифратора, що є першим входом другого елемента 1, підключений до другого прямого виходу аналого-цифрового перетворювача, другий вхід другого елемента 1 підключений до третього інверсного виходу аналого-цифрового перетворювача, вихід другого елемента 1 підключений до третього виходу дешифратора, третій вхід дешифратора, що є першим входом третього елемента 1, підключений до третього прямого виходу аналого-цифрового перетворювача, другий вхід третього елемента 1 підключений до четвертого інверсного виходу аналого-цифрового перетворювача, вихід третього елемента 1 підключений до четвертого виходу дешифратора, четвертий вхід дешифратора, що є першим входом четвертого елемента 1, підключений до четвертого прямого виходу аналого-цифрового перетворювача, другий вхід четвертого елемента 1 підключений до п'ятого інверсного виходу аналого-цифрового перетворювача, вихід четвертого елемента 1 підключений до п'ятого виходу дешифратора, п'ятий вхід дешифратора, що є першим входом п'ятого елемента 1, підключений до п'ятого прямого виходу аналого-цифрового перетворювача, другий вхід п'ятого елемента 1 підключений до шостого інверсного виходу аналого-цифрового перетворювача, вихід п'ятого елемента 1 підключений до шостого виходу дешифратора, шостий вхід дешифратора, що є першим входом шостого елемента 1, підключений до шостого прямого виходу аналого-цифрового перетворювача, другий вхід шостого елемента 1 підключений до сьомого інверсного виходу аналого-цифрового перетворювача, вихід шостого елемента 1 підключений до сьомого виходу дешифратора, сьомий вхід дешифратора, що є першим входом сьомого елемента 1, підключений до сьомого прямого виходу аналого-цифрового перетворювача, другий вхід сьомого елемента 1 підключений до восьмого інверсного виходу аналого-

цифрового перетворювача, вихід сьомого елемента 1 підключений до восьмого виходу дешифратора, восьмий вхід дешифратора, що є першим входом восьмого елемента 1, підключений до восьмого прямого виходу аналого-цифрового перетворювача, другий вхід восьмого елемента 1 підключений до дев'ятого інверсного виходу аналого-цифрового перетворювача, вихід восьмого елемента 1 підключений до дев'ятого виходу дешифратора, дев'ятий вхід дешифратора, що є першим входом дев'ятого елемента 1, підключений до десятого прямого виходу аналого-цифрового перетворювача, вихід дев'ятого елемента 1 підключений до десятого виходу дешифратора, перші входи елементів 1 в кожному блоці комутації сполучені разом і підключені до відповідних виходів дешифратора, другі входи першого, одинадцятого – дев'яносто першого елементів 1 комутатора сполучені разом і підключені до першого виходу блоку керування, другі входи другого, дванадцятого – дев'яносто другого елементів 1 комутатора сполучені разом і підключені до другого виходу блоку керування, другі входи третього, тринадцятого – дев'яносто третього елементів 1 комутатора також з'єднані разом і підключені до третього виходу блоку керування, другі входи четвертого, чотирнадцятого – дев'яносто четвертого елементів 1 комутатора сполучені разом і підключені до четвертого виходу блоку керування, другі входи п'ятого, п'ятнадцятого – дев'яносто п'ятого елементів 1 комутатора сполучені разом і підключені до п'ятого виходу блоку керування, другі входи шостого, шістнадцятого – дев'яносто шостого елементів 1 комутатора сполучені разом і підключені до шостого виходу блоку керування, другі входи сьомого, сімнадцятого – дев'яносто сьомого елементів 1 комутатора сполучені разом і підключені до сьомого виходу блоку керування, другі входи восьмого, вісімнадцятого – дев'яносто восьмого елементів 1 комутатора також з'єднані разом і підключені до восьмого виходу блоку керування, другі входи дев'ятого, дев'ятнадцятого – дев'яносто дев'ятого елементів 1 комутатора сполучені разом і підключені до дев'ятого виходу блоку керування, другі входи десятого, двадцятого – сьомого елементів 1 комутатора сполучені разом і підключені до виходу блоку керування, виходи першого, одинадцятого – дев'яносто першого елементів 1 комутатора сполучені разом і утворюють перший вихід комутатора, виходи другого, дванадцятого – дев'яносто другого елементів 1 комутатора сполучені разом і утворюють другий вихід комутатора, виходи третього, тринадцятого



1. JIF

S0 - V070V170V270V370V470V570V670V770V870V970;
 S1 - V071V171V271V371V471V571V671V771V871V971;
 S2 - V072V172V272V372V472V572V672V772V872V972;
 S3 - V073V173V273V373V473V573V673V773V873V973;
 S4 - V074V174V274V374V474V574V674V774V874V974;
 S5 - V075V175V275V375V475V575V675V775V875V975;
 S6 - V076V176V276V376V476V576V676V776V876V976;
 S7 - V077V177V277V377V477V577V677V777V877V977;
 S8 - V078V178V278V378V478V578V678V778V878V978;
 S9 - V079V179V279V379V479V579V679V779V879V979.

(2)

де V - операція диз'юнкції.

Нарешті відзначимо, що введення в функціональний перетворювач з базисом наним кодуюванням комутатора 3, що складається з десятих блоків 3.к комутації, кожний з яких реалізований на двохходових елементах 86.1, а також блоку керування 4, що включає двохходові елементи 85.1, які утворюють у просторі ступеня 30 паравельного типу з просторовим к-значним кодуюванням, здійсненим за рахунок двійкових станів просторових номіалів, а також використання методів теорії інтектів для описання алгоритмів роботи і ступеня 35 подови, коли к-значні числа й перетворення над ними описуються з допомогою алгебри скінченних предикатів уперше дозволимо отримати найпростіші аналітичні записи (1), (2) для описання дії основних компонентів функціонального перетворювача, що збігаються з формулами алгебри логіки, але зберігають властивості к-значного алгебру, забезпечують паравельним і одноорідність ступеня 45 зводяють гранично економічно описати й

реалізувати всі необхідні перетворення входного сигналу. Справа в тому, що застосування логічних методів математичного моделювання з символом к-значного кодування та двохходових методів подови проміжних просторових перетворювачів (ДШ, КМ, БК) дозволило реалізувати ступеня 30 з базисом кодуюванням значно простіше, ніж при використанні традиційних розв'язків, які отримуються з використанням обчислювальних методів алгебри логіки та традиційних двійкових методів подови в базисах диз'юнктивних і кон'юнктивних нормальних форм, через відсутність впливу процесу врахування міжрозрядних зв'язків та набігання довжин розрядної сітки, забезпечити одноорідність і одноорідність внутрішньої ступеня, суттєво зменшити аналогові затрати на створення перетворювача, спростити шинну комутацію, а також підвищити швидкодію за рахунок мінімальної затримки сигналу в всіх ланках перетворювача.

де $\bar{x}_1\text{--}\bar{x}_9$ – сигнали інверсних виходів 8, 10, ..., 24 АЦП 1; $x_1\text{--}x_9$ – сигнали прямих виходів 7, 9, ..., 23 АЦП 1, & – операція кон'юнкції.

Переходячи до опису роботи пристрою в деталях відзначимо, що тут розглянутий варіант реалізації функціонального перетворювача (фіг. 1) для значності $k = 10$. Оскільки перетворювач є універсальним, то потужність множини функцій, що реалізуються одновходовим універсальним функціональним перетворювачем дорівнює $N = k^k - 10^{10}$.

В силу універсальності функціонального перетворювача, десять варіантів можливих станів просторових виходів АЦП 1 й ДШ 2, необхідно перетворити в 10 комбінацій керуючих сигналів для ЦАП 5. Справа в тому, що в загальному випадку після розпізнавання одного з k -значних сигналів на виходах ДШ 2 отримано один з k варіантів просторових (паралельних) одиничних кодів (див. табл. 2), а для формування вихідних сигналів перетворювача необхідно співставити кожному з k вхідних сигналів один з k сигналів один з k сигналів вихідної k -значної функції одної змінної, яка містить також k значень, тобто необхідно сформувати керуючий сигнал на одному з k входів 45–54 ЦАП 5. Наприклад, візьмемо ряд функцій 10-значної логіки однієї змінної змінна x 0 1 2 3 4 5 6 7 8 9;
інверсія: $x = k-1-x$: 9 8 7 6 5 4 3 2 1 0;
циклічне заперечення:

$x = x+1 \pmod k$: 1 2 3 4 5 6 7 8 9 0.

Отже, для просторового варіанту дії функціонального перетворювача з багатозначним кодуванням, при $k = 10$, необхідно сформувати у кожному такті тільки один сигнал на виході просторової комутаційної матриці 10×10 , що й показано в табл. 3 для десятих виходів 45–54 КМ 3.

Для здійснення такого просторового розподілу в двох вимірах у перетворювач уведено КМ 3, що містить десять блоків 3.к ($k = 1\text{--}10$) комутації сигналів логічної "1" з виходів ДШ 2. Таким чином, просторовий дешифратор 2 здійснює вертикальне переміщення логічної "1" в матриці керуючих сигналів і включає відповідний блок комутації 3.к (див. фіг. 3), який в свою чергу здійснює перекомутацію логічної "1", що надійшла в горизонтальному напрямі з АЦП 1 в одному з k можливих вертикальних напрямів для включення відповідного з лінійки 88 ключів ЦАП 5. Оскільки всі k ключів ЦАП 5 постійно підключені до

відповідних їм k значень опорних сигналів, то на вихід 55 перетворювача, по ходу змін значень k -значної функції на вході 6 перетворювача, будуть по чергові надходити значення функції, вибраної комутатором 3 й блоком керування 4 відповідно.

Керування процесом логічної перекомутації здійснюється блоком 4 керування під впливом зовнішніх керуючих сигналів з входів 56–73. Оскільки необхідно сформувати k керуючих просторових сигналів на вході k блоків комутації 3.к, на зовнішні входи 56–73 блоку 4 керування надходить n -розрядний паралельний код, де $n = k$. При такому підході до вибору розрядності коду звичайно виникає певна надлишковість, але для роботи перетворювача ця обставина несуттєва, оскільки частину можливих значень керуючого сигналу можна не використовувати чи використати, як надлишкові, для підвищення завадостійкості. Крім того, входи 56–73 можуть бути керовані від будь-якого іншого елемента розпізнавання букви k -значного алфавіту.

Для нашого прикладу $n = 10$, а це значить, що з можливих 2^{10} використовуються тільки 10 вхідних сигналів наступного виду: <0000000000>, <1000000000>, <1100000000>, ..., <1111111111>, які перетворюються в 10 варіантів просторових одиничних кодів: <100000000000>, <010000000000>, <001000000000>, ..., <00000000001>.. Таким чином, ми знову приходимо до таблиці істинності (табл. 3), аналогічної до табл. 2 і, відповідно, до алгоритму роботи й структури аналогічної ДШ 2.

Повертаючись до роботи блоку 3 комутатора, необхідно відзначити, що на його входи 25–34, 35–44 надходять сигнали від дешифратора 2 та блоку 4 керування відповідно, позначимо ці сигнали як u_0, u_1, \dots, u_9 і r_0, r_1, \dots, r_9 , причому сигнали u_0, u_1, \dots, u_9 від ДШ 2 здійснюють вибір блоку 3.к ($k = 1\text{--}10$) комутації, а сигнали r_0, r_1, \dots, r_9 від ДШ 2 – вибір значення з k , яке повинно бути підключене на вихід 55 перетворювача. Відповідні входи блоків 3.к об'єднані разом і утворюють десять виходів 45–54 комутатора 3. Використання провідного АБО на виходах 45–54 правомірне, оскільки в кожний такт роботи перетворювача активним є тільки один із виходів блоків 3.к комутації. Формально робота комутатора 3 може бути описана наступною системою рівнянь

дев'ятого виходу 43 БК 4, дев'ятий прямий вхід 72 транзитом підключений до десятого виходу 44 БК 4.

ЦАП 5 (фіг. 4) містить десять схем керування 87.1–87.10, лінійку 88 транзисторних біполярних ключів та десятиланковий транзисторний дільник 89 напруги, причому входи схем 87.1–87.10 керування підключені до виходів 45–54 КМ 3, а вихід 55 ЦАП 5 є виходом перетворювача.

В вихідному стані на вхід 6 АЦП 1 (див. фіг. 1) надходить нульовий початковий сигнал. При цьому на виходах 7–24 АЦП 1 забезпечуються наступні сигнали: $\langle 01\ 01\ 01\ 01 \rangle$. Під час надходження на вхід 6 сигналу логічної "1" на виходах 7–24 маємо $\langle 10\ 01\ 01\ 01\ 01 \rangle$, а логічної "2" – $\langle 10\ 10\ 01\ 01\ 01 \rangle$, ..., логічної "9" – $\langle 10\ 10\ 10\ 10\ 10\ 10\ 10\ 10 \rangle$, тобто на відповідні входи ДШ 2 надходять (табл. 1) парафазні сигнали від компараторів 74.1–74.9 (див. фіг. 2) АЦП 1.

Теорія та практика штучного інтелекту (Шабанов-Кушнарєнко Ю.П. Теория интеллекта. Математические средства. – Х.: Вища шк. Изд-во при Харьк. ун-те, 1984. – 144 с.) використовує поняття елемента розпізнавання, який під час подачі на його вхід букви σ виробляє на виході сигнал "1". При надходженні будь-якої іншої букви елемент розпізнавання виробляє сигнал "0", що свідчить про незбіжність букви, яка надійшла з потрібною буквою σ . Отже, тут ми використовуємо присвоєння кожному провіднику (кожному виходу АЦП), через який надходить двозначний сигнал ("0" чи

"1"), певне розпізнавання x , де σ – деяке значення k -значного алфавіту $\sigma \in \{0, 1, 2, \dots, k-1\}$, $x-k$ – значна змінна. Двозначні сигнали, що надходять таким провідником (виходом), інтерпретуються тепер як значення розпізнавання. У випадку використання в якості елемента розпізнавання АЦП (лінійка компараторів з єдиним опорним дільником напруги), реалізуємо елемент розпізнавання k -значних сигналів з одним входом і k виходами. При цьому необхідно розв'язати задачу однозначного розпізнавання, коли амплітуда вхідного k -значного сигналу перетинає опорні рівні напруги з відповідними значеннями амплітуд. Це досягається шляхом введення на кожному прямому виході 7, 9, ..., 23 компараторів 74.1 ($i = 1 \dots 9$) додатково двох виходових елементів 85.1 ($j = 1 \dots 8$), причому до одного входу елемента 85.1 необхідно підключити прямий вихід компаратора 74.1, а на інший – подати сигнал з інверсного виходу наступного компаратора 74.1+1 (див. фіг. 2). Кожний раз, під час спрацювання

наступного $n+1$ компаратора, на його інверсному виході 8, 10, ..., 24 появиться сигнал "0", який надійде на другий вхід елемента 85.1, а оскільки на перший вхід елемента 85.1 подано сигнал "1", з відповідних виходів 7, 9, ..., 23, в результаті відбудеться логічне відключення прямого виходу попереднього компаратора 74.1, що призначений для розпізнавання меншого n -го значення k -значного сигналу. Таким чином, із змістовної точки зору, елемент розпізнавання, утворений паралельними АЦП 1 та дешифратором ДШ 4, перетворює сигнали k -значного алфавіту у двозначне їх відображення станів просторових полюсів виходів 25–34.

Таким чином, використовуючи в АЦП 1 дев'ять компараторів 76.1–76.9 можна розпізнати десять рівнів 10-значного сигналу. Для розпізнавання нульового сигналу, при цьому, не потрібний окремий компаратор, оскільки інверсний сигнал з виходу 8 першого компаратора повністю відповідає тому сигналу, який повинен формувати елемент розпізнавання "0". Сигнал розпізнавання "1" від компаратора 74.1 проходить через елемент 85.1 і проходить в тому випадку, коли не включений компаратор 74.2, що розпізнає логічну "2" і відбувається розпізнавання логічної "1", тобто на вхід 6 АЦП 1 надійшов 10-значний сигнал з рівнем, що дорівнює "1". Відповідно, коли на вхід 6 надходить логічна "2" здійснюється відключення прямого виходу 7 попереднього компаратора і на окремий прямий вихід 9 другого компаратора 74.2 надходить логічна "1", що сигналізує, про те що відбулося розпізнавання логічної "2". Аналогічно виглядає робота всіх наступних компараторів 74.2 і під час перевищення рівня вхідного сигналу над опорним рівнем, крім останнього. Справа у тому, що наступного вищого рівня вхідного сигналу немає, а всі решта значень є меншими, отже відпадає необхідність відключення даного виходу дією наступного каскаду. Всі описані логічні функції виконує ДШ 2 (див. фіг. 2), а логіка його роботи описується таблицею істинності (табл. 2).

Логіку роботи ДШ 2 описує наступна система рівнянь:

$$\left\{ \begin{array}{l} y_0 = x_1; \\ y_1 = x_1 \& \bar{x}_2; \\ y_2 = x_2 \& \bar{x}_3; \\ y_3 = x_3 \& \bar{x}_4; \\ y_4 = x_4 \& \bar{x}_5; \\ y_5 = x_5 \& \bar{x}_6; \\ y_6 = x_6 \& \bar{x}_7; \\ y_7 = x_7 \& \bar{x}_8; \\ y_8 = x_8 \& \bar{x}_9; \\ y_9 = x_9. \end{array} \right. \quad (1)$$

вертого 86.4, чотирнадцятого 86.14 – дев'яносто четвертого 86.94 елементів і КМ 3 сполучені разом і підключенні до четвертого виходу 38 БК 4, другі входи п'ятого 86.5, п'ятнадцятого 86.15 – дев'яносто п'ятого елементів 86.95 і КМ 3 сполучені разом і підключенні до п'ятого виходу 39 БК 4, другі входи шостого 86.6, шістнадцятого 86.16 – дев'яносто шостого елементів 86.96 і КМ 3 сполучені разом і підключенні до виходу 40 БК 4, другі входи сьомого 86.7, сімнадцятого 86.17 – дев'яносто сьомого 86.97 елементів і КМ 3 сполучені разом і підключенні до сьомого виходу 41 БК 4, другі входи восьмого 86.8, вісімнадцятого 86.18 – дев'яносто восьмого 86.98 елементів і КМ 3 також з'єднані разом і підключенні до восьмого виходу 42 БК 4, другі входи дев'ятого 86.9, дев'ятнадцятого 86.19 – дев'яносто дев'ятого 86.99 елементів і КМ 3 сполучені разом і підключенні до дев'ятого виходу 43 БК 4, другі входи десятого 86.10, двадцятого 86.20 – сотого 86.100 елементів і КМ 3 сполучені разом і підключенні до десятого виходу 44 БК 4, виходи першого 86.1, одинадцятого 86.11 – дев'яносто першого 86.91 елементів і КМ 3 сполучені разом і утворюють перший вихід 45 КМ 3, виходи другого 86.2, дванадцятого 86.12 – дев'яносто другого 86.92 елементів і КМ 3 сполучені разом і утворюють другий вихід 46 КМ 3, виходи третього 86.3, тринадцятого 86.13 – дев'яносто третього 86.93 елементів і КМ 3 також об'єднані разом і утворюють третій вихід 47 КМ 3, виходи четвертого 86.4, чотирнадцятого 86.14 – дев'яносто четвертого 86.94 елементів і КМ 3 сполучені разом і утворюють четвертий вихід 48 КМ 3, виходи п'ятого 86.5, п'ятнадцятого 86.15 – дев'яносто п'ятого 86.95 елементів і КМ 3 сполучені разом і утворюють п'ятий вихід 49 КМ 3, виходи шостого 86.6, шістнадцятого 86.16 – дев'яносто шостого 86.96 елементів і КМ 3 сполучені разом і утворюють шостий вихід 50 КМ 3, виходи сьомого 86.7, сімнадцятого 86.17 – дев'яносто сьомого 86.97 елементів і КМ 3 сполучені разом і утворюють сьомий вихід 51 КМ 3, виходи восьмого 86.8, вісімнадцятого 86.18 – дев'яносто восьмого 86.98 елементів і КМ 3 також з'єднані разом і утворюють восьмий вихід 52 КМ 3, виходи дев'ятого 86.9, дев'ятнадцятого 86.19 – дев'яносто дев'ятого 86.99 елементів і КМ 3 сполучені разом і утворюють дев'ятий вихід 53 КМ 3, виходи десятого 86.10, двадцятого 86.20 – сотого 86.100 елементів і КМ 3 сполучені разом і утворюють десятий вихід 54 КМ 3.

БК 4 (фіг. 3), за аналогією з ДШ 2, містить вісімнадцять входів 56–73, які є зовнішніми

входами керування функціонального перетворювача, десять виходів 35–44 і вісім двохходових елементів 85.9–85.16 і, причому перший інверсний вхід 57 керування підключений транзитом до першого виходу 35 БК 4, перший вхід першого елемента 85.9 і БК 4 підключений до першого прямого входу 56 керування функціонального перетворювача, а другий вхід першого елемента 85.9 і підключений до другого інверсного входу 59 керування, вихід першого елемента 85.9 і підключений до другого виходу 36 БК 4, перший вхід другого елемента 85.10 і БК 4 підключений до другого прямого входу 58 керування функціонального перетворювача, а другий вхід другого елемента 85.10 і БК 4 підключений до третього інверсного входу 61 керування, вихід другого елемента 85.10 і підключений до третього виходу 37 БК 4, перший вхід третього елемента 85.11 і БК 4, підключений до третього прямого входу 60, а другий вхід третього елемента 85.11 і БК 4 підключений до четвертого інверсного входу 63 керування, вихід третього елемента 85.11 і підключений до четвертого виходу 38 БК 4, четвертий вхід БК 4, що є першим входом четвертого елемента 85.12 і БК 4, підключений до четвертого прямого входу 62 керування функціонального перетворювача, а другий вхід четвертого елемента 85.12 і підключений до п'ятого інверсного входу 65 керування, вихід четвертого елемента 85.12 і підключений до п'ятого виходу 39 БК 4, п'ятий вхід БК 4, що є першим входом п'ятого елемента 85.13 і БК 4, підключений до п'ятого прямого входу 66 керування, другий вхід п'ятого елемента 85.13 і підключений до шостого інверсного входу 67, вихід елемента 85.13 і підключений до шостого виходу 40 БК 4, шостий вхід БК 4, що є першим входом шостого елемента 85.14 і, підключений до шостого прямого входу 66 керування, другий вхід шостого елемента 85.14 і підключений до сьомого інверсного входу 69, вихід елемента 85.14 і підключений до сьомого виходу 41 БК 4, сьомий вхід БК 4, що є першим входом сьомого елемента 85.15 і, підключений до сьомого прямого входу 68 керування, другий вхід сьомого елемента 85.15 і підключений до восьмого інверсного виходу 71, вихід елемента 85.15 і підключений до восьмого виходу 42 БК 4, восьмий вхід БК 4, що є першим входом восьмого елемента 85.16 і, підключений до восьмого прямого входу 70 керування, другий вхід восьмого елемента 85.16 і підключений до дев'ятого інверсного входу 71, вихід елемента 85.16 і підключений до

ДШ 2, третій вхід ДШ 2, що є першим входом третього елемента 85.3 і підключений до третього прямого виходу 11 АЦП 1, другий вхід елемента 85.3 і підключений до четвертого інверсного виходу 14 АЦП 1, вихід елемента 85.3 і підключений до четвертого виходу 28 ДШ 2, четвертий вхід ДШ 2, що є першим входом елемента 85.4 і, підключений до четвертого прямого виходу 13 АЦП 1, другий вхід четвертого елемента 85.4 і підключений до п'ятого інверсного виходу 16 АЦП 1, вихід елемента 85.4 і підключений до п'ятого виходу 29 ДШ 2, п'ятий вхід ДШ 2, що є першим входом елемента 85.5 і, підключений до п'ятого прямого виходу 15 АЦП 1, другий вхід п'ятого елемента 85.5 і підключений до шостого інверсного виходу 18 АЦП 1, вихід елемента 85.5 і підключений до шостого виходу 30 ДШ 2, шостий вхід ДШ 2, що є першим входом шостого елемента 85.6 і, підключений до шостого прямого виходу 17 АЦП 1, другий вхід елемента 85.6 і підключений до сьомого інверсного виходу 20 АЦП 1, вихід елемента 85.6 і підключений до сьомого виходу 31 ДШ 2, сьомий вхід ДШ 2, що є першим входом сьомого елемента 85.7 і, підключений до сьомого прямого виходу 19 АЦП 1, другий вхід сьомого елемента 85.7 і підключений до восьмого інверсного виходу 22 АЦП 1, вихід елемента 85.7 і підключений до восьмого виходу 32 ДШ 2, восьмий вхід ДШ 2, що є першим входом восьмого елемента 85.8 і, підключений до восьмого прямого виходу 21 АЦП 1, другий вхід восьмого елемента 85.8 і підключений до дев'ятого інверсного виходу 24 АЦП 1, вихід елемента 85.8 і підключений до дев'ятого виходу 33 ДШ 2, дев'ятий прямий вихід 23 АЦП 1 транзитом підключений до десятого виходу 34 ДШ 2.

Комутатор 3 (фіг. 3) містить сто двовходових елементів 86.1–86.100 і, що утворюють десять блоків 3.1–3.10 комутації по десять двовходових елементів і в кожному, причому перші входи елементів 86.1 і (1 = 1–100) в кожному блоці 3.к (к = 1–10) комутації сполучені разом і підключені до відповідних виходів 25–34 ДШ 2, другі входи першого 86.1, одинадцятого 86.11 – дев'яносто першого 86.91 елементів і КМ 3 сполучені разом і підключенні до першого виходу 35 БК 4, другі входи другого 86.2, дванадцятого 86.12 – дев'яносто другого 86.92 елементів і КМ 3 сполучені разом і підключені до другого виходу 36 БК 4, другі входи третього 86.3, тринадцятого 86.13 – дев'яносто третього 86.93 елементів і КМ 3 також з'єднані разом і підключені до третього виходу 37 БК 4, другі входи чет-

На фіг. 1 зображена структурна схема функціонального перетворювача з багатозначним кодуванням; на фіг. 2 – функціональні схеми аналого-цифрового перетворювача та дешифратора; на фіг. 3 – функціональна схема комутатора та схеми керування; на фіг. 4 – принципова електрична схема цифроаналогового перетворювача.

Функціональний перетворювач з багатозначним кодуванням (fig. 1), містить аналого-цифровий перетворювач (АЦП) 1, дешифратор (ДШ) 2, комутатор (КМ) 3, блок 4 керування (БК), цифроаналоговий перетворювач (ЦАП) 5, причому вхід 6 АЦП 1 є інформаційним входом перетворювача, виходи 7-24 АЦП 1 підключені до відповідних відімнадцяти інформаційних входів дешифратора 2, виходи 25-34 якого підключені до відповідних перших десяти входів комутатора 3, другі входи 35-44 комутатора 3 сполучені з десятьма відповідними виходами блоку 4 керування, виходи 45-54 комутатора 3 підключені до відповідних десятих входів ЦАП 5, а вихід 55 ЦАП 5 є виходом функціонального перетворювача в цілому, зовнішні входи 56-73 керування функціонального перетворювача утворюють входи блоку 4 керування.

АЦП 1 (фіг. 2) містить вхід 6, який є одночасно входом пристрою 1 об'єднаним інформаційним входом дев'яти компараторів 74.1-74.9, входи 75-83 опорних сигналів компараторів 74.1-74.9, підключені до відповідних точок дільника напруги, що складається з резисторів 84.1-84.9, а також виходи 7-24.

Дешифратор 2 (фiг. 2) мiстить вiсiмнадцять iнформацiйних входiв 7-24, десять виходiв 25-34 та включає до свого складу вiсiм двохходових елементiв 85.1-85.8 I, причому перший вхiд ДШ 2, що є першим входом першого елементу 85.1 I, пiдключений до першого прямого виходу 7 АЦП 1, перший iнверсний вихiд 8 АЦП 1 транзитом пiдключений до першого виходу 25 ДШ 2, другий вхiд першого елементу 85.1 I пiдключений до другого iнверсного виходу 10 АЦП 1, вихiд першого елементу 85.1 I пiдключений до другого виходу 26 ДШ 2, другий вхiд ДШ 2, що є першим входом другого елементу 85.2 I пiдключений до другого прямого виходу 9 АЦП 1, другий вхiд елементу 85.2 I пiдключений до третього iнверсного виходу 12 АЦП 1, вихiд елементу 85.2 I пiдключений до третього виходу 27

ДШ 2, третій вхід ДШ 2, що є першим входом третього елемента 85.3 І, підключений до третього прямого виходу 11 АЦП 1, другий вхід елемента 85.3 І підключений до четвертого Інверсного виходу 14 АЦП 1, вихід елемента 85.3 І підключений до четвертого виходу 28 ДШ 2, четвертий вхід ДШ 2, що є першим входом елемента 85.4 І, підключений до четвертого прямого виходу 13 АЦП 1, другий вхід четвертого елемента 85.4 І підключений до п'ятого Інверсного виходу 16 АЦП 1, вихід елемента 85.4 І підключений до п'ятого виходу 29 ДШ 2, п'ятий вхід ДШ 2, що є першим входом елемента 85.5 І, підключений до п'ятого прямого виходу 15 АЦП 1, другий вхід п'ятого елемента 85.5 І підключений до шостого Інверсного виходу 18 АЦП 1, вихід елемента 85.5 І підключений до шостого виходу 30 ДШ 2, шостий вхід ДШ 2, що є першим входом шостого елемента 85.6 І, підключений до шостого прямого виходу 17 АЦП 1, другий вхід елемента 85.6 І підключений до сьомого Інверсного виходу 20 АЦП 1, вихід елемента 85.6 І підключений до сьомого виходу 31 ДШ 2, сьомий вхід ДШ 2, що є першим входом сьомого елемента 85.7 І, підключений до сьомого прямого виходу 19 АЦП 1, другий вхід сьомого елемента 85.7 І підключений до восьмого Інверсного виходу 22 АЦП 1, вихід елемента 85.7 І підключений до восьмого виходу 32 ДШ 2, восьмий вхід ДШ 2, що є першим входом восьмого елемента 85.8 І, підключений до восьмого прямого виходу 21 АЦП 1, другий вхід восьмого елемента 85.8 І підключений до дев'ятого Інверсного виходу 24 АЦП 1, вихід елемента 85.8 І підключений до дев'ятого виходу 33 ДШ 2, дев'ятий прямий вихід 23 АЦП 1 транзитом підключений до десятого виходу 34 ДШ 2.

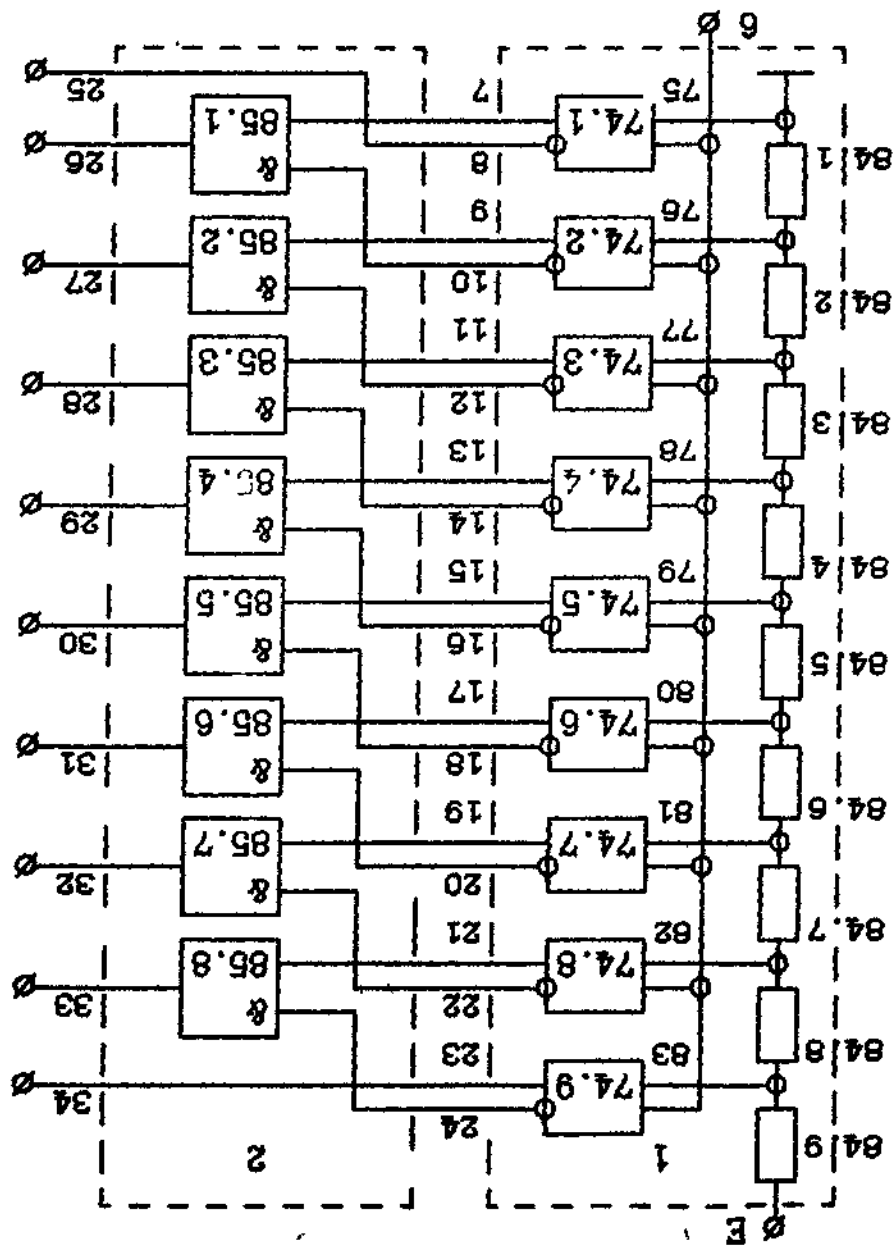
Комутатор 3 (фіг. 3) містить сто двох-
ходових елементів 86.1–86.100 і, що ут-
ворюють десять блоків 3.1–3.10 комутації по
десять двохходових елементів і в кожному,
причому перші входи елементів 86.1 і (1 =
1–100) в кожному блоці 3.к (к = 1–10) кому-
тації сполучені разом і підключені до
відповідних виходів 25–34 ДШ 2, другі вхо-
ди першого 86.1, одинадцятого 86.11 –
дев'яносто першого 86.91 елементів і КМ 3
сполучені разом і підключенні до першого
виходу 35 БК 4, другі входи другого 86.2,
дванадцятого 86.12 – дев'яносто другого
86.92 елементів і КМ 3 сполучені разом і
підключені до другого виходу 36 БК 4, другі
входи третього 86.3, тринадцятого 86.13 –
дев'яносто третього 86.93 елементів і КМ 3
також з'єднані разом і підключені до
третього виходу 37 БК 4, другі входи чет-

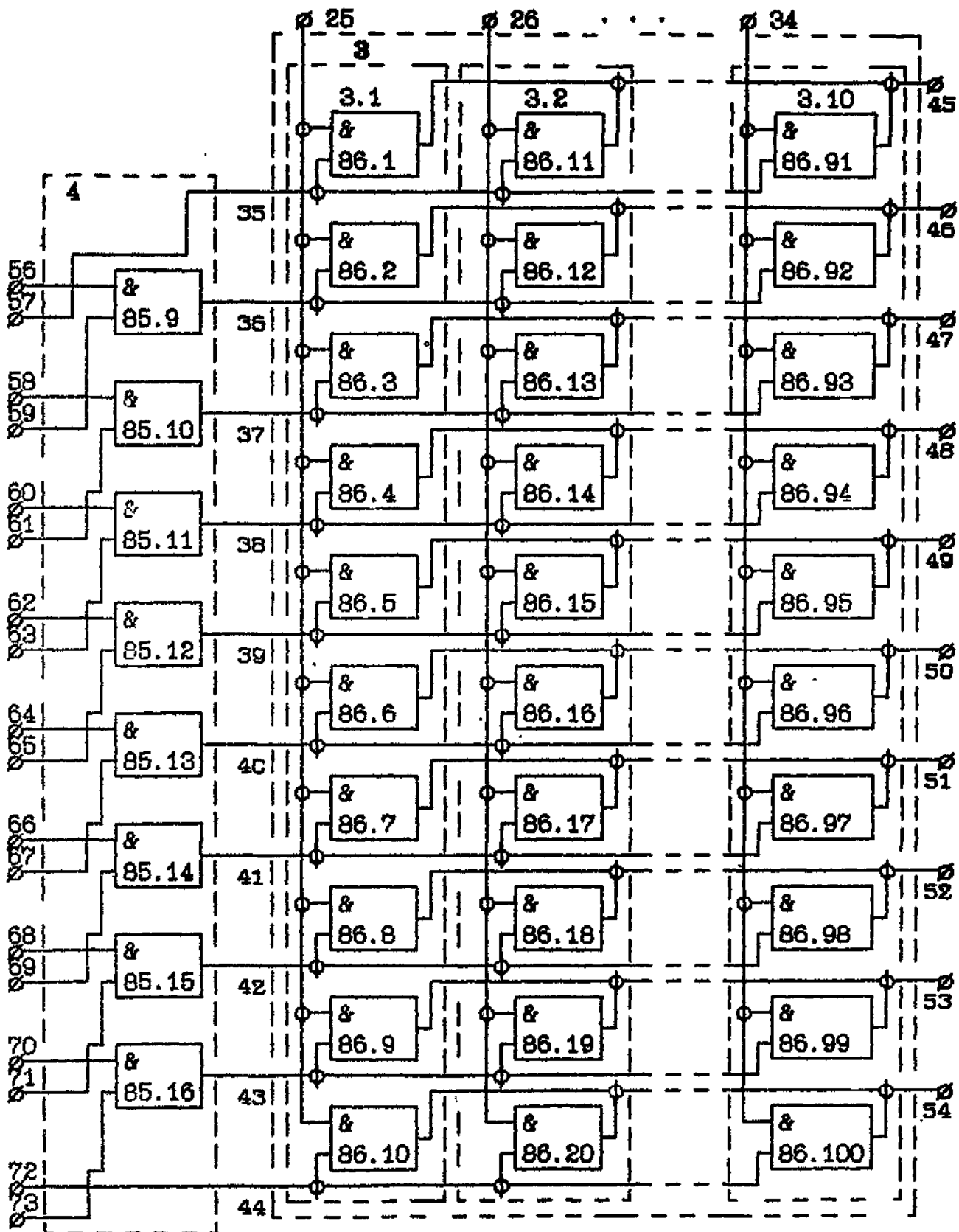
– дев'яносто третього елементів і комутатора також з'єднані разом і утворюють третій вихід комутатора, виходи четвертого, чотирнадцятого – дев'яносто четвертого елементів і комутатора сполучені разом і утворюють четвертий вихід комутатора, виходи п'ятого, п'ятнадцятого – дев'яносто п'ятого елементів і комутатора сполучені разом і утворюють п'ятий вихід комутатора, виходи шостого, шістнадцятого – дев'яносто шостого елементів і комутатора сполучені разом і утворюють шостий вихід комутатора, виходи сьомого, сімнадцятого – дев'яносто сьомого елементів і комутатора сполучені разом і утворюють сьомий вихід комутатора, виходи восьмого, вісімнадцятого – дев'яносто восьмого елементів і комутатора також з'єднані разом і утворюють восьмий вихід комутатора, виходи дев'ятого, дев'ятнадцятого – дев'яносто дев'ятого елементів і комутатора сполучені разом і утворюють дев'ятий вихід комутатора, виходи десятого, двадцятого – сьомого елементів і комутатора сполучені разом і утворюють десятий вихід комутатора, виходи комутатора, підключені до відповідних входів цифроаналогового перетворювача, зовнішні входи керування функціонального перетворювача утворюють входи блоку керування, причому перший інверсний вхід керування транзитом підключений до першого виходу блоку керування, перший вхід першого елемента і блоку керування підключений до першого прямого входу керування функціонального перетворювача, а другий вхід першого елемента і підключений до інверсного другого входу керування, вихід першого елемента і є другим виходом блоку керування, перший вхід другого елемента і блоку керування підключений до другого прямого входу керування функціонального перетворювача, а другий вхід другого елемента і підключений до інверсного третього входу керування, вихід другого елемента і є третім виходом блоку керування, перший вхід третього елемента і блоку керування підключений до третього прямого входу керування функціонального перетворювача, а другий вхід третього елемента і підключений до інверсного четвертого входу керування, вихід третього елемента і є четвертим виходом блоку керування, перший вхід четвертого елемента і блоку керування підключений до четвертого прямого входу керування функціонального перетворювача, а другий вхід четвертого елемента і підключений до п'ятого інверсного входу керування, вихід четвертого елемента і є п'ятим виходом блоку керування, перший вхід п'ятого елемента і блоку керування

підключений до п'ятого прямого входу керування функціонального перетворювача, а другий вхід п'ятого елемента і підключений до інверсного шостого входу керування, вихід п'ятого елемента і є шостим виходом блоку керування, перший вхід шостого елемента і блоку керування підключений до шостого прямого входу керування функціонального перетворювача, а другий вхід шостого елемента і підключений до інверсного сьомого входу керування, вихід шостого елемента і є сьомим виходом блоку керування, перший вхід сьомого елемента і блоку керування підключений до сьомого прямого входу керування функціонального перетворювача, а другий вхід сьомого елемента і підключений до інверсного восьмого входу керування, вихід сьомого елемента і є восьмим виходом блоку керування, перший вхід восьмого елемента і блоку керування підключений до восьмого прямого входу керування функціонального перетворювача, а другий вхід восьмого елемента і підключений до інверсного дев'ятого входу керування, вихід восьмого елемента і є дев'ятим виходом блоку керування, дев'ятий прямий вхід керування сполучений з десятим виходом блоку керування.

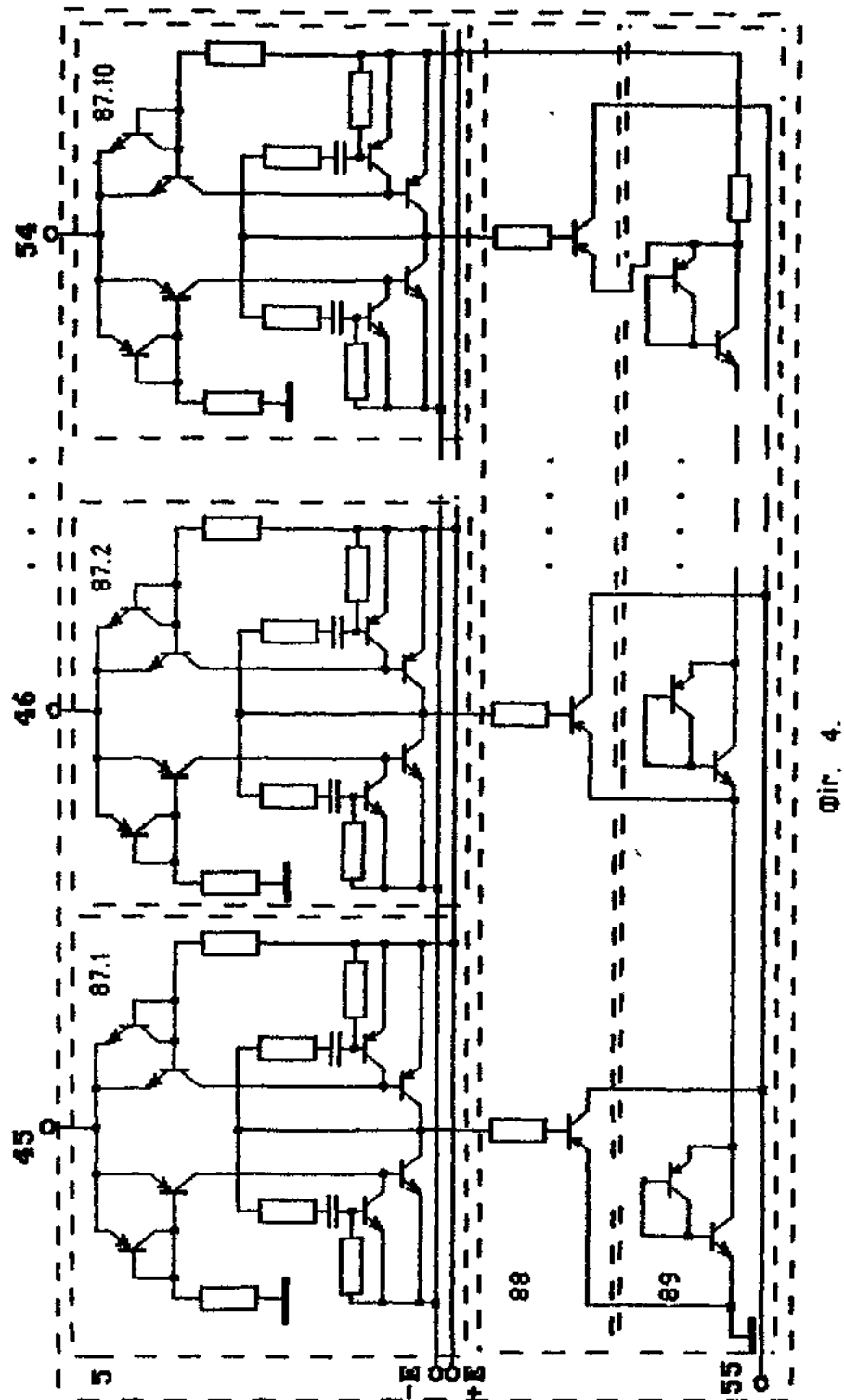
Уведення в функціональний перетворювач з багатозначним кодуванням комутатора, що складається з десятих блоків комутації, кожний з яких виконаний на десятих двовходових елементах і, а також дешифратора та схеми керування, що включають по вісім двовходових елементів і й утворюють в просторі структуру паралельного типу з просторовим k -значним кодуванням, реалізованим у вигляді збуджених двійкових станів просторових полюсів, дозволило забезпечити однополнність й однорідність внутрішньої структури функціональний перетворювач з багатозначним кодуванням, спростити шинну комутацію, а також підвищити швидкість за рахунок мінімальної затримки в усіх ланках перетворювача. Таким чином, в структурі функціонального перетворювача з багатозначним кодуванням використовуються логічні, а не обчислювальні методи проміжних перетворень з застосуванням симбіозу дво- та 10-значного кодування, що веде до відсутності врахування міжрозрядних зв'язків й набігання розрядної сітки і, як наслідок, до зменшення затримок під час перетворень, спрощення й паралелізму структури. Нарощування значності структурного апарату (числа паралельних каскадів ЦАП та

FIG. 2.





Фиг. 3.



Упорядник

Техред М.Моргентал

Коректор О. Кравцова

Замовлення 4158

Тираж

Підписне

Державне патентне відомство України,
254655, ГСП, Київ-53, Львівська пл., 8

Відкрите акціонерне товариство "Патент", м. Ужгород, вул.Гагаріна, 101

[REDACTED]

.

.

1