

Винахід відноситься до мікроелектроніки, зокрема - до аналогових підсилювальних пристроїв.

Першим аналогом є струмове дзеркало, що містить перший транзистор, колектор і база якого з'єднані і утворюють собою вхід струмового дзеркала, і другий транзистор, база якого з'єднана з базою першого транзистора, а колектор утворює собою вихід струмового дзеркала, емітери обох транзисторів з'єднані і утворюють собою вивід для підключення джерела живлення [1] (Хоровиц П., Хилл У. Искусство схемотехники. Т.1.- М.: Мир, 1993 , с.96, рис.2.44). Струмове дзеркало є повторювачем струму з коефіцієнтом передачі  $K_I = 1$ . Вихідний опір і ємність струмового дзеркала

$$\Gamma_K / (1 + h_{21e}) < \Gamma_{вих} < \Gamma_K \quad (1)$$

$$C_K / (1 + h_{21e}) > C_{вих} > C_K \quad (2)$$

де:

$\Gamma_K = 1 + h_{226}$  - опір колекторного переходу другого транзистора;

$h_{226}$  - вихідна провідність транзистора при включенні його за схемою із загальною базою;

$h_{21e}$  - коефіцієнт передачі транзистора при включенні його за схемою із загальним емітером;

$C_K$  - ємність колекторного переходу транзистора.

Опір  $\Gamma_K$  і ємність  $C_K$  колекторного переходу визначають вихідні опір і ємність транзистора при включенні його, за схемою із загальною базою, а  $\Gamma_K / (1 + h_{21e}) \approx \Gamma_K / h_{21e}$  і  $C_K / (1 + h_{21e}) \approx C_K h_{21e}$  - при включенні за схемою із загальним емітером. У загальному випадку, вихідні параметри транзистора при включенні за схемою із загальною базою властиві транзистору з великим опором у ланцюгу емітера, якщо він значно більший за опір у ланцюгу бази і визначає струм емітера. У випадку, що розглядається, опір зовнішнього ланцюга бази другого транзистора, що визначається опором першого транзистора, у якого колектор та база з'єднані, близький до нуля, але опір зовнішнього ланцюга емітера теж дорівнює нулю, у зв'язку із чим  $\Gamma_{вих} < \Gamma_K$  і  $C_{вих} > C_K$ . Відповідно, недолік першого аналога значення  $\Gamma_{вих}$  і  $C_{вих}$  відрізняються з гіршого боку від потенційно можливих  $\Gamma_K$  і  $C_K$ . Крім того, перший аналог має один вихід та  $K_I = 1$ .

Другим аналогом є струмове дзеркало, що містить перший транзистор, колектор і база якого з'єднані і утворюють собою вхід струмового дзеркала, і групу других транзисторів, бази яких з'єднані з базою першого транзистора, а колектори утворюють собою декілька виходів струмового дзеркала, емітери усіх транзисторів з'єднані і утворюють собою вивід для підключення джерела живлення [1]. (с.98, рис.2.49). За результатом, струмове дзеркало має декілька виходів, коефіцієнти передачі яких дорівнюють  $K_I = 1$ . Недолік - той самий, що має перший аналог.

Третім аналогом є струмове дзеркало, що містить групу перших транзисторів, колектори і бази яких з'єднані і утворюють собою вхід струмового дзеркала, і другий транзистор, база якого з'єднана з базами перших транзисторів, а колектор утворює собою вихід струмового дзеркала, емітери усіх транзисторів з'єднані і утворюють собою вивід для підключення джерела живлення [1]. (с.98, рис.2.51.б). За результатом, коефіцієнт передачі  $K_I = 1/m < 1$ , де  $m$  - кількість перших транзисторів. Недолік третього аналога - той самий, що має перший аналог.

Четвертим аналогом є струмове дзеркало, що містить перший транзистор, колектор і база якого з'єднані і утворюють собою вхід струмового дзеркала, і групу других транзисторів, бази яких з'єднані з базою першого транзистора, а колектори з'єднані і утворюють собою один вихід струмового дзеркала, емітери усіх транзисторів з'єднані і утворюють собою вивід для підключення джерела живлення [1]. (с.98, рис. 2.51. а). За результатом, струмове дзеркало має один вихід з коефіцієнтом передачі  $K_I = n > 1$ , де  $n$  - кількість других транзисторів. Недолік четвертого аналога - зменшений у  $n$  разів вихідний опір і, відповідно, збільшена у  $n$  разів вихідна ємність струмового дзеркала в порівнянні з першим аналогом (тобто ще гірше), що обумовлено паралельним з'єднанням колекторів групи других транзисторів.

П'ятим аналогом є струмове дзеркало, що містить перший транзистор, колектор якого утворює собою вхід струмового дзеркала, другий транзистор, база і колектор якого з'єднані з базою першого транзистора, і третій транзистор, база якого з'єднана з колектором першого транзистора, емітер з'єднаний із колектором другого транзистора, а колектор утворює собою вихід струмового дзеркала, емітери першого і другого транзисторів з'єднані і утворюють собою вивід для підключення джерела живлення [1] (с. 97, рис. 2.48.), Незважаючи на каскадне включення другого і третього транзисторів, режим їхньої роботи не відповідає каскадному включенню. Справа у тому, що опір у ланцюгу емітера третього транзистора близький до нуля (визначається другим транзистором, у якого колектор і база з'єднані), а опір у ланцюгу бази великий (визначається великими опорами джерела вхідного сигналу і колекторного ланцюга першого транзистора). Відповідно, третій транзистор і струмове дзеркало у цілому має відносно невисокий вихідний опір і підвищену вихідну ємність. Слід відмітити, що стосовно третього транзистора існує інша думка [1]. Сказане є першим недоліком п'ятого аналога. Другим недоліком п'ятого аналога є те, що у ньому не може бути реалізовано декілька виходів.

Шостим аналогом є струмове дзеркало, що аналогічне до п'ятого аналога, у якому додатково реалізовані ознаки третього і четвертого аналогів [2] (струмові дзеркала TL010/011/012/014/021 фірми Texas Instruments, каталог фірми "Linear Circuit Data Book", 1992, с.4-45 - 4-53). У загальному випадку шостий аналог має  $1...m$  перших та  $1...n$  других транзисторів за коефіцієнтом передачі  $K_I = (1...n)/(1...m)$ . Недолік шостого аналога - той, що і у п'ятого аналога.

В основу винаходу струмового дзеркала поставлено задачу - шляхом змінення схеми забезпечити отримання вихідного опору дзеркала  $\Gamma_{вих} \rightarrow \Gamma_K$  і вихідної ємності  $C_{вих} \rightarrow C_K$  при будь-яких коефіцієнтах передачі (менших, рівних або більших одиниці) та реалізації декількох виходів.

За прототип визнається шостий аналог, що більш близький за схемою до струмового дзеркала, що пропонується.

За відповідністю до поставленої задачі пропонується, по-перше, струмове дзеркало, що містить  $1...m$

перших і 1...n других транзисторів, бази перших транзисторів з'єднані з базами других транзисторів, а емітери перших і других транзисторів утворюють собою виводи для підключення до джерела живлення, і третій транзистор, емітер якого з'єднаний з колекторами других транзисторів, а колектор утворює собою вихід струмового дзеркала. Відповідно до винаходу колектори і бази перших транзисторів з'єднані, і введений елемент падіння напруги, перший вивід якого з'єднаний з колекторами перших транзисторів, а другий вивід з'єднаний з базою третього транзистора і утворює собою вхід струмового дзеркала. Емітери перших і других транзисторів (або кожний з емітерів, або деякі з емітерів) можуть бути підключені до джерела живлення безпосередньо або, наприклад, через резистори (аналогічно прототипу).

По друге в струмове дзеркало( що залежить від струмового дзеркала за п.1) додатково введені 1...к групи транзисторів по 1...S<sub>1</sub>,...1...S<sub>к</sub> транзисторів, емітери утворюють собою виводи для підключення до джерела живлення, і для кожної групи уведений транзистор, емітер якого з'єднаний з колекторами транзисторів групи, база з'єднана з другим виводом елемента падіння напруги струмового дзеркала, а колектор утворює собою додатковий 1...к вихід струмового дзеркала. Як і у струмовому дзеркалі за п. 1, додаткові групи транзисторів (або кожний, або деякі з транзисторів) можуть бути підключені до джерела живлення безпосередньо або через резистори.

Крім того пропонується струмове дзеркало( що залежить від струмового дзеркала за п.1 або 2), в якому як елемент падіння напруги використаний транзистор, емітер якого утворює собою перший вивід елемента, а колектор і база з'єднані і утворюють собою другий вивід елемента.

Замість введення груп транзисторів можуть бути введені транзистори з декількома емітер ними переходами або транзистори зі збільшеними площами емітер них переходів, що еквівалентно декількам транзисторам. Послідовно з виводами емітерів одного або декількох транзисторів, які підключаються до джерела живлення, можуть бути, подібно до [2], включені резистори. Транзистори у запропонованих струмових дзеркалах можуть бути типу рпр або прп.

Перелік фігур. На фігурах, що наведені, показані струмові дзеркала, які використовують рпр (фіг.1) і прп (фіг.2) транзистори. Кількість паралельних транзисторів або, що еквівалентно, кількість емітер них переходів або збільшених площин переходів позначено, як це прийнято. Поруч з емітерним переходом транзистора літерами m, n та s(s<sub>к</sub>).

Фіг.1- схема струмового дзеркала з рпр транзисторами, де:

VT-один або група (1...m) перших транзисторів;

VT2 - один або група (1...n) других транзисторів;

VT3 - третій транзистор;

VT4 (VT4a і VT4b) - транзистор як елемент падіння напруги;

VT5 - один або одна група (1...S<sub>к</sub>) додатково уведених транзисторів;

VT6 - додатково уведений транзистор;

+E - джерело живлення;

Vx - вхід струмового дзеркала;

Вих - вихід струмового дзеркала;

Вих.к - додатковий вихід струмового дзеркала.

Фіг.2 - схема струмового дзеркала з прп транзисторами, де -E - джерело живлення, а елементи та інші позначення - ті ж самі, що й на фіг.1.

Особливістю струмового дзеркала за п.1 є те, що режим транзистора VT3 (фіг.1 і 2), колектор якого утворює собою вихід, відповідає режиму транзистора, що включено за схемою із загальною базою. Останнє обумовлене тим, що опір ланцюга бази VT3, обумовлений опорами транзисторів VT1 і VT4, у яких колектори з'єднані з базами, близький до нуля, а опір ланцюга емітера VT3, обумовлений колекторним ланцюгом VT2, великий. Тобто у повній мірі здійснюється режим транзистора VT3, властивий до режиму каскадного включення. За результатом, вихідний опір і вихідна ємність вихідного транзистора VT3 визначаються опором і ємністю його колекторного переходу:

$$G_{\text{вих}} = G_k; C_{\text{вих}} = C_k \quad (3,4)$$

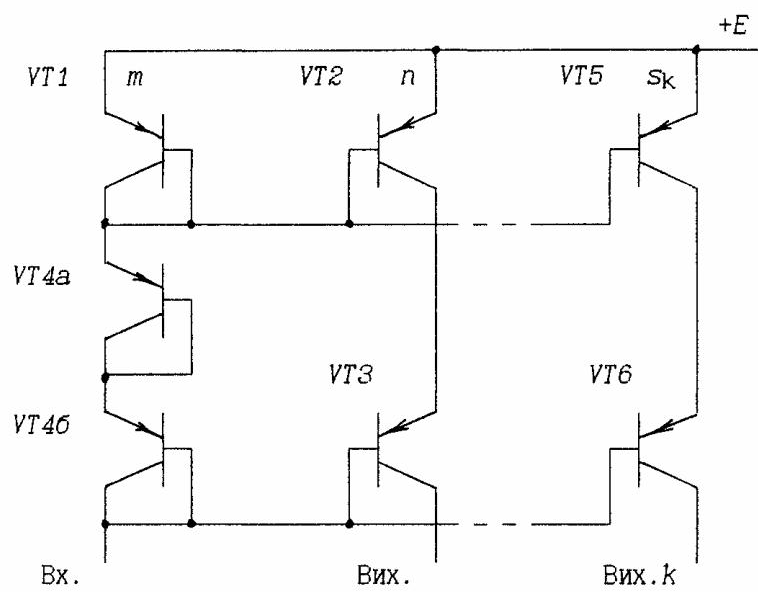
Струмове дзеркало за п.2 є розвиненням, струмового дзеркала за п.1 і відрізняється від нього тим, що має додаткові виходи. Включення транзисторів VT5 і VT6 є аналогічним до включення VT2 і VT3(фіг.1 і 2), і, відповідно, вихідні опір та ємність додаткових виходів також визначаються (3,4).

Елемент падіння напруги (VT4 на фіг.1 і 2) потрібний для забезпечення нормального режиму роботи транзисторів VT2 і VT3. падіння напруги на елементі повинно бути більшим (у крайньому випадку меншим), ніж падіння напруги емітер-база транзистора VT3. Тому, якщо струм транзистора VT3 менший за струм T1, що відповідає K<sub>1</sub> < 1, можна обійтися одним транзистором VT4(струмове дзеркало за п.3), а якщо більший (K<sub>1</sub> > 1),- слід використати два транзистора VT4, тобто VT4a і VT4b (струмове дзеркало за п.4)

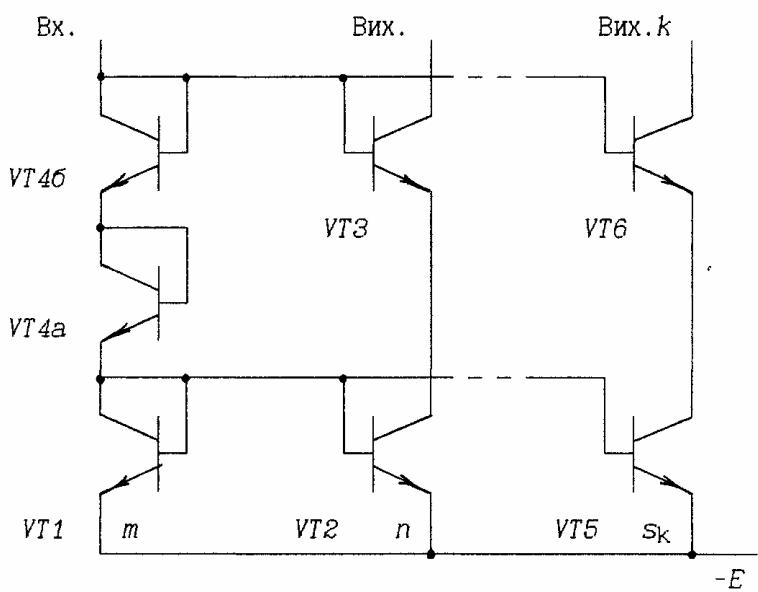
Запропоновані струмові дзеркала містять у собі ту ж саму елементну базу і можуть бути здійснені тією ж технологією виготовлення, що й аналогі.

Використана література:

1. Хоровиц П., Хилл У. Искусство схемотехники. Т.1. - М.: Мир, 1993, с.96 - 99 (переклад книги: Paul Horowitz, Winfield Hill,- The Art of Electronics. 2nd Edition.- Cambridge University Press, 1989).
- S. Linear Circuit Data Book. - Texas Instruments, 1992, p.4-45 - 4-53 (каталог фірми Texas Instruments).



Фиг. 1



Фиг. 2