

1. Схемний пристрій з кількома електронними компонентами (2, 3, 4, 5), робочий стан яких може бути переведений у стан стирання за допомогою заданого керуючого сигналу або сигналу даних (6, 7, 8, 9), поданого на відповідні компоненти схеми (2, 3, 4, 5), у якому дані, записані до компонентів схеми (2, 3, 4, 5), приймають значення логічного нуля, причому для послідовного у часі запуску всіх компонентів схеми (2, 3, 4, 5) передбачена автоматично функціонуюча незалежно від зовнішніх тактових імпульсів після запуску схема запуску (25) з кількома послідовно підключеними відпираючими каскадами (26, 27, 28, 29) відповідно до кількості компонентів (2, 3, 4, 5), кожний відпираючий каскад (26, 27, 28, 29) можна запускати або активізувати за допомогою відпираючого сигналу (42, 43, 44, 45), що генерується одним з розташованих безпосередньо перед ним відпираючим каскадом (26, 27, 28, 29) для видачі керуючого сигналу на відповідний компонент схеми, і відпираючий каскад (26, 27, 28, 29) після здійснення запуску відповідних компонентів схеми (2, 3, 4, 5), у свою чергу, видає відпираючий сигнал (42, 43, 44, 45) для запуску або активізації відпираючого каскаду (26, 27, 28, 29), розташованого безпосередньо після нього, **який відрізняється тим, що:**

- компоненти схеми включають у себе, по-перше, регістр (2) та/або елементи схеми (3) і, по-друге, елементи пам'яті (4, 5);
- регістрам (2) або елементам схеми (3) підпорядкована перша схема запуску (25) із відпираючими каскадами (26, 27), а елементам пам'яті (4, 5) підпорядкована підключена послідовно до першої схеми запуску (25) друга схема запуску (25а) з відпираючими каскадами (28, 29);
- для стирання вмісту елементів пам'яті (4, 5) передбачена шина даних (20), на яку подається сигнал даних для запису до елементів пам'яті (4, 5), причому після активізації другої схеми запуску (25а) за допомогою попереднього відпираючого каскаду (27) першої схеми запуску (25) до елементів пам'яті (4, 5) записується значення логічного нуля, подане на шину даних, і таким чином, елементи пам'яті (4, 5) переводяться у стан стирання.

2. Схемний пристрій за п. 1, **який відрізняється тим, що** кожному компоненту схеми (2, 3, 4, 5) підпорядкований відповідний відпираючий каскад (26, 27, 28, 29) обох схем запуску (25, 25а).

3. Схемний пристрій за пп. 1 або 2, **який відрізняється тим, що** передбачена адресна шина (18) для адресації компонента схеми (2, 3, 4, 5).