

Винахід стосується схеми для генерування негативних напруг, що містить перший транзистор, перший вивід якого з'єднаний із вхідним виводом схеми і другий вивід якого з'єднаний із вихідним виводом схеми і вивід затвора якого з'єднаний через перший конденсатор із першим виводом тактового сигналу, другий транзистор, перший вивід якого з'єднаний із виводом затвора першого транзистора, другий вивід якого з'єднаний із другим виводом першого транзистора і вивід затвора якого з'єднаний із першим виводом першого транзистора і другий конденсатор, перший вивід якого з'єднаний із другим виводом першого транзистора, а другий вивід якого з'єднаний із другим виводом тактового сигналу, причому транзистори є МОН-транзисторами, виконаними, щонайменше, в одній потрійній кишені (Triple Well).

Із відомих аналогічних пристроїв найближчим за технічною суттю є пристрій, описаний у патенті DE 196 01 369 C1 (МПК⁶: H01L 23/58; дата публікації 10.04.1997). В ньому транзистори реалізовані у вигляді п-канальних транзисторів у р-кишені, р-кишеня зі свого боку виконана у глибокій ізолюючій п-кишені, розміщеній в р-підложці.

У принципі схема може бути реалізована таким чином також із р-канальними МОН-транзисторами в п-підложці.

Глибока п-кишеня з'єднана, також як і р-підложка з потенціалом маси. Якщо тепер до п-кишені прикладають більш негативну напругу зміщення, ніж сама негативна напруга або на виводі стоку або на виводі витоку першого транзистора, в усталеному стані схеми через паразитні біполярні транзистори кишеня - підложка не може протікати ніякий струм витікання. Так, наприклад, рпн-транзистор утворюється п⁺-ділянкою стоку п-МОН-транзистора, який служить у якості еміттера, р-кишенею, яка утворює базу, і п-кишенею, яка утворює колектор. Якщо потенціал кишені є більш позитивним, ніж ділянка стоку п-МОН-транзистора, паразитний рпн-транзистор буде проводити і робити негативний вплив на ефективність генератора накачування зарядів.

Принцип відомої, працюючої в якості генератора накачування зарядів схеми ґрунтується на тому, що заряди від конденсатора, який з'єднаний із виводом стоку першого транзистора, "накачують" до конденсатора, який з'єднаний із його виводом витоку, за рахунок того, що поперемінно прикладають напругу до відповідно наступних конденсаторних виводів. Якщо одну за одною включають N таких схем, вхід першої схеми і наступний вивід з'єданого з виходом конденсатора з'єднані з виводом маси, то теоретично може бути досягнута вихідна напруга $(N - 1)U_0$, причому U_0 є напругою на виводах тактового сигналу.

Процес заряду є динамічним процесом, при якому напруги на виводах витоку і стоку першого транзистора схеми постійно змінюються, так що регулярно включається паразитний біполярний транзистор.

Для вирішення цієї проблеми DE 196 01 369 C1 пропонує з'єднувати кишені, у яких розташовані транзистори, із відповідними виводами витоків транзисторів, так як там в усталеному стані прикладена відповідно найнегативніша напруга. Це припущення однак, справедливо в дійсності тільки для статичного кінцевого стану схеми генератора накачування зарядів, яке на практиці ніколи не настає, так як від генератора накачування зарядів постійно відбирається заряд за рахунок навантаження.

Уже при включенні у випадку відомої схеми кишеня буде перебувати при відповідному напрузі тактового сигналу більш високому потенціалі, ніж вивід стоку, і тим самим буде включатися паразитний біполярний транзистор, який призводить до значної втрати ефективності, так як за рахунок цього генератор накачування зарядів, з одного боку, не досягає теоретично максимально можливої вихідної напруги і, з іншого боку, приймає вихідну напругу, яка підлягає досягненню, значно повільніше.

В основу винаходу покладена задача розробки схеми і генератора для генерування негативних напруг із більш високою ефективністю.

Згідно з винаходом ця задача вирішена у схемі для генерування негативних напруг, що містить перший транзистор, перший вивід якого з'єднаний із вхідним виводом схеми і другий вивід якого з'єднаний із вихідним виводом схеми і вивід затвора якого з'єднаний через перший конденсатор із першим виводом тактового сигналу, другий транзистор, перший вивід якого з'єднаний із виводом затвора першого транзистора, другий вивід якого з'єднаний із другим виводом першого транзистора і вивід затвора якого з'єднаний із першим виводом першого транзистора і другий конденсатор, перший вивід якого з'єднаний із другим виводом першого транзистора, а другий вивід якого з'єднаний із другим виводом тактового сигналу причому транзистори є МОН-транзисторами, виконаними, щонайменше, в одній потрійній кишені (Triple Well) шляхом введення третього транзистора, який з'єднує кишеню із виводом витоку першого (зарядного) транзистора тільки тоді, коли потенціал на виводі витоку є більш негативним, ніж потенціал на виводі стоку першого транзистора, створюються умови, що конденсатор, який утворюється за рахунок запираючого рп-переходу між обома кишенями, заряджається до потенціалу витоку і підтримує кишеню досить довго на цьому потенціалі, навіть якщо третій транзистор знову запирається, оскільки потенціал виводу стоку першого транзистора стає більш негативним, ніж його потенціал.

У подальшій формі виконання винаходу передбачений четвертий транзистор, який з'єднує кишеню із виводом стоку першого транзистора, якщо потенціал виводу стоку є більш негативним, ніж потенціал виводу витоку першого транзистора. У цій формі виконання утворений кишенями конденсатор таким чином завжди заряджається до більш негативного потенціалу так, що статичні стани, у яких позитивний потенціал кишені є більший, ніж потенціал одного із виводів першого транзистора, не можуть наступати і таким чином паразитний біполярний транзистор стає провідним.

Подальша переважна форма виконання винаходу передбачає під'єднання додаткового конденсатора між виводом стоку першого транзистора і кишенею. Цей конденсатор заряджається під час фази включення третього конденсатора, також як і утворений кишенями конденсатор, до потенціалу виводу

витоку і включається у фазі замикання третього транзистора послідовно з утворенням кішенями конденсатором так, що при зниженні потенціалу виводу стоку напруга на утвореному кішенями конденсаторі зрушується до негативних значень. Тому кішеня є більш негативною, ніж це було б можливо за рахунок чистого заряду через вивід витоку першого транзистора.

Шляхом послідовного з'єднання кількох відповідних винаходів схем можна одержати генератор накачування зарядів, яким можна генерувати напруги -12В або навіть -20В, необхідні, наприклад, для програмування і/або стирання енергонезалежних запам'ятовувачів пристроїв, зокрема, швидких СППЗП(програмованих ПЗП з електричним стиранням) при напругах живлення мікросхем тільки 2,5В.

У такому генераторі накачування зарядів на непарні схеми подають перший і другий тактові сигнали, а на парні схеми подають третій і четвертий тактові сигнали, які мають такі ж характеристики, що і перший і другий тактові сигнали, однак, зміщені на половину періоду. У переважній формі подальшого вдосконалення тактові сигнали на другому виводі тактового сигналу схем мають шпаруватість імпульсів більшу, ніж 0,5 так що другі і четверті тактові сигнали накладаються один на одного. За рахунок цього перші транзистори попередньо заряджаються, що приводить до підвищення ефективності.

Винахід пояснюється в наступному більш докладно на прикладах виконання за допомогою креслень, на яких показано:

Фігура 1 детальна блок - схема відповідної винаходу схеми,

Фігура 2 принципове представлення реалізації такої схеми в р-підложці за технологією потрійної кішені(Triple Well),

Фігура 3 перша форма виконання генератора накачування зарядів,

Фігура 4 друга форма виконання генератора накачування зарядів,

Фігура 5 третя форма виконання генератора накачування зарядів, і

Фігура 6 часова характеристика тактових сигналів.

Відповідно до Фігури 1 у відповідній винаходу схемі, яку можна розглядати як каскад багатокаскадного генератора накачування зарядів для генерування негативною напруги, між вхідним виводом Е і вихідним виводом А включений перший n-МОН-транзистор Tx2.

Як подано на Фігурі 2, перший транзистор Tx2 виконаний у р-кішені, розташований, із свого боку, у глибокій ізолюючій n-кішені. Ця глибока n-кішеня виконана у р-підложці. Як n-кішеня, так і р-підложка під'єднані до маси.

Вивід затвора першого транзистора Tx2 через перший конденсатор Cb2 з'єднаний із першим виводом тактового сигналу, до якого може прикладатися перший тактовий сигнал F1. Вивід витоку першого транзистора Tx2 з'єднаний із першим виводом другого конденсатора Cr2, другий вивід якого зв'язаний із другим виводом тактового сигналу, до якого може прикладатися другий тактовий сигнал F2.

Вхідний вивід Е схеми може бути з'єднаний із вихідним виводом наступної подібної схеми, як це докладно подано на Фігурі 3, і намічено на Фігурі 1 шляхом другого конденсатора Cr1 цієї наступної схеми.

Як подано на Фігурі 6, другий і четвертий тактові сигнали F2, F4 мають таку ж часову характеристику, однак зміщені відносно один одного на половину тривалості періоду. За рахунок цієї попереминої подачі позитивної напруги на другий і четвертий виводи тактового сигналу заряди від другого конденсатора Cr1 наступної або, відповідно, попередньої схеми ланцюжка схем відповідно до Фігури 3 "накачуються" до другого конденсатора Cr2 наступної, поданої на Фігурі 1, схеми через перший транзистор Tx2. Вивід його затвора під час фази накачування за рахунок першого тактового сигналу F1, часова характеристика якого також подана на Фігурі 6, підтягується до позитивного відносно виводу витоку першого транзистора Tx2 потенціалу, так що він проводить. Переважним чином тактові сигнали F2 і F4 трохи перекриваються, так що перший транзистор попередньо заряджається доти, поки він не включається першим тактовим сигналом F1 у провідний стан.

За рахунок накачування зарядів до другого конденсатора Cr2 він заряджається і після відключення другого тактового сигналу F2 вихідний вивід А або, відповідно, зв'язаний із ним вивід витоку першого транзистора Tx2 стає негативним. Таким чином вивід витоку став би більш негативним, ніж вивід затвора першого транзистора Tx2, за рахунок чого він би не замикався і другий конденсатор Cr2 міг би знову розряджатися. Тому між виводом затвора і виводом витоку першого транзистора Tx2 включений другий транзистор Ty2, вивід затвора якого зв'язаний із виводом стоку першого транзистора Tx2. За рахунок цього другого транзистора Ty2 також вивід затвора першого транзистора Tx2 доводиться до потенціалу виводу витоку першого транзистора Tx2 так, що він запирається.

Щоб перешкодити розряду другого конденсатора Cr2 через другий транзистор Ty2 і перший вивід тактового сигналу, передбачений перший конденсатор Cb2.

Відповідно до винаходу між виводом витоку першого транзистора Tx2 і виводом кішені Kw, у якій виконаний транзистор Tx2, включений третій n-МОН-транзистор Tz2, вивід затвора якого також зв'язаний із виводом стоку першого транзистора Tx2.

Як можна зрозуміти з Фігури 2, другий і третій транзистори Ty2, Tz2 також розташовані в р-кішені, у якій виконаний перший транзистор Tx2. Як намічено штриховими лініями, вони можуть бути виконані також у власних кішенях, причому кішені переважним чином з'єднані один з одним провідниками.

За рахунок третього транзистора Tz2 кішеня, позначена на Фігурі 1 вузлом Kw, утримується на негативному потенціалі так, що рп-перехід між р-кішенею і n-кішенею зміщений у напрямку запирання і не може текти ніякий струм витоку. За рахунок третього транзистора Tz2 крім того заряджається конденсатор Cw кішеня – кішеня - запірний шар так, що р-кішеня також при запиранні третього транзистора Tz2 утримується на негативному потенціалі.

На Фігурі 2 крім того поданий паразитний рпн-транзистор Tr, який утворений p⁺-ділянкою стоку

першого транзистора Tx2, р-кишенею, а також п-кишенею. Цей паразитний транзистор Tr показаний також на Фігурі 1. Можна явно зрозуміти, що цей транзистор Tr став би провідним і привів би до струмів витоку, якби р-кишеня стала більш позитивною, ніж вивід стоку першого транзистора Tx2. Це однак ефективно запобігається за рахунок відповідного винаходу третього транзистора.

Як уже сказано, можна включати друг за другом декілька таких відповідних винаходів схем, щоб генерувати не тільки негативну напругу, але й у порівнянні з напругою живлення високу негативну напругу, яка, наприклад, потрібна для програмування і стирання швидких СППЗП.

На Фігурі 3 один за одним включена кількість N таких схем відповідно до Фігури 1. Перші транзистори позначені Tx1 - TxN. Інші частини схеми позначені цифрами еквівалентним чином. На другий конденсатор Ср п-ної схеми не подана напруга тактового сигналу, так як на ньому повинна зніматися висока негативна напруга. Таким генератором накачування зарядів, як він поданий на Фігурі 3, що складається з N-каскадів накачування, можна одержати напругу $(N - 1) \cdot U_0$ якщо вхід першого каскаду накачування з'єднаний із корпусом і U_0 є рівнем тактових сигналів. Тактові сигнали F1 - F4 мають часові характеристики, які представлені на Фігурі 6. Тактові сигнали F3 і F4 мають таку ж часову характеристику, що і тактові сигнали F1 і F2, однак зрушені на половину тривалості періоду.

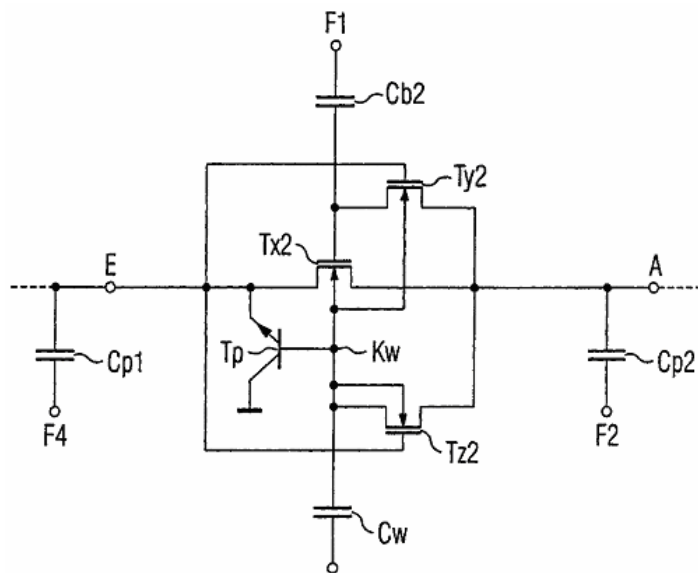
На непарні каскади накачування генератора накачування зарядів відповідно до Фігури 3 подаються тактовий сигнал F3 і F4, а на парні - тактові сигнали F1 і F2.

Фігура 4 показує наступну форму виконання винаходу. У випадку схем поданого там генератора накачування зарядів четверті п-МОН-транзистори Tza1 - TzaN розташовані між виводами стоку перших транзисторів Tx1 - TxN і кишенями. Виводи затвора четвертих транзисторів Tza1 - TzaN зв'язані відповідно з виводами витоків перших транзисторів Zx1 - ZxN. Треті транзистори позначені тут Tzb1 - TzbN.

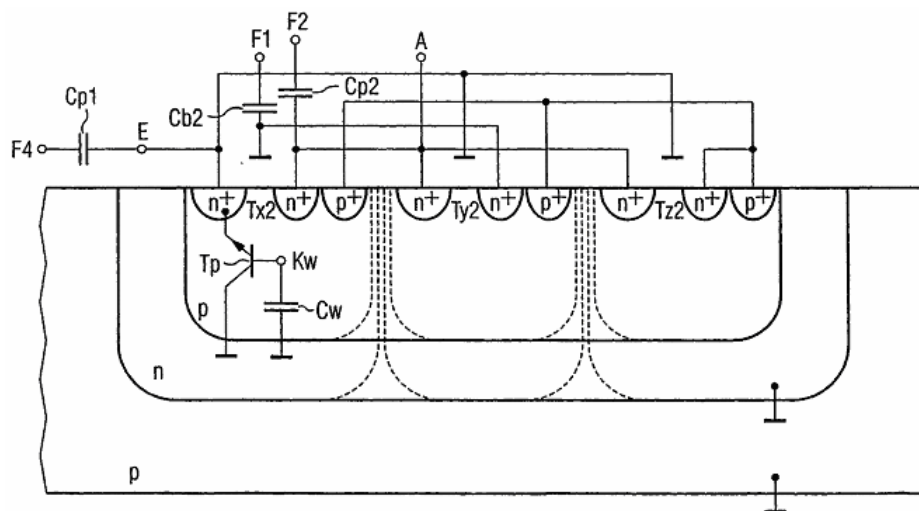
Четверті транзистори Tza1 - TzaN служать для того, щоб також у випадку, коли на виводах стоку перших транзисторів Tx1 - TxN прикладений більш низький потенціал, ніж на їхніх виводах витоків, цей найнижчий потенціал переключався до кишень і кишені тим самим завжди перебували під найнижчим з обох потенціалів.

Замість четвертих транзисторів Tza1 - TzaN у переважній формі подальшого розвитку схеми відповідно до Фігури 1 або, відповідно, генератора накачування зарядів відповідно до Фігури 3 може бути включений третій конденсатор C3 між виводами стоку перших транзисторів Tx1 - TxN і кишенями Kw. Це подано на Фігурі 5. Треті конденсатори C3 у з'єднанні з конденсаторами кишеня - кишеня Cw (які на Фігурі 5 у явному вигляді не представлені) приводять до подальшого падіння потенціалу кишені.

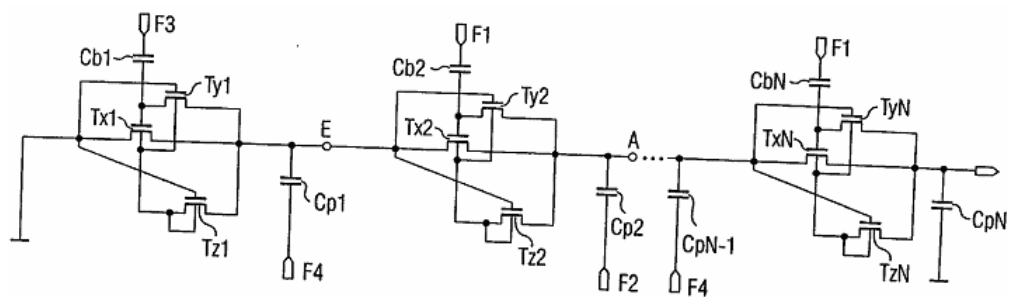
Подані на Фігурах 3 - 5 відповідні винаходи генератори накачування зарядів відрізняються більш високою ефективністю так, що також при малій напрузі живлення порядку 2,5В можуть досягатися вихідні напруги -20В.



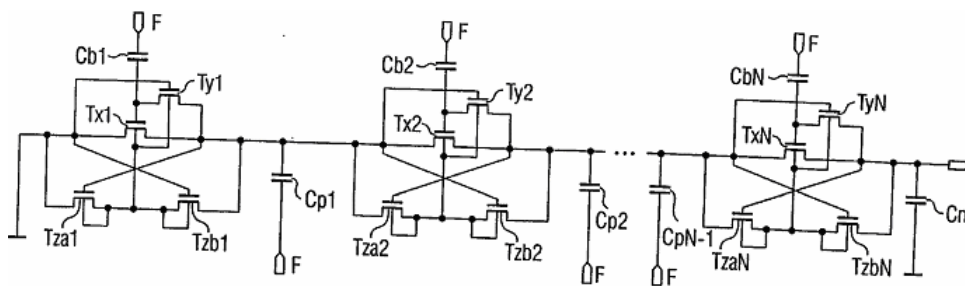
Фиг.1



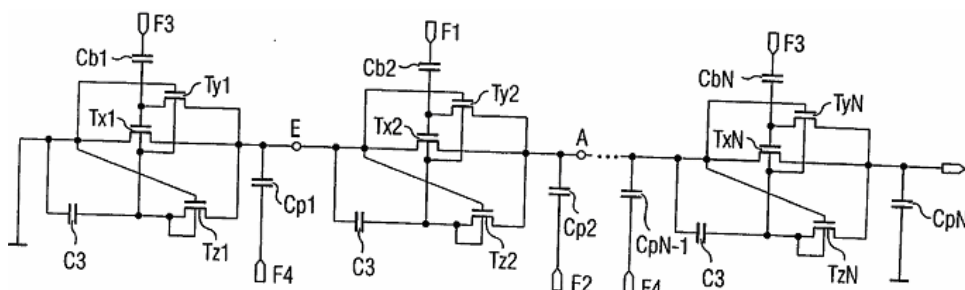
Φir.2



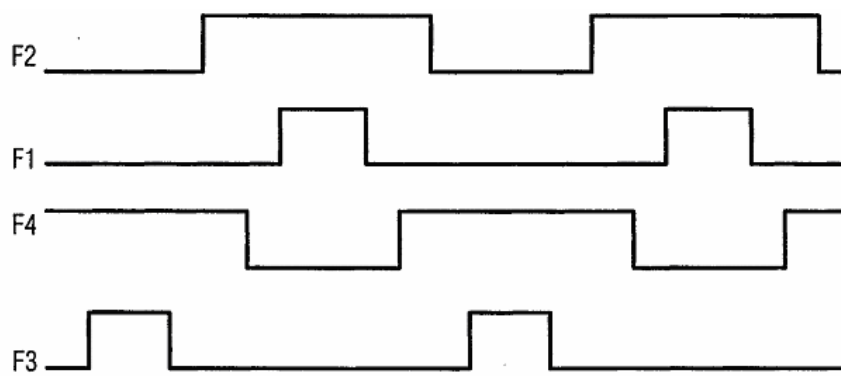
Φir.3



Φir.4



Φir.5



Фиг.6