

Пристрій дискретної корекції, який містить підсилювач 1, вхід якого є входом пристрою, і суматор 5, вихід якого є виходом пристрою, який **відрізняється** тим, що введені операційні підсилювачі 2 і 3, суматор 4 і елемент пам'яті 6, операційні підсилювачі 1, 2 і 3 мають коефіцієнти передачі  $b_0$ ,  $a_0$  і  $h/a_1$  відповідно, де  $h$  - крок дискретизації, причому підсилювач 1 виконує перемноження вхідного сигналу з коефіцієнтом чисельника  $b_0$ , підсилювач 2 виконує операцію перемноження вихідного сигналу з коефіцієнтом знаменника  $a_0$ , на вхід суматора 4 поданий сигнал з виходу підсилювача 1 і інверсний сигнал з виходу підсилювача 2, а результат підсумовування помножується за допомогою підсилювача 3 на коефіцієнт, рівний власному  $h/a_1$ , і подається на вхід суматора 5, де підсумовується з попереднім значенням вихідного сигналу, яке зберігається в елементі пам'яті 6.