

Формувач пачки імпульсів типу меандр перенастроюваної тривалості і фіксованої кількості, яка дорівнює трьом, що містить два реверсивні двійкові лічильники, перший із яких, налагоджений на режим віднімання, має вхід подачі імпульсів синхронізації, вхід дозволу синхронного паралельного завантаження і входи подачі даних при завантаженні, вхід дозволу режиму лічби, вхід асинхронної установки в нульовий стан, вихід переповнювання; третій двох розрядний лічильник, виконаний на двох JK-тригерах; два інвертора; перший і другий елементи АБО; ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора; стартозастопний пристрій, якій містить синхронний D-тригер зі входом асинхронної установки у нульовий стан, перший і другий елементи І, при цьому, загальна точка послідовно сполучених резистора і конденсатора з'єднана з інформаційним входом D-тригера, з одним входом першого та другого елементів І; вихід першого елемента І сполучений зі входом асинхронної установки D-тригера у нульовий стан; другий вхід другого елемента І сполучений з виходом другого елемента АБО; вихід переповнювання першого лічильника, який утворює вихід формувача, з'єднано з першим входом першого елемента АБО і зі входом першого інвертора, вихід якого поєднаний з його входом дозволу лічби; вихід переповнювання другого лічильника, з'єднано з другим входом першого елемента АБО; вихід першого JK-тригера з'єднано з першим входом другого елемента АБО, другий вхід якого з'єднано з виходом першого елемента АБО, а третій - з виходом D-тригера; входи паралельного завантаження першого лічильника утворюють входи настроювання пристрою на задану тривалість вихідних імпульсів; тактової входи JK-тригерів, першого і другого лічильників сполучені між собою, утворюючи вхід формувача - вхід подачі безперервної періодичної послідовності імпульсів і виходу зовнішнього генератора; тактовий вхід D-тригера утворює вхід подачі імпульсів запуску; вихід другого елемента І з'єднаний зі входами асинхронної установки лічильників у нульовий стан, який відрізняється тим, що в нього введено спрощена структура другого реверсивного лічильника за рахунок запобігання цепі синхронного паралельного завантаження, при цьому, вхід налагодження на режим підсумовування/віднімання другого лічильника з'єднано з виходом переповнювання першого лічильника, вихід першого елемента АБО з'єднано зі входом дозволу синхронного паралельного завантаження першого лічильника і входом другого інвертора, вихід якого з'єднано з другим входом першого елемента І і зі входом дозволу режиму лічби третього лічильника, виконаного на двох JK-тригерах з коефіцієнтом перерахування (модулем лічби) рівним трьом, що при дозволу режиму лічби під впливом тактових імпульсів циклічно змінюються в порядку 00, 01, 11.