

Формувач двофазної послідовності імпульсів з перенастроюваними часовими параметрами, який містить два двійкових лічильника, перший з яких реверсивний, налагоджений на режим віднімання, що має вхід подачі імпульсів синхронізації, вихід переповнювання, вхід дозволу синхронного паралельного завантаження і входи подачі даних при завантаженні, вхід дозволу режиму лічби, вхід асинхронної установки у нульовий стан (при цьому, активний сигнал на вході дозволу синхронного паралельного завантаження має пріоритет по відношенню до активного сигналу на вході дозволу режиму лічби, а активний сигнал на вході асинхронної установки у нульовий стан має пріоритет по відношенню до активного сигналу на вході дозволу синхронного паралельного завантаження і на вході дозволу режиму лічби); стартостопний пристрій, який містить тригер зі входом асинхронної установки у нульовий стан і ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора підключено до джерела живлення; перший і другий елементи І; перший і другий елементи АБО; загальна точка послідовно з'єднаних резистора і конденсатора з'єднана з першими входами першого і другого елементів І; другий вхід першого елемента І утворює вхід подачі імпульсів зупинки формування вихідних імпульсів; вихід першого елемента І з'єднано зі входом установки тригера у нульовий стан; перший вхід першого елемента АБО з'єднано з виходом тригера; вихід першого елемента АБО з'єднано з першим входом другого елемента І; вихід другого елемента І з'єднано зі входами асинхронної установки у нульовий стан першого і другого лічильників, який відрізняється тим, що введено третій і четвертий елементи І, при цьому, стартостопний пристрій виконано на асинхронному RS-тригері, а замість другого чотирьохрозрядного лічильника введено двох розрядний віднімальний лічильник з послідовністю переходів 00-11-10-01-00, виконаний на двох JK - тригерах зі входом асинхронної установки у нульовий стан; перший JK - тригер має інверсний вхід І і К; другий JK - тригер має інверсний і прямий входи І і К, які об'єднано по І; інверсний вхід JK - тригерів з'єднано з виходом другого елемента АБО і входом дозволу синхронного паралельного завантаження першого лічильника; прямі входи І і К другого JK - тригера з'єднано з інверсним виходом першого JK - тригера; прямий вихід першого JK - тригера з'єднано з першими входами третього і четвертого елементів І, з другим входом першого елемента АБО, з четвертим входом завантаження першого лічильника; прямий вихід другого JK - тригера з'єднано з другим входом четвертого елемента І і третім входом першого елемента АБО; перший і третій входи завантаження з'єднано з рівнем логічної одиниці, другий вхід завантаження з'єднано з рівнем логічного нуля; виходи другого, третього і четвертого розрядів першого лічильника з'єднано зі входами другого елемента АБО; тактові входи першого і другого лічильників утворюють вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора; вхід асинхронної установки в одиничний стан RS-тригера утворює вхід подачі імпульсів запуску; вихід третього елемента І утворює вихід першої фази (F1), а вихід четвертого елемента І утворює вихід другої фази (F2) імпульсів.